

SAYISAL TASARIM

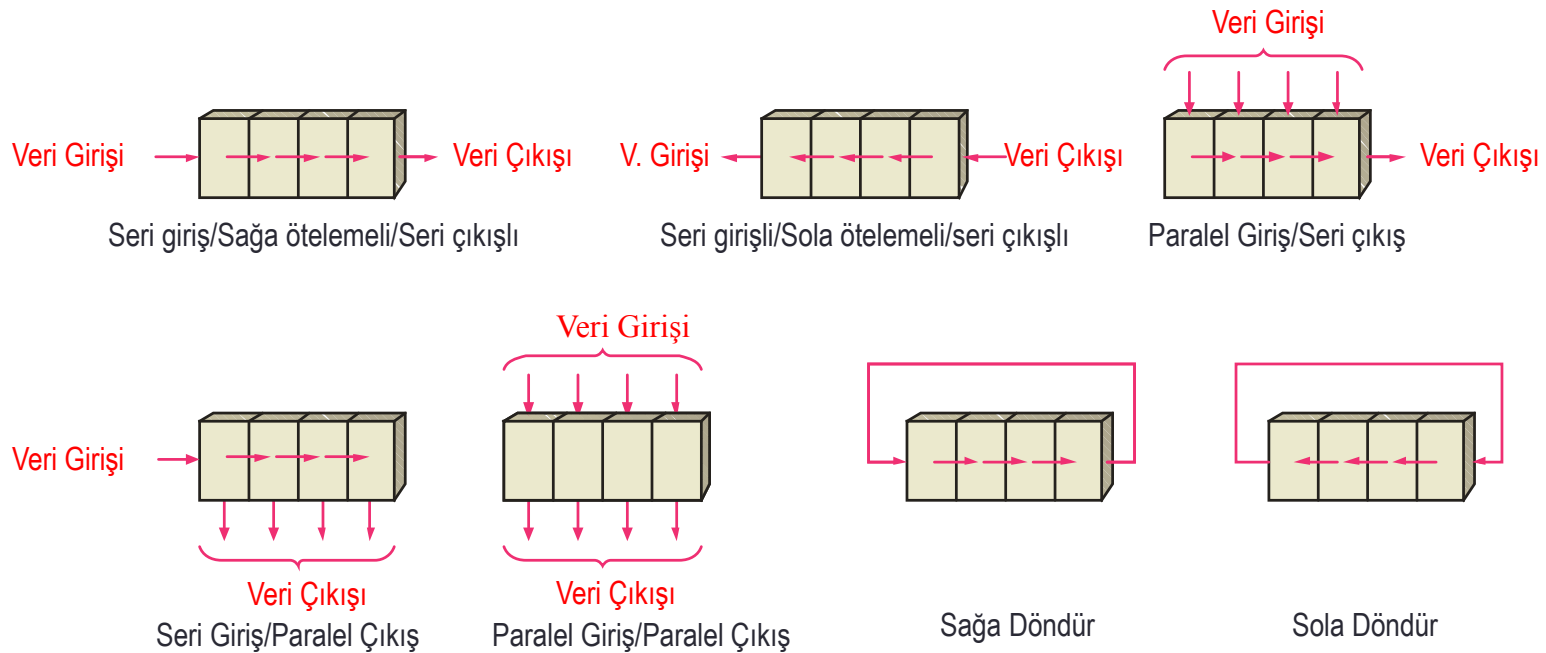
Ege Üniversitesi Ege MYO
Mekatronik Programı

BÖLÜM 2

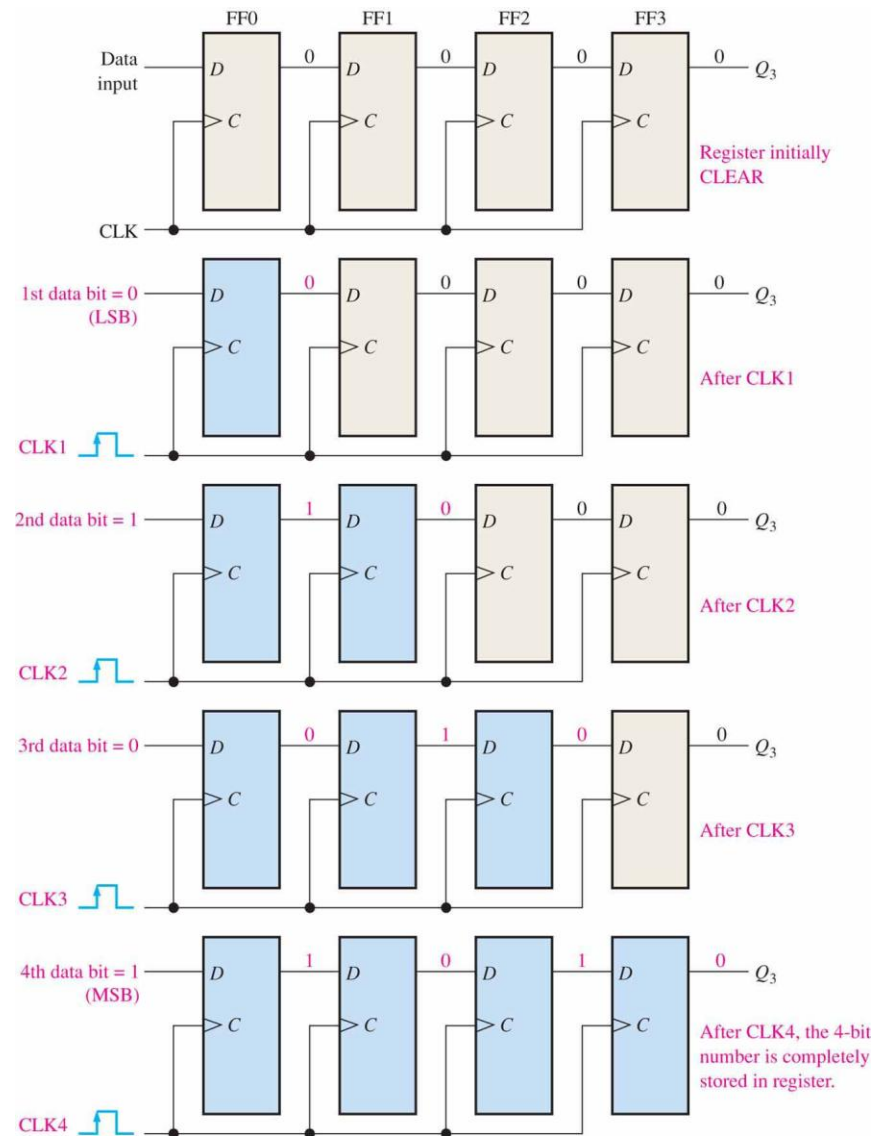
Kayar Yazaçlar

Kayar Yazacın Çalışma Şekilleri

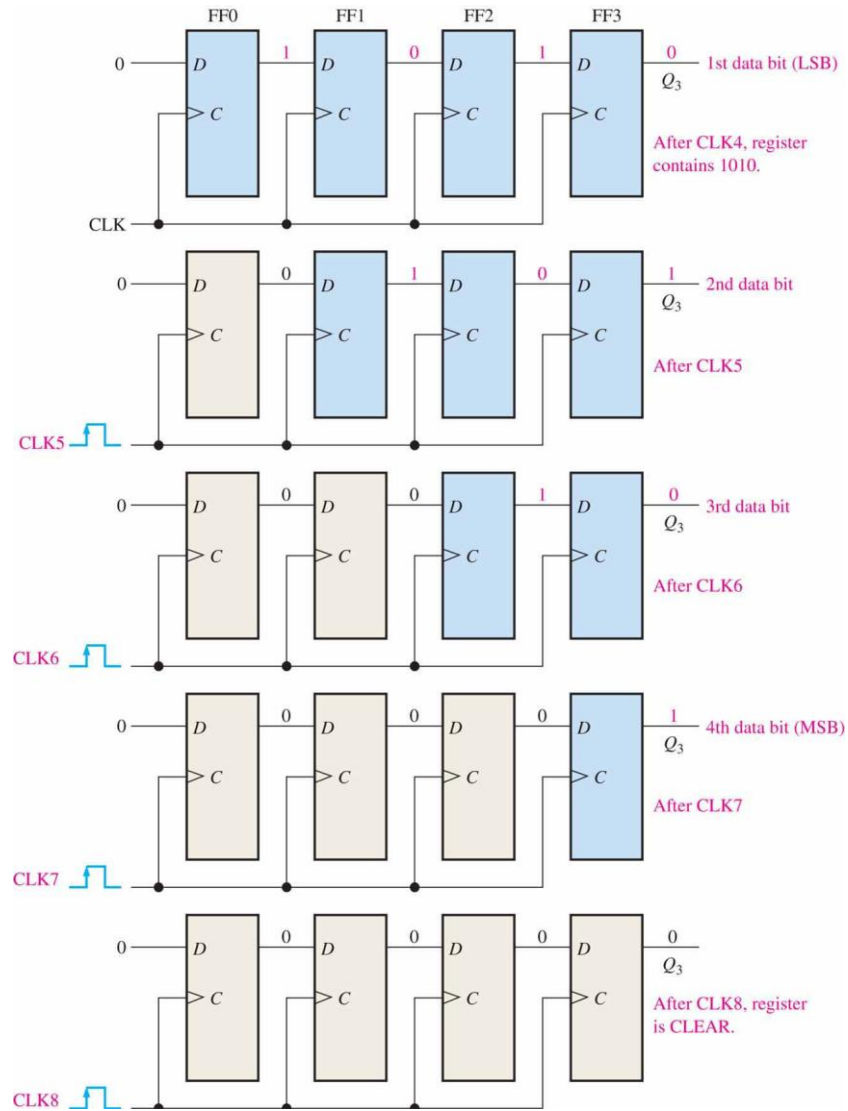
Kayar yazaç flip-flopların veri saklamak ve veri taşımak için belirli bir düzende bağlanması ile elde edilen devredir.



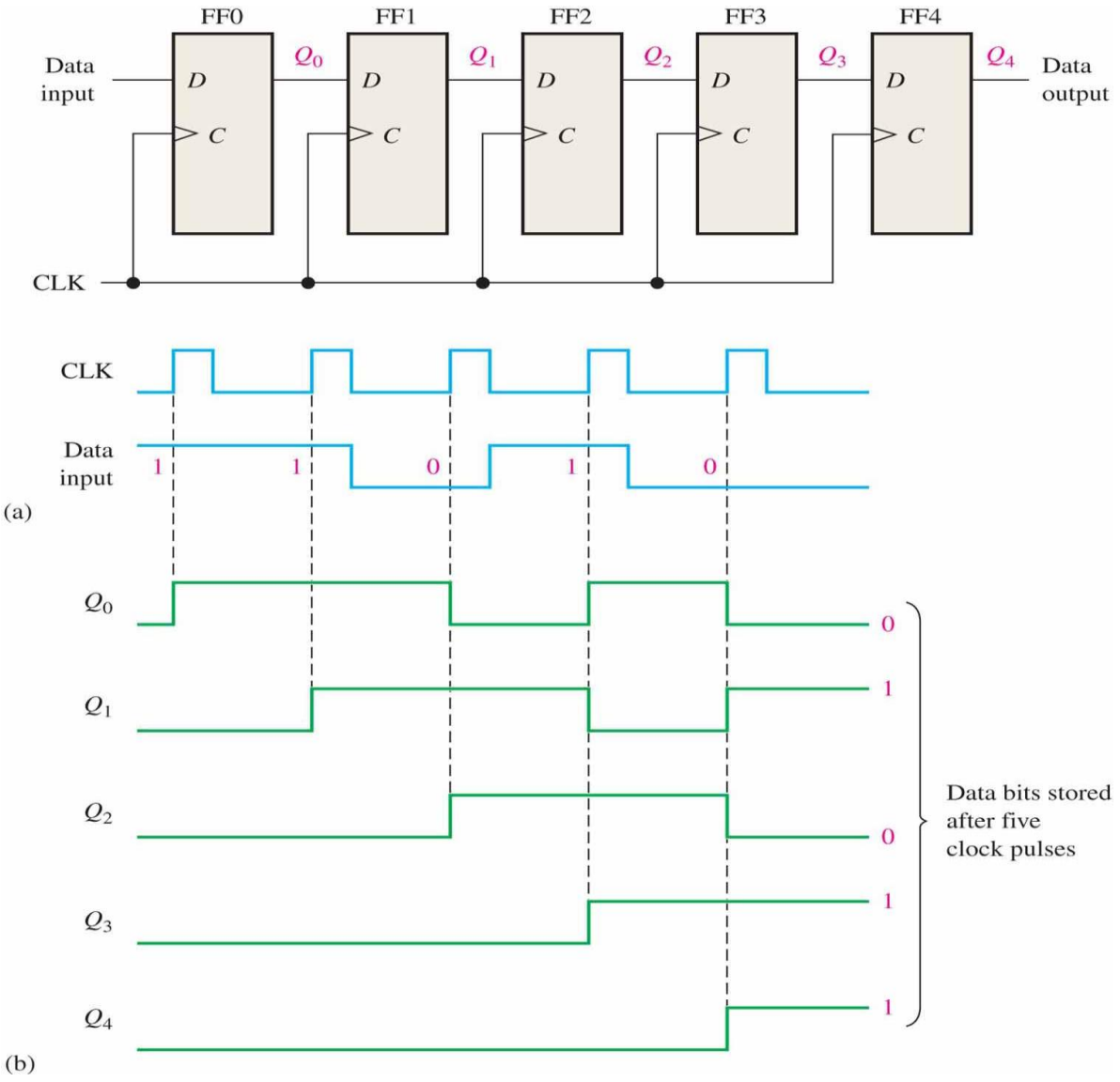
4 bitlik 1010
sayısının kayar
yazaca
ötelenmesi



4 bitlik 1010
sayısının kayar
yazaçtan 0 ile
temizlenmesi



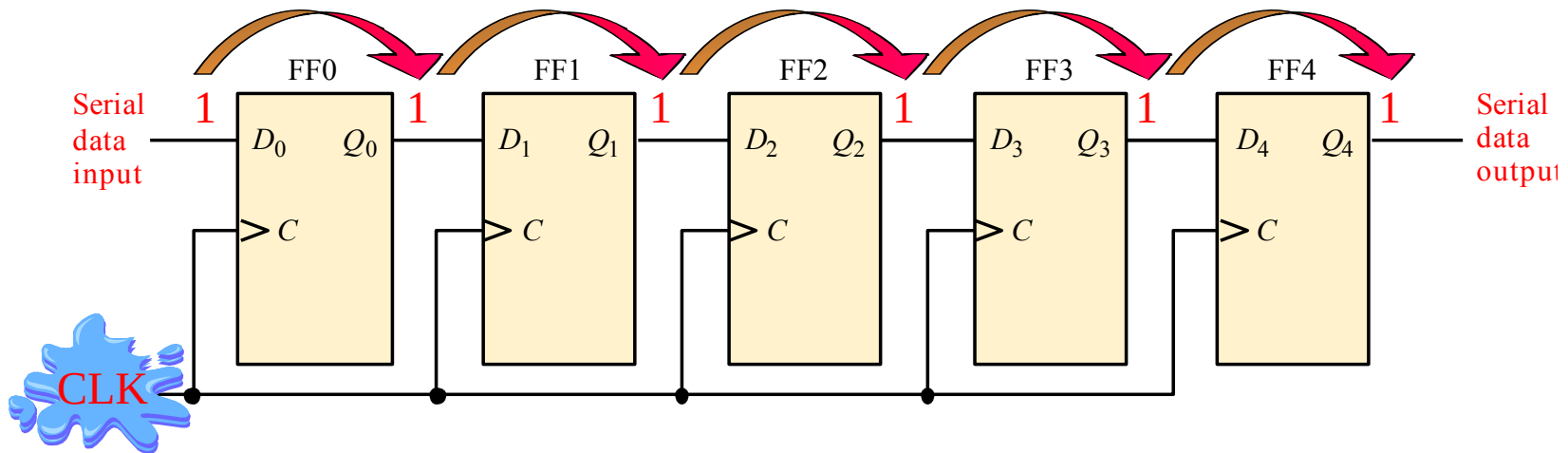
5 bit kayar yazaç.



Seri Giriş Seri Çıkışlı Kayar Yazmaç

Kayar yazaçlar tümdevre (IC) olarak kullanılabilir veya flip-floplar kullanılarak tasarlanan devreler olarak kullanılabilirler

Her saat vurusu veri bitini bir sonraki flip-flop çıkışına taşır. Şekilde gösterilen 1 her vuru sonrası bir sonraki FF girişine ötelenir ve 5 vuru sonunda seri çıkışa ulaşır.

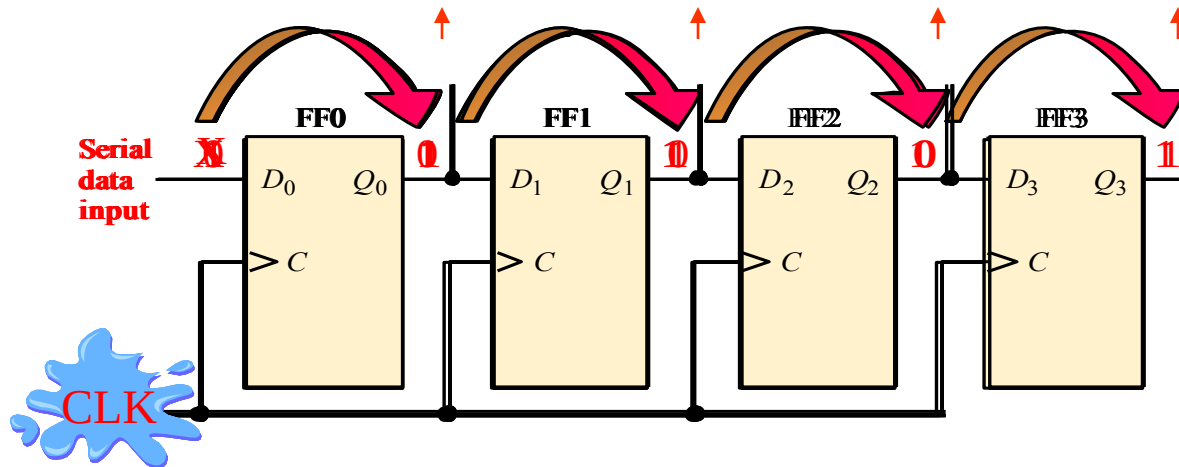


Uygulama

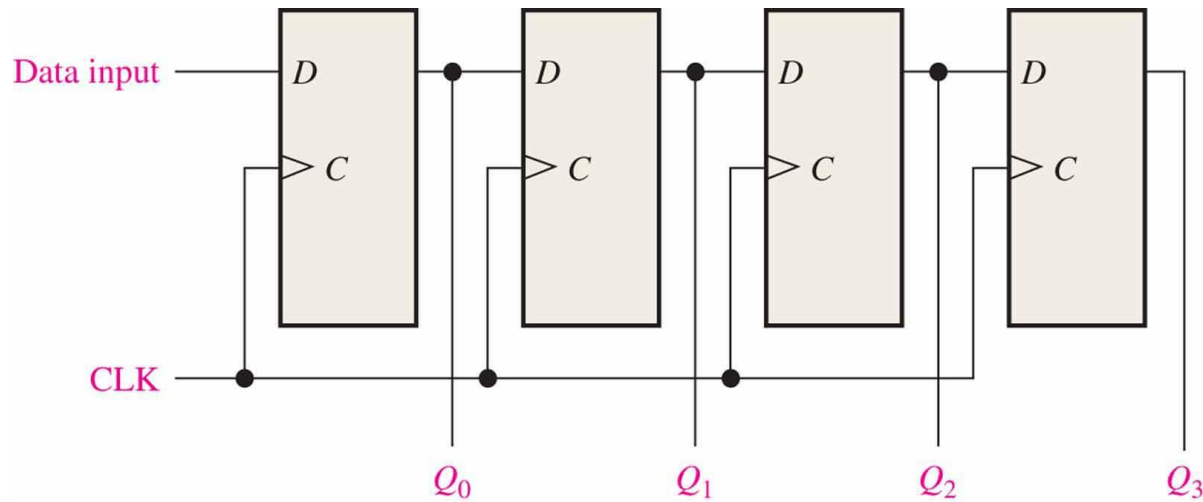
Kayar yazaçların kullanım alanlarından biri sayısal devrelerde seri formdaki veriyi paralel forma dönüştürmektir..

Seri 1011 sayısı her vuru sonucu kayar yazaca yüklenir ve her FF çıkışından a paralel olarak okunabilir.

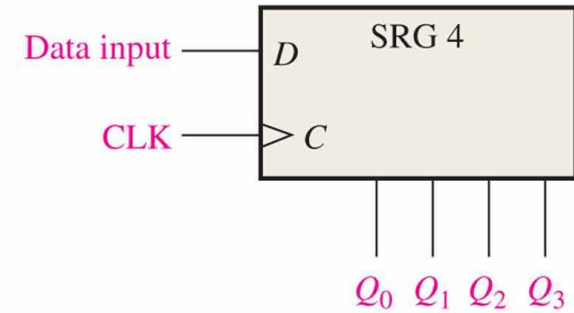
4 saat vurusu sonucunda veri çparalel çıkışlarda yer alır.



Seri girişli/paralel çıkışlı shift register.

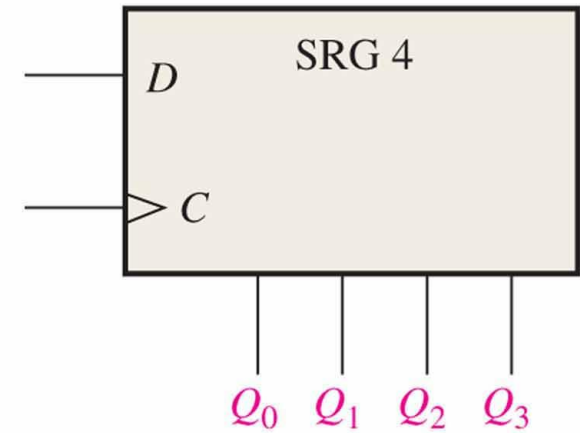
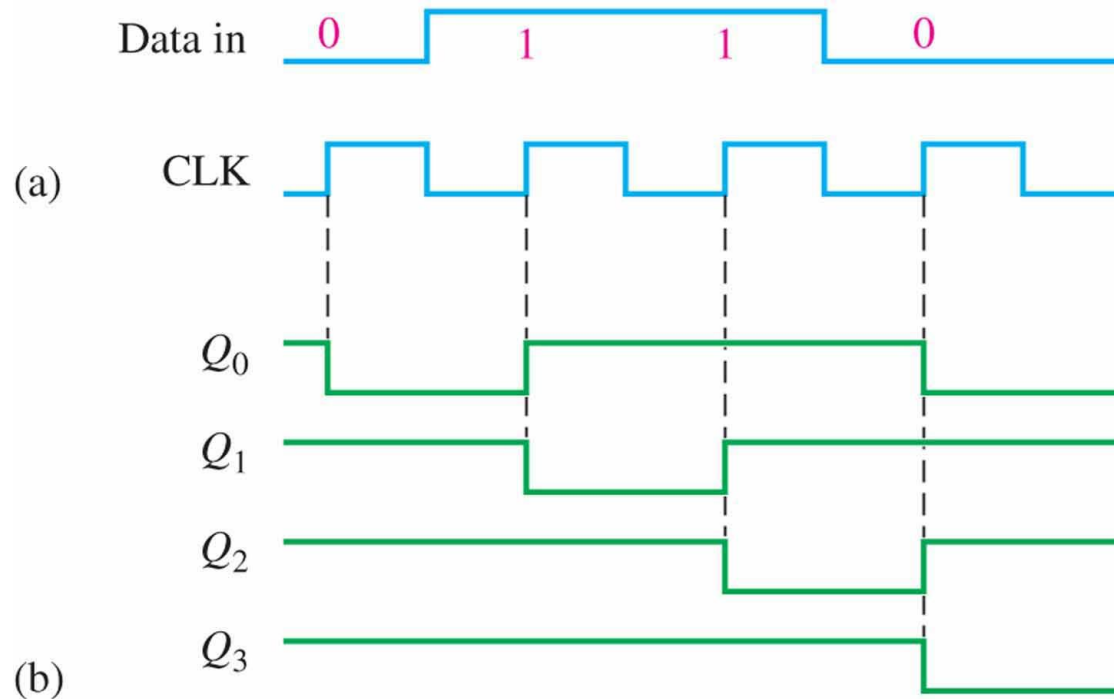


(a)



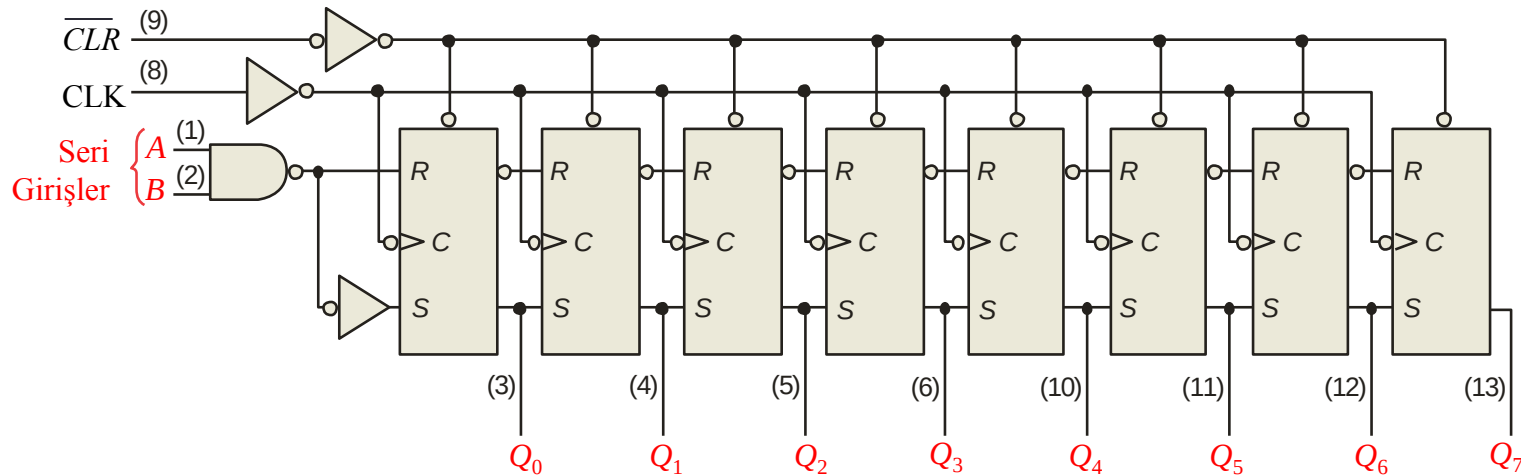
(b)

4 bit Seri girişli/paralel çıkışlı shift register.



74HC164A Kayar Yazaç (Shift Register)

74HC164A Tümdevresi CMOS 8-bit seri giriş/paralel çıkışlı kayar yazaçtır. V_{CC} +2.0 V ile +6.0 V. Aralığında olmalıdır

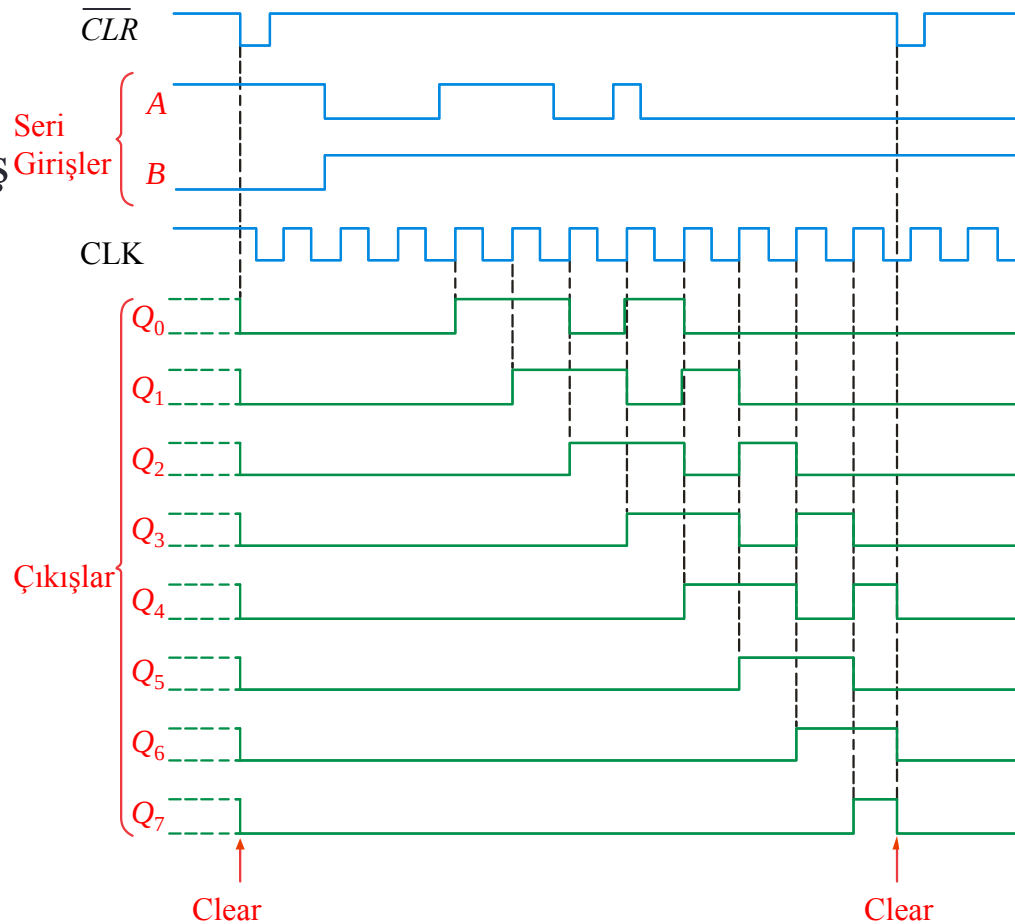


İki girişten biri izin amaçlı kullanılabilir, eğer izin amaçlı kullanılmayacak ise mantık 1 yapılmalıdır. 74HC164A aktif DÜŞÜK asenkron temizleme girişine sahiptir. Veri girişi saat vurusunun yükselen kenarı ile girilir.

74HC164A Kayar Yazaç

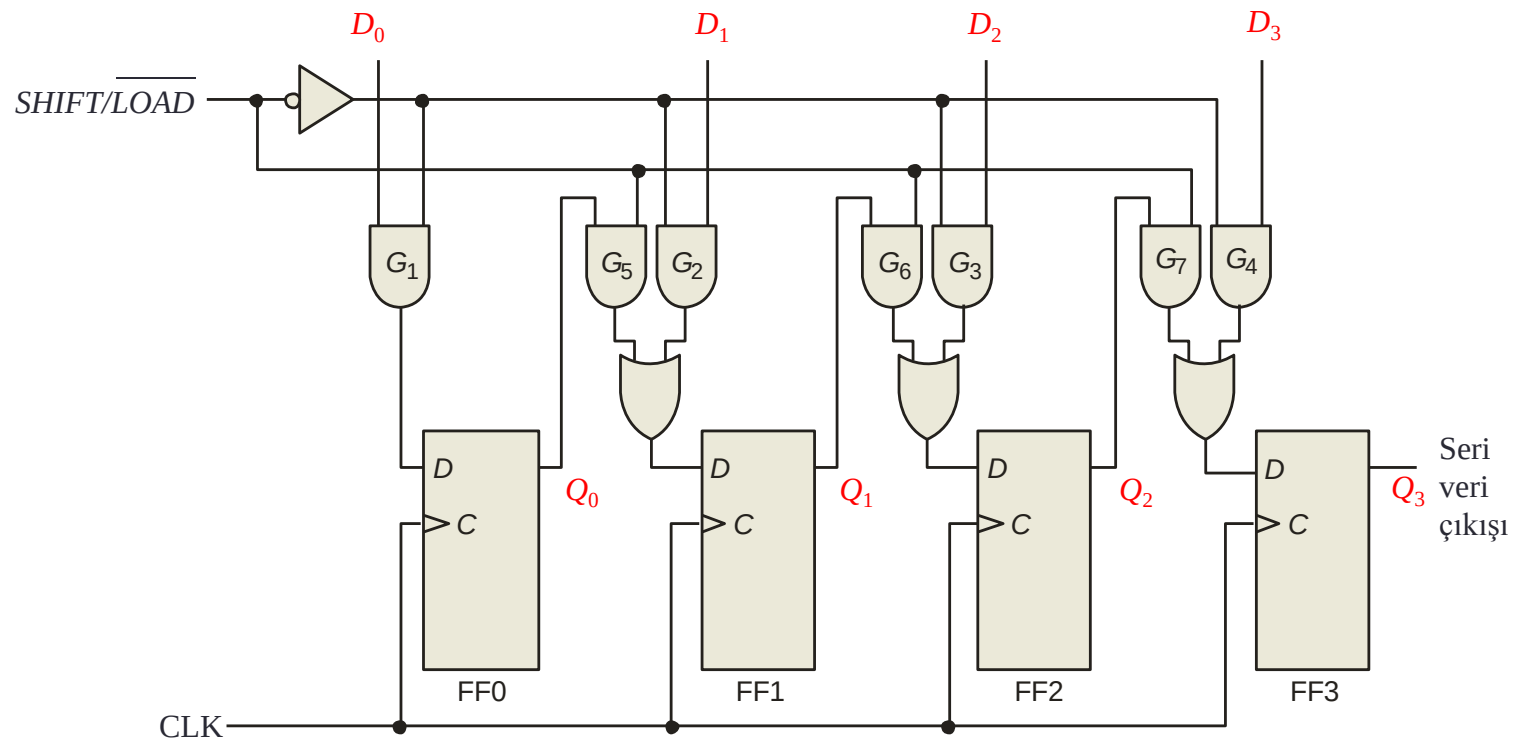
74HC164A'nın B girişi aktif YÜKSEK izin girişi olarak kullanıldığında çıkış dalga şekli.

CMOS tümdevrelerde kullanılmayan girişler mutlaka bir mantık seviyeye bağlanmalıdır. Kullanılmayan çıkışlar boş bırakılmalıdır.



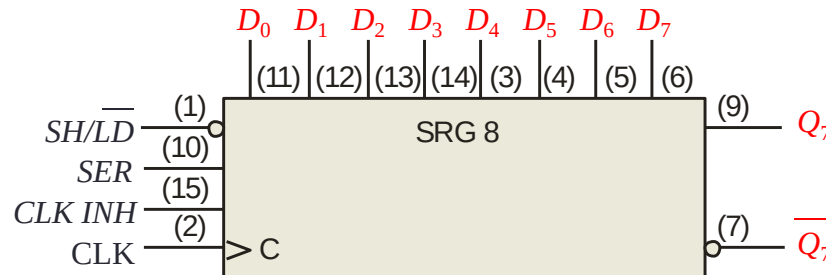
Paralel Giriş/Seri Çıkışlı Kayar Yazaçlar

Kayar yazaçlar paralel veriyi seriye dönüştürmek için de kullanılabilir.



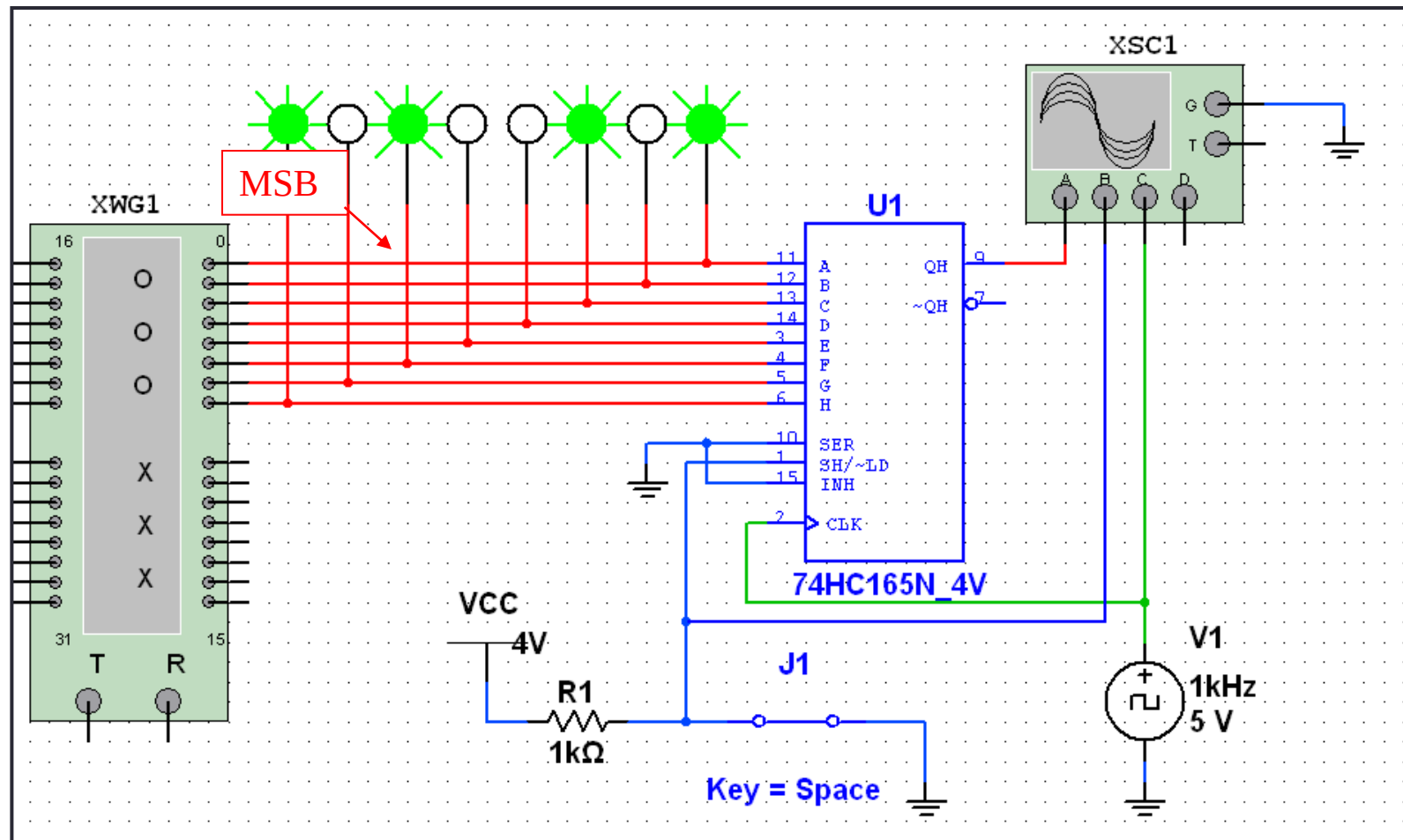
74HC165 Kayar Yazacı

74HC165 tümdevresi CMOS 8-bit paralel giriş/seri çıkışlı kayar yazacıdır.

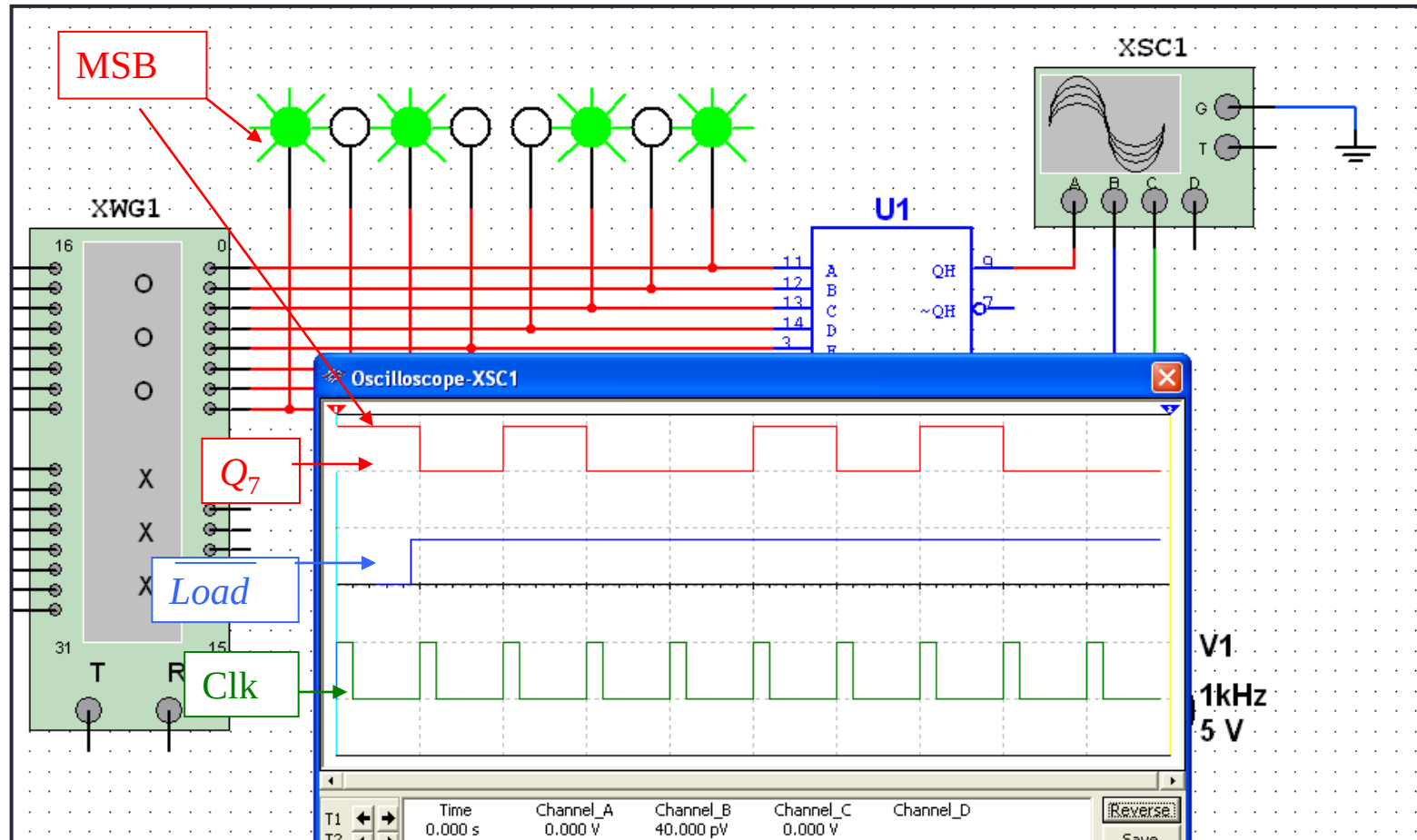


Saat (CLK) ve saat engelleme ($CLK\ INH$) girişleri VEYA gecidi içeridan birleştirilmiştir. Bu girişlerden ikincisi aktif DÜŞÜK saat_izin girişi diğeri ise saat girişi olarak kullanılır. Veri asenkron olarak SH/LD girişine DÜŞÜK seviye uygulanarak yüklenir. Bu hata YÜKSEK seviye uygulandığında saatin yükselen kenarında öteleme yapılır.

74HC165 Shift Register

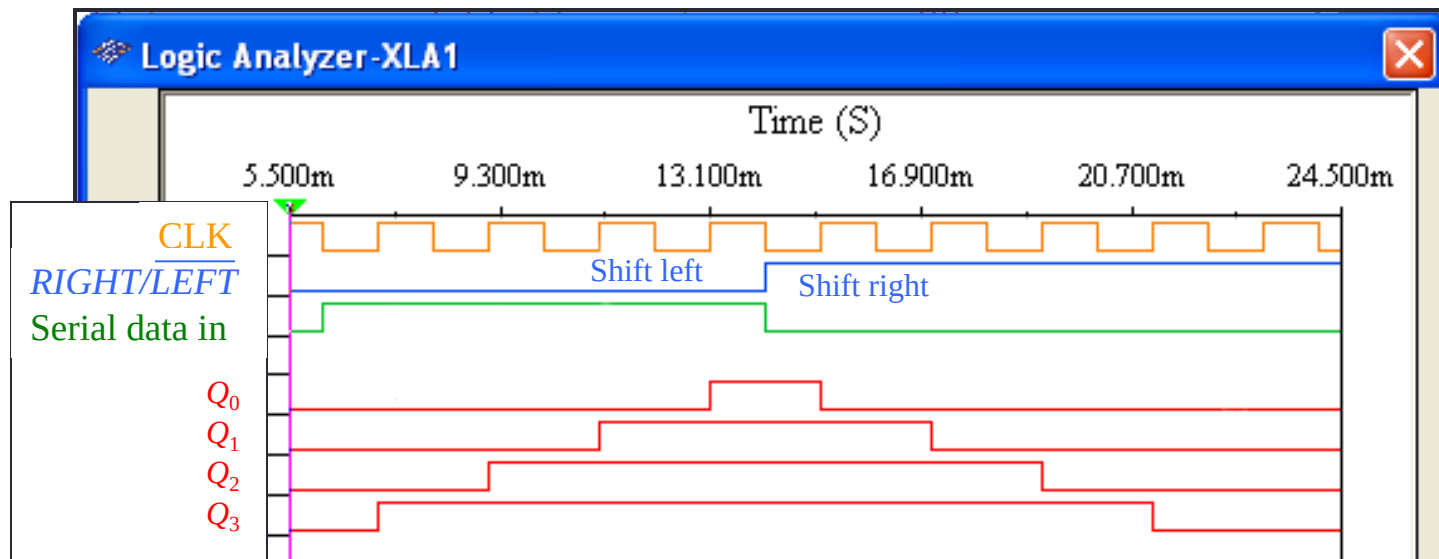


74HC165 Shift Register



Bidirectional Shift Register

Bidirectional shift registerlar denetim hatlarının *RIGHT/LEFT* mantık seviyesine göre sağa veya sola öteleyebilirler.

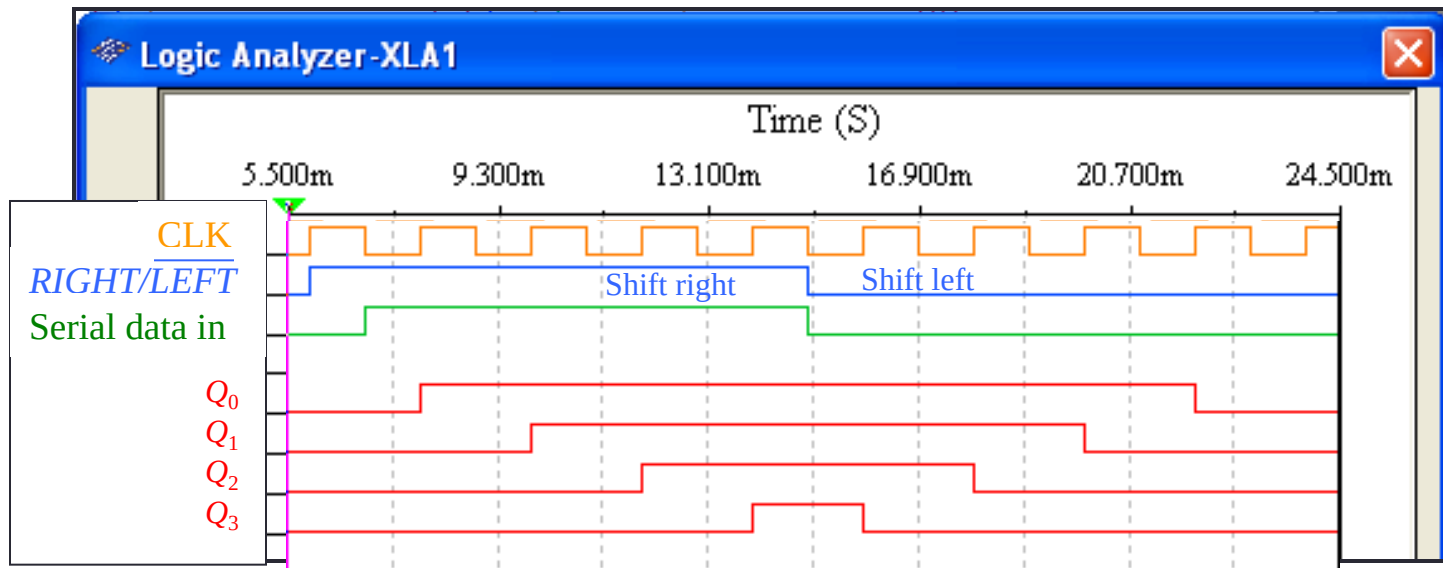


Örnek

Örnek

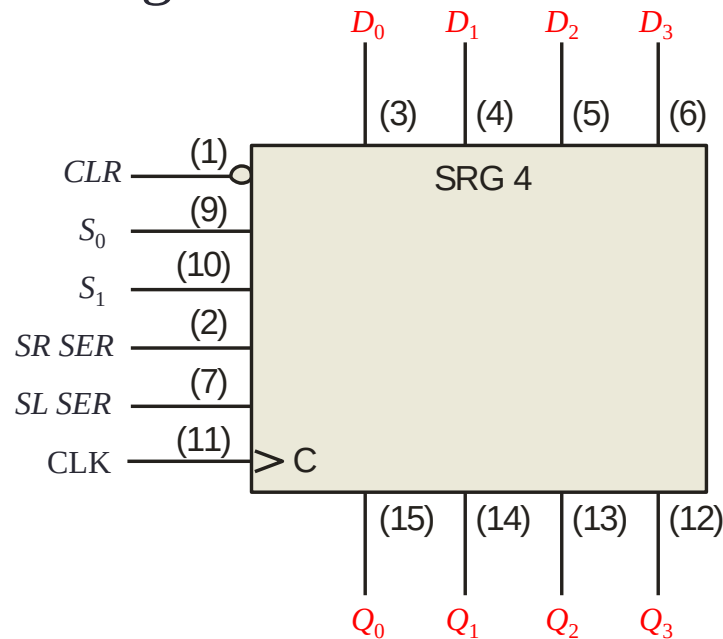
RIGHT/LEFT denetim işareti terslenirse etkisi ne olur.

Çözüm

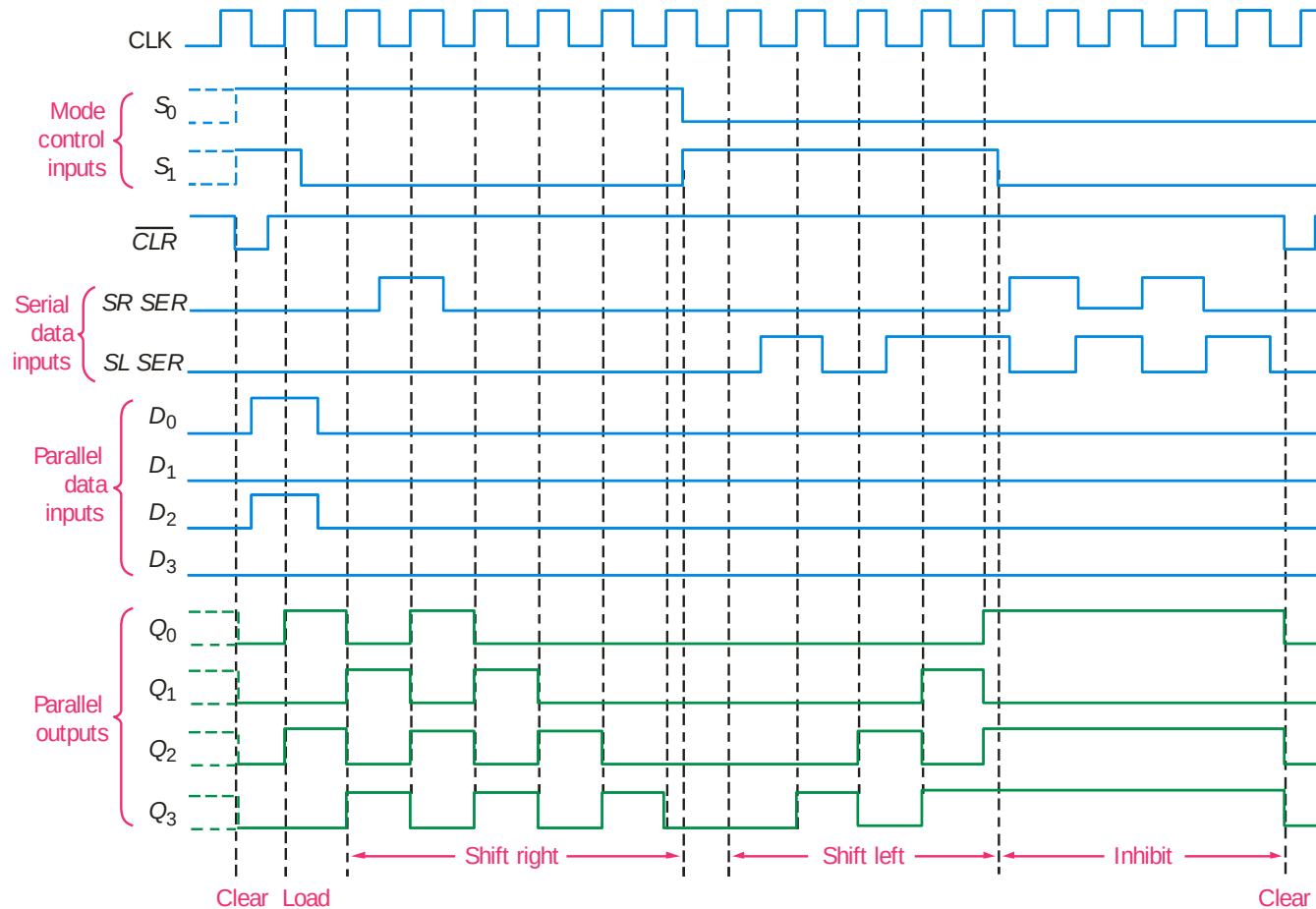


Universal Shift Register

Universal shift register hem seri hem paralel giriş ve çıkışlara sahiptir. 74HC194 tümdevresi 4 bit bidirectional universal shift registerdir.



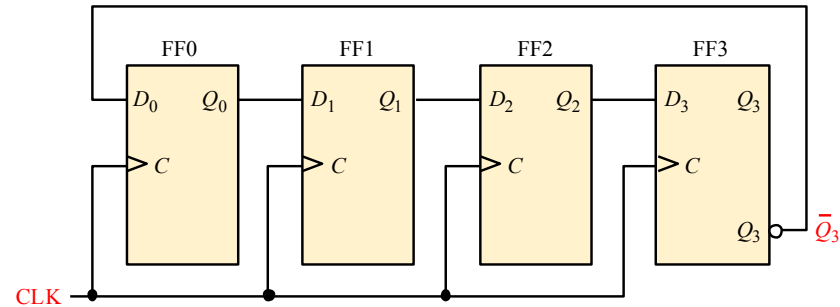
Universal Shift Register



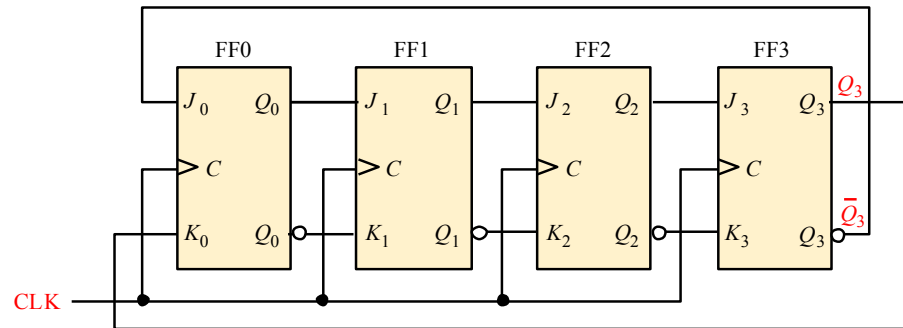
Shift Register Sayıcılar

Shift registerlar 1 veya 0 'ları dolaştıran çıkış formuna sahip sayıcı olarak kullanılabilir. Bu sayıcılar *Johnson* ve *ring sayıcılar* olarak adlandırılmışlardır.

Johnson sayacı D flip-floplardan elde edilebilir.

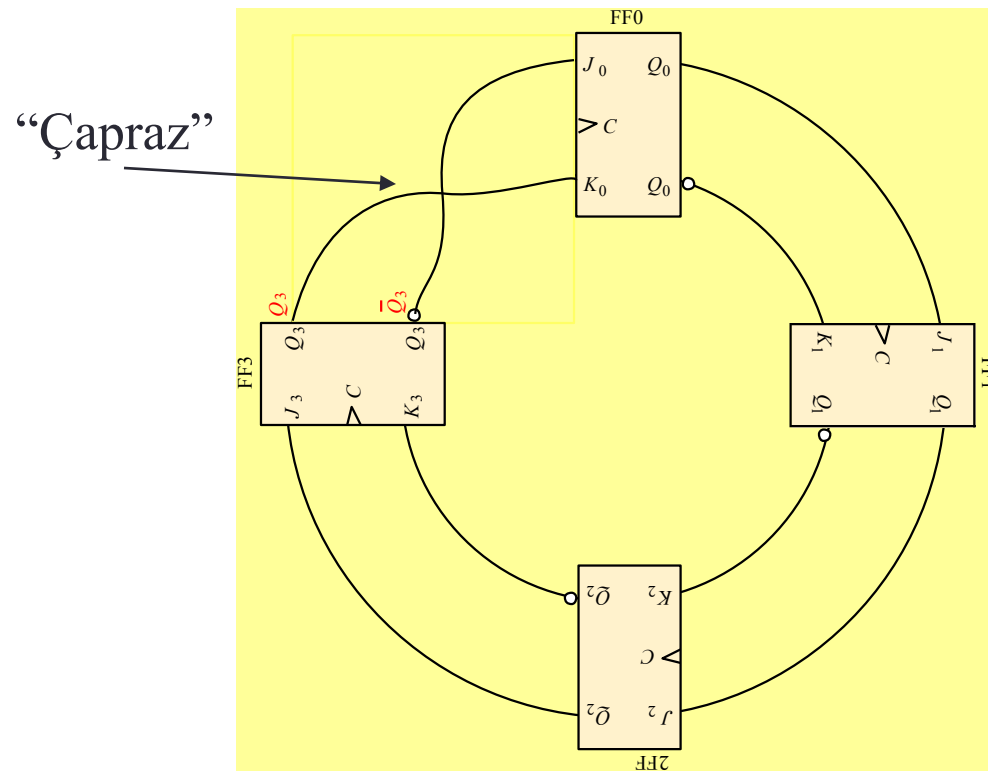


Yada J-K flip floplardan elde edilebilir. Q_3 ve $\bar{Q}_3$ çıkışları birinci FF J ve K girişlerine çapraz olarak bağlanır.



Johnson Sayıcısı

Saat işaretlerini yok sayarak tekrar çizersek çaprazlama daha belirgin ortaya çıkar. Bu yüzden bazen çapraz halka sayıcısı adı verilir.



Johnson Sayıcısı

Johnson sayıcı çıkışın her adımda sadece bir bitin değiştiği durumlarda kullanılabilir. 4 bit sayıcıda 8 çıkış vardır. Çıkış bit sayısı n ise durum sayısı $2n$ 'dir.

4-bit Johnson sayıcının çıkışı:

CLK	Q_0	Q_1	Q_2	Q_3
0	0	0	0	0
1	1	0	0	0
2	1	1	0	0
3	1	1	1	0
4	1	1	1	1

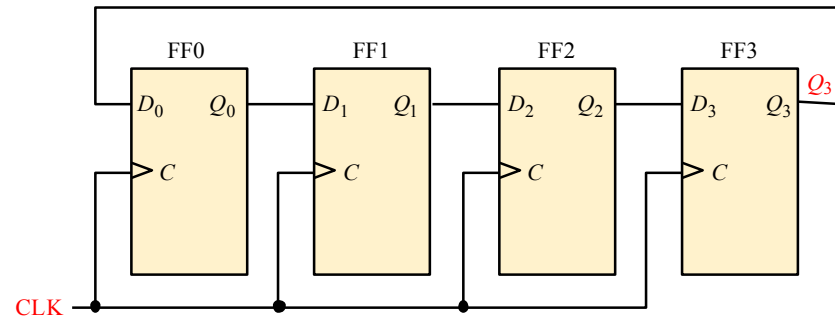
Soru

Kalan 3 durumu yazın?

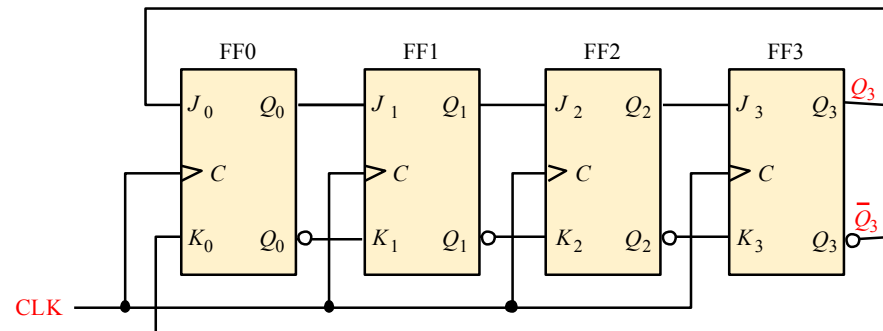
Ring (Halka) Sayıcısı

Ring sayıcılar J-K veya D flip-floplar kullanılarak gerçekleştirilebilir.

4 bit ring sayıcıyı D flip-flop kullanarak gerçekleştirebiliriz.



Johnson sayıcı gibi ring sayıcıda J-K flip floplarla gerçekleştirilebilir.

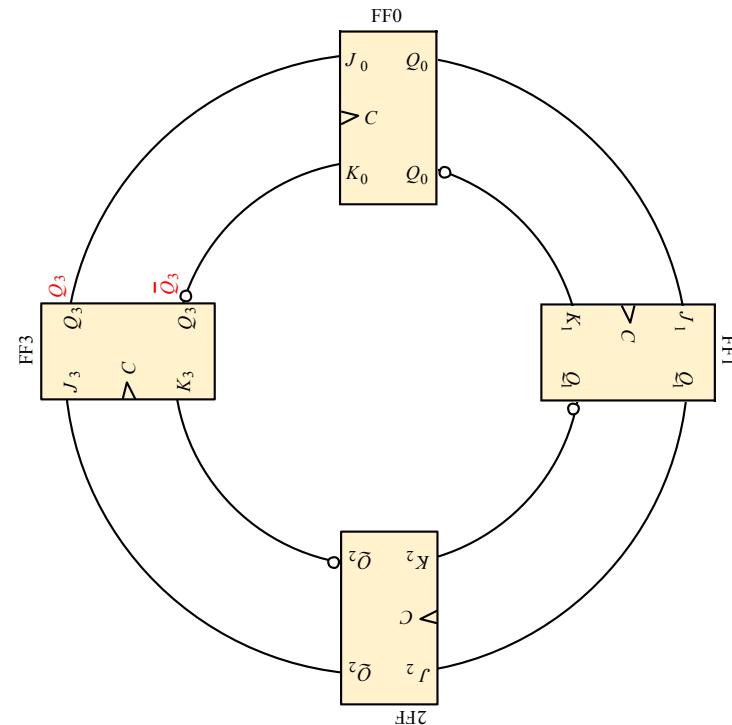


Ring Sayıcısı

J-K FF'lar ile yeniden çizersek bu sayıcılara neden halka (“ring”) sayıcı adı verildiği daha açık ortaya çıkar.

Eksikliği ring sayıcıda 1'li formda mı? Yoksa 0'lı formda mı? Sayma yapılacak önceden yüklenmesi zorunluluğudur.

Artısı her sayma adımı tek bir kodu gösterir.



Ring Sayıcısı

Ring sayıcılarda ya 1 yada 0 dolaştırılır.

CLK

Q_0

Q_1

Q_2

Q_3

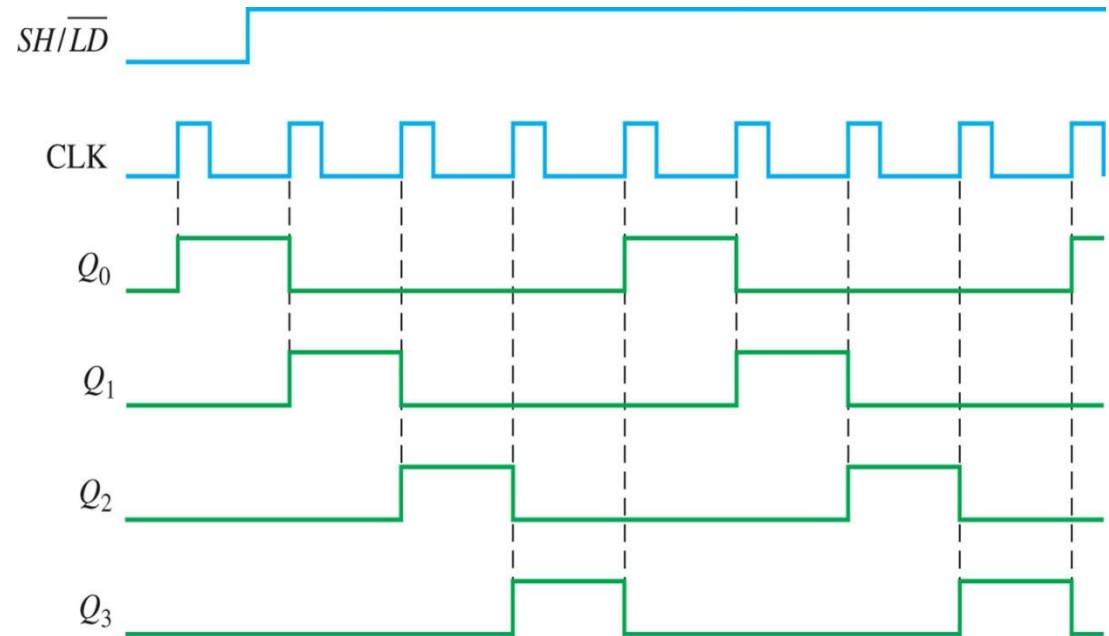
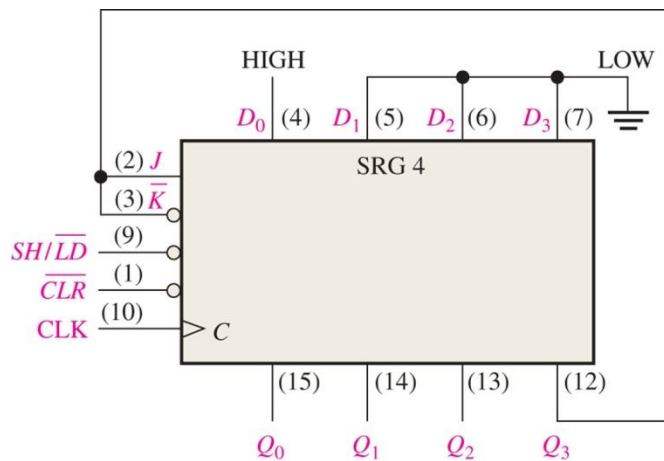
Q_4

Q_5

Q_6

Q_7

74HC195 ring sayıcı olarak bağlanması ve 1000 başlangıç değeri ile sayması.



Kayar Yazac Uygulamaları

Shift register sayısal işareti geciktirme amaçlı kullanılabilir..

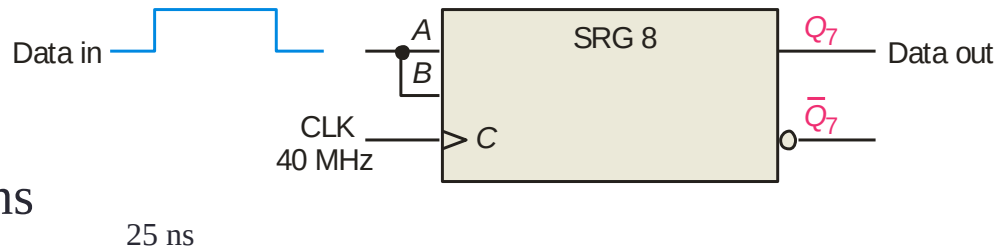
Örnek

8-bit seri giriş/seri çıkışlı shift register 40 MHz saat işareti uygulandığında, çıkışındaki verinin gecikmesini hesaplayın.

Çözüm

Her saat işaretinde oluşan
gecikme = $1/40 \text{ MHz} = 25 \text{ ns}$

Toplam gecikme = 8
 $\times 25 \text{ ns} = 200 \text{ ns}$

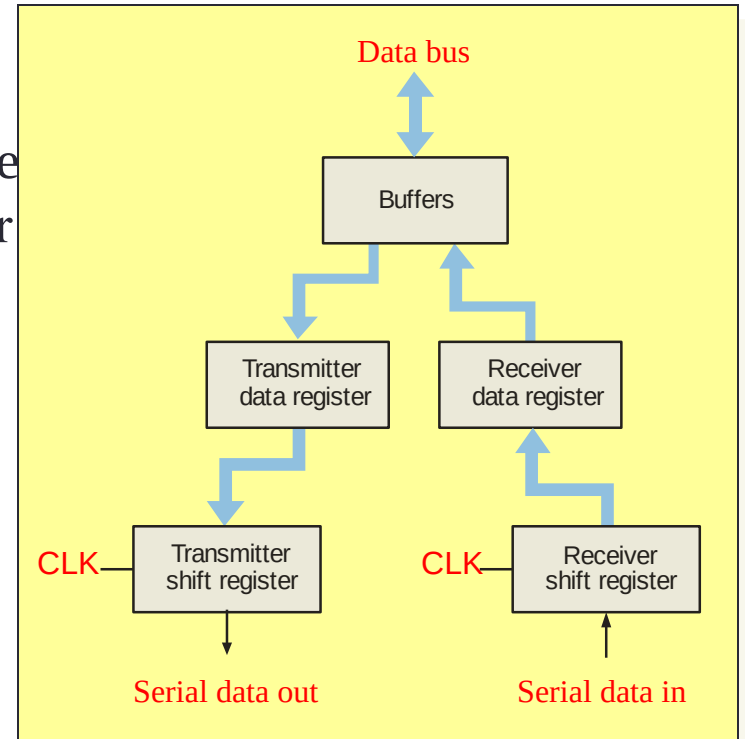


= 200 ns

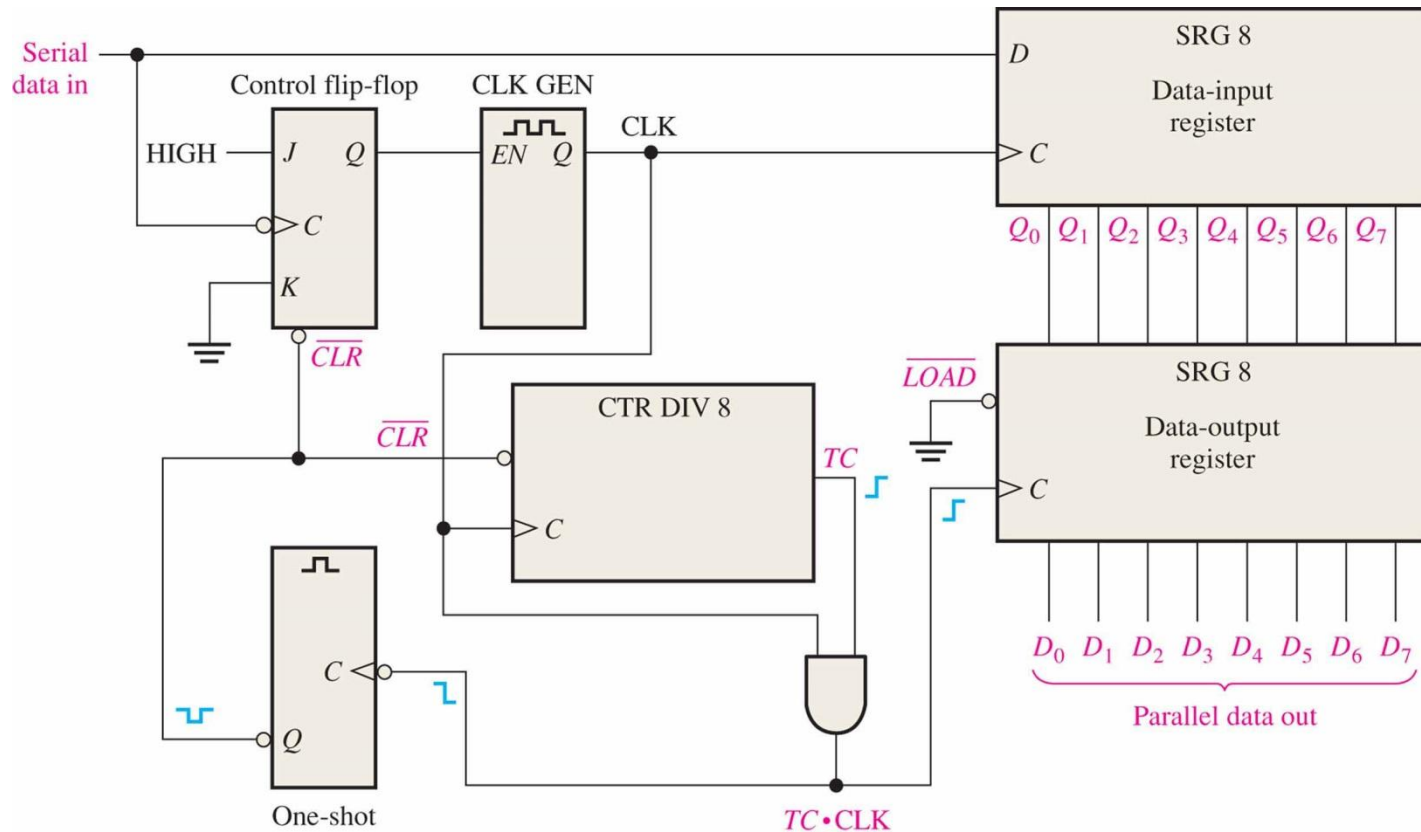
Kayar Yazac Uygulamaları

UART (Universal Asynchronous Receiver Transmitter) seriden paralele ve paralelden seriye dönüştüren kayar yazacılardan oluşur.

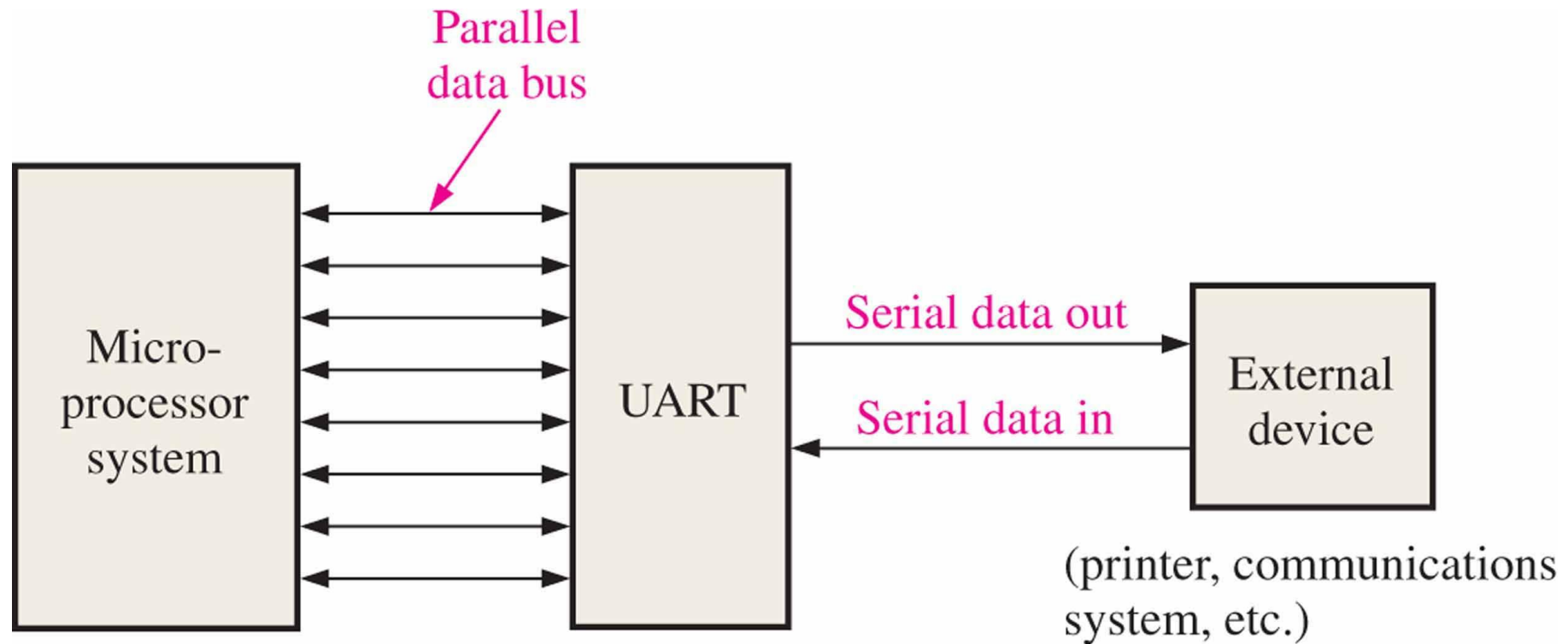
UART iki cihazın haberleşmesi için kullanılır. Paralel veri seriye dönüştürülür ve asenkron olarak gönderilir. Seri veri formatı:



Seriden paralele dönüşüm yapan alıcının basitleştirilmiş yapısı.



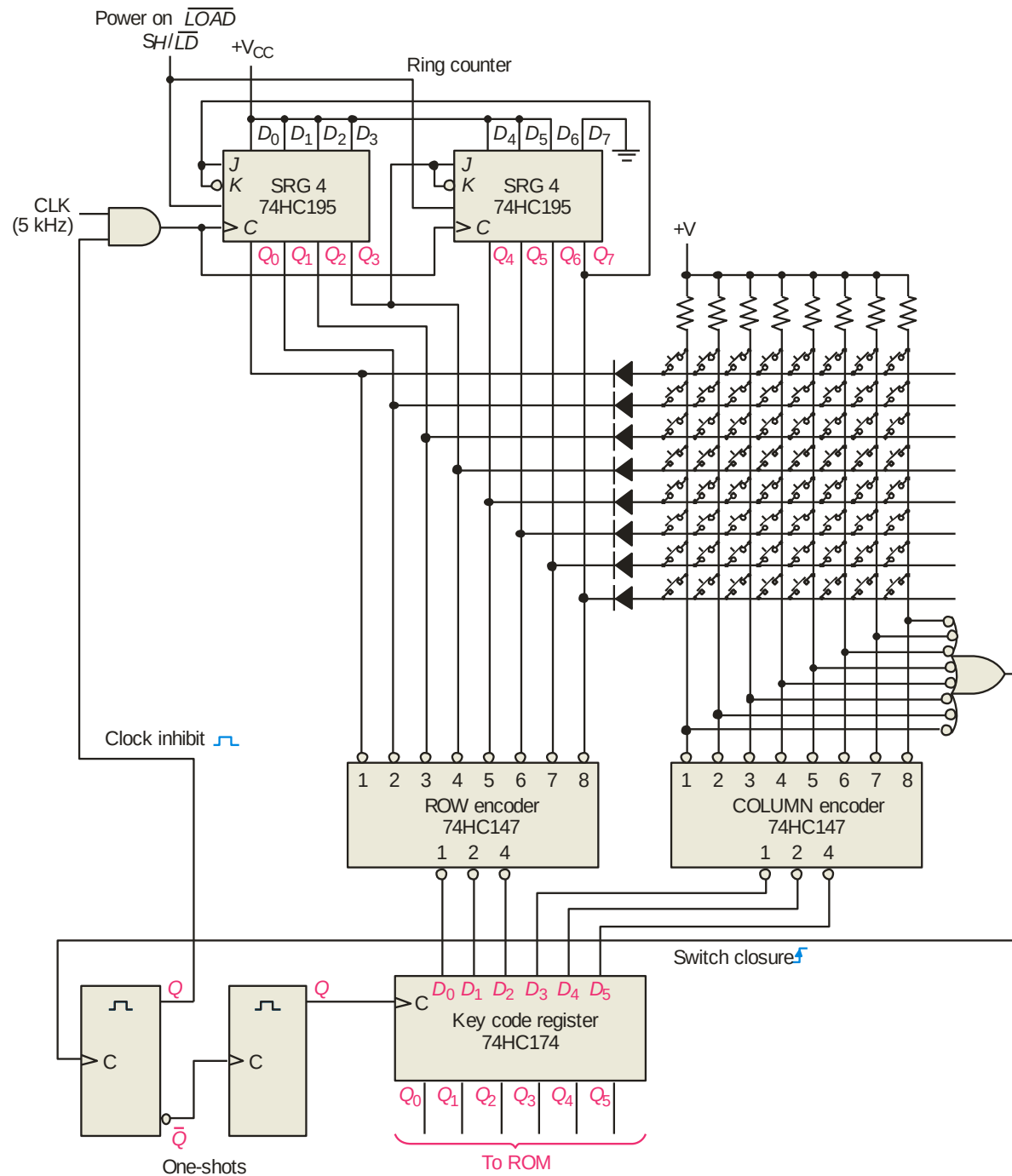
UART sistemi



Keyboard Enkoder

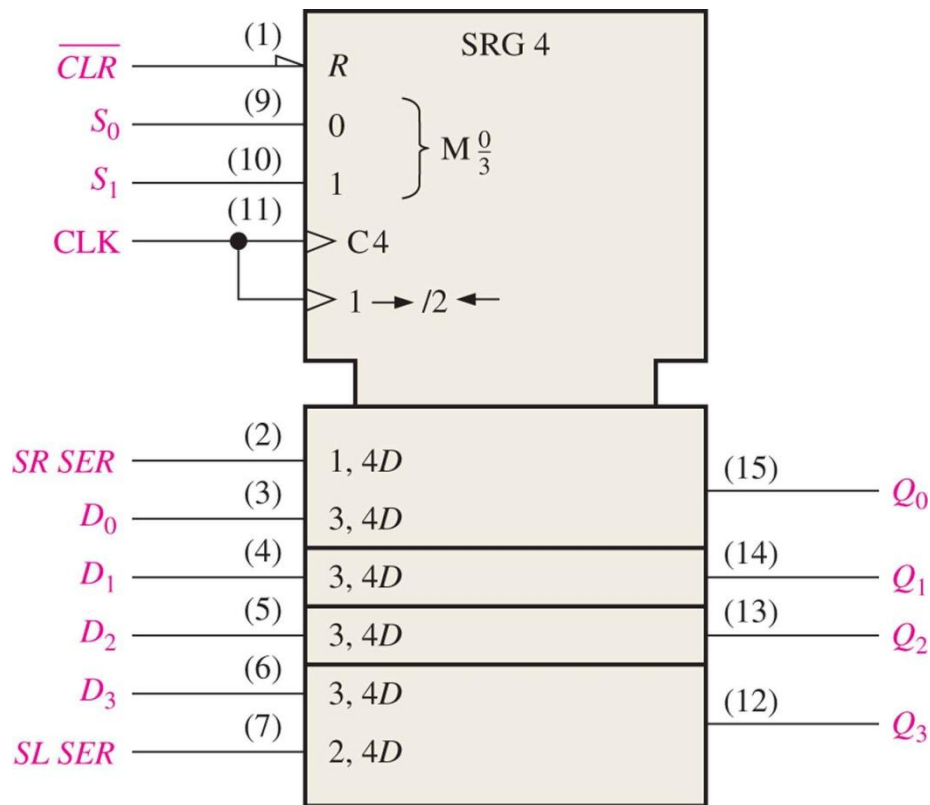
Keyboard enkoder ring sayıcı uygulamasıdır.

74HC195 shift register tümdevresi 8-bit ring sayıcı olarak bağlanmıştır. Başlangıçta tek bir 0 yüklenir ve bu 0 ring sayıcıda dolaşır. Bu 0 keybordda bulunan satırları tarar. Bir tuşa basıldığında satır numarası satır enkoderden sütün numarası ise sütün enkoderden okunur. Ve paralel girişli paralel çıkışlı kayar yazaç çıkışına aktarılır.

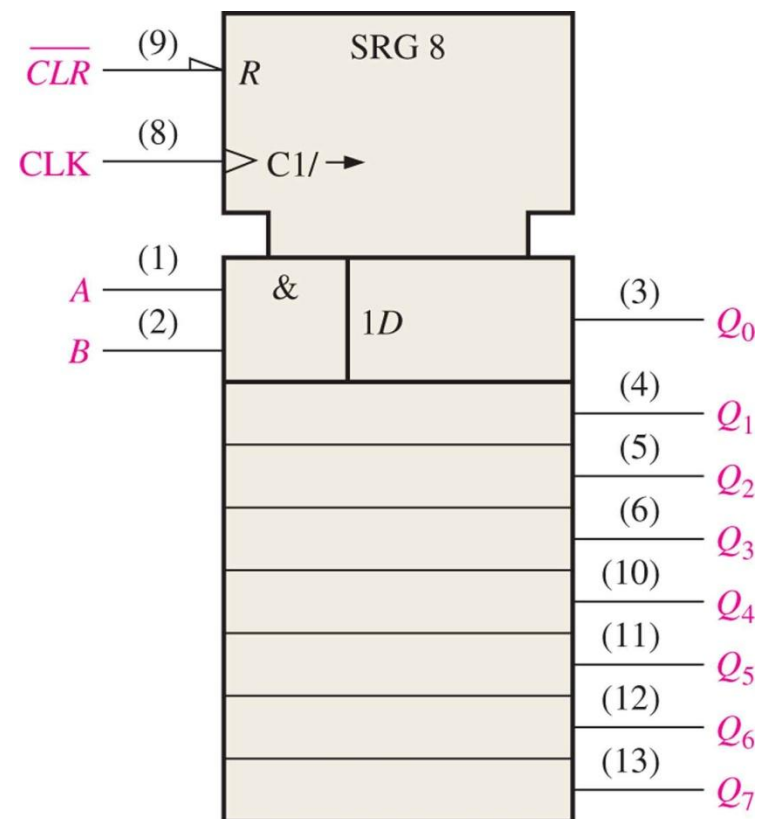


Kayar yazaçların mantık simgesi

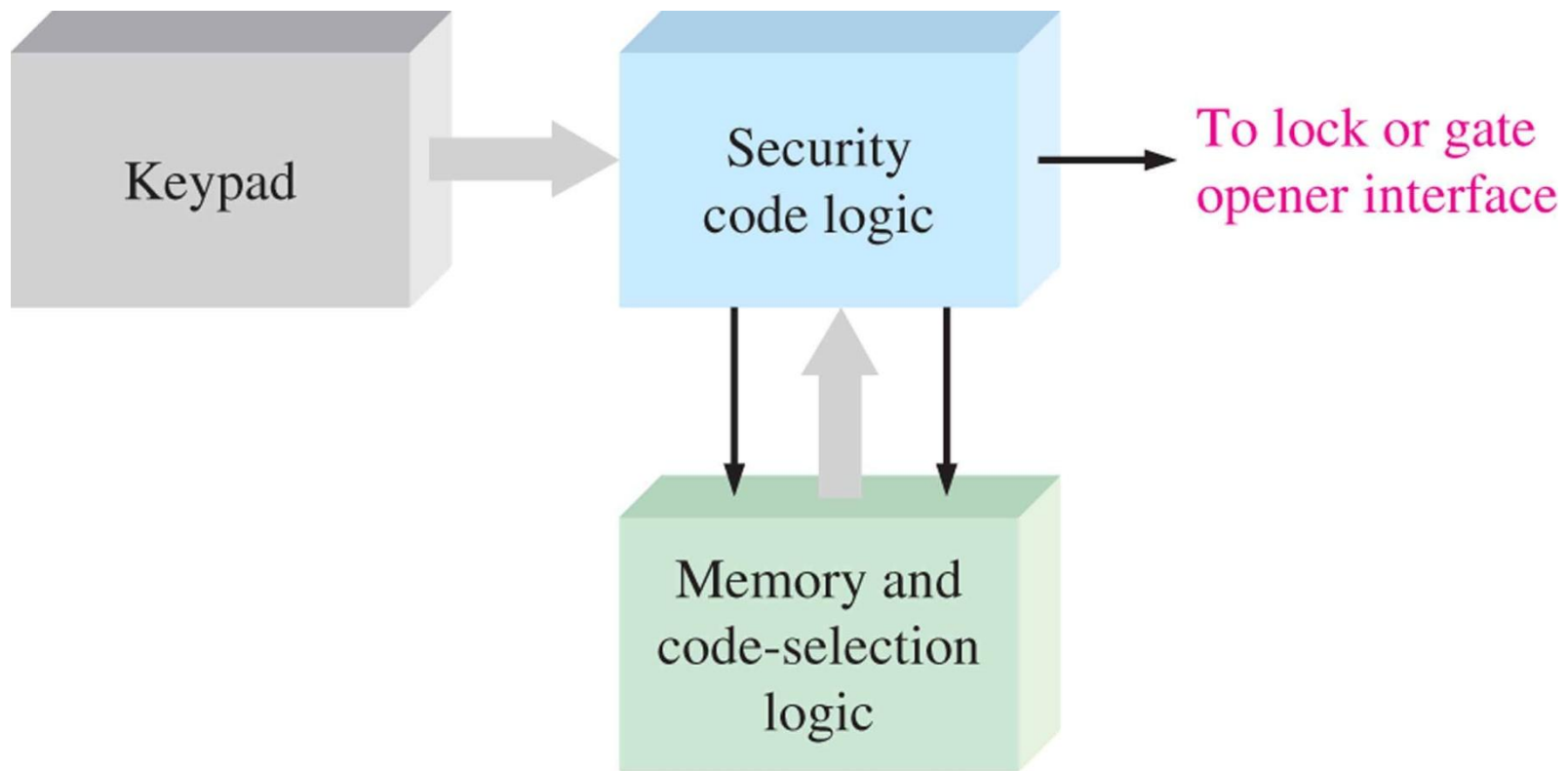
74HC194



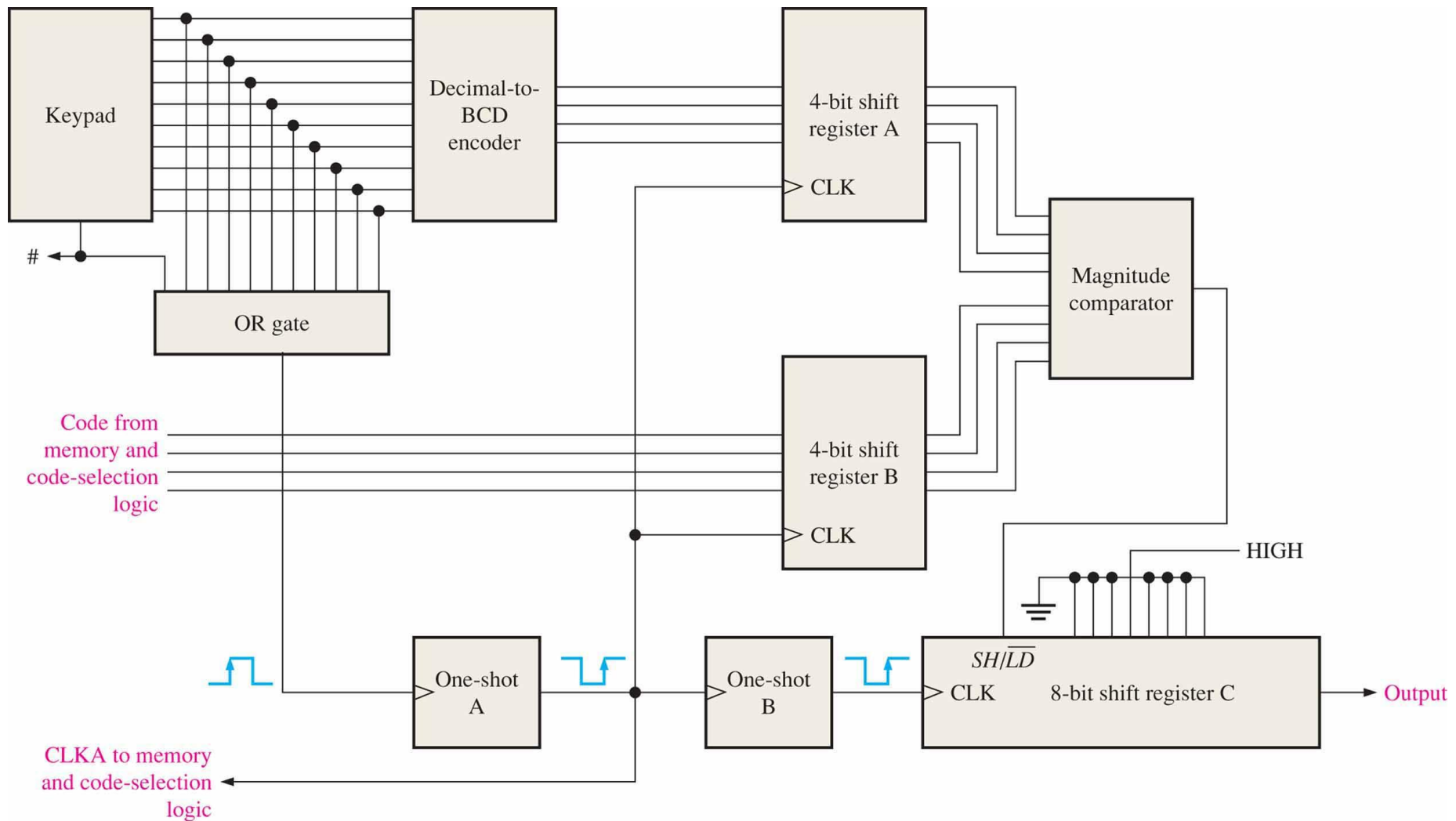
74HC164

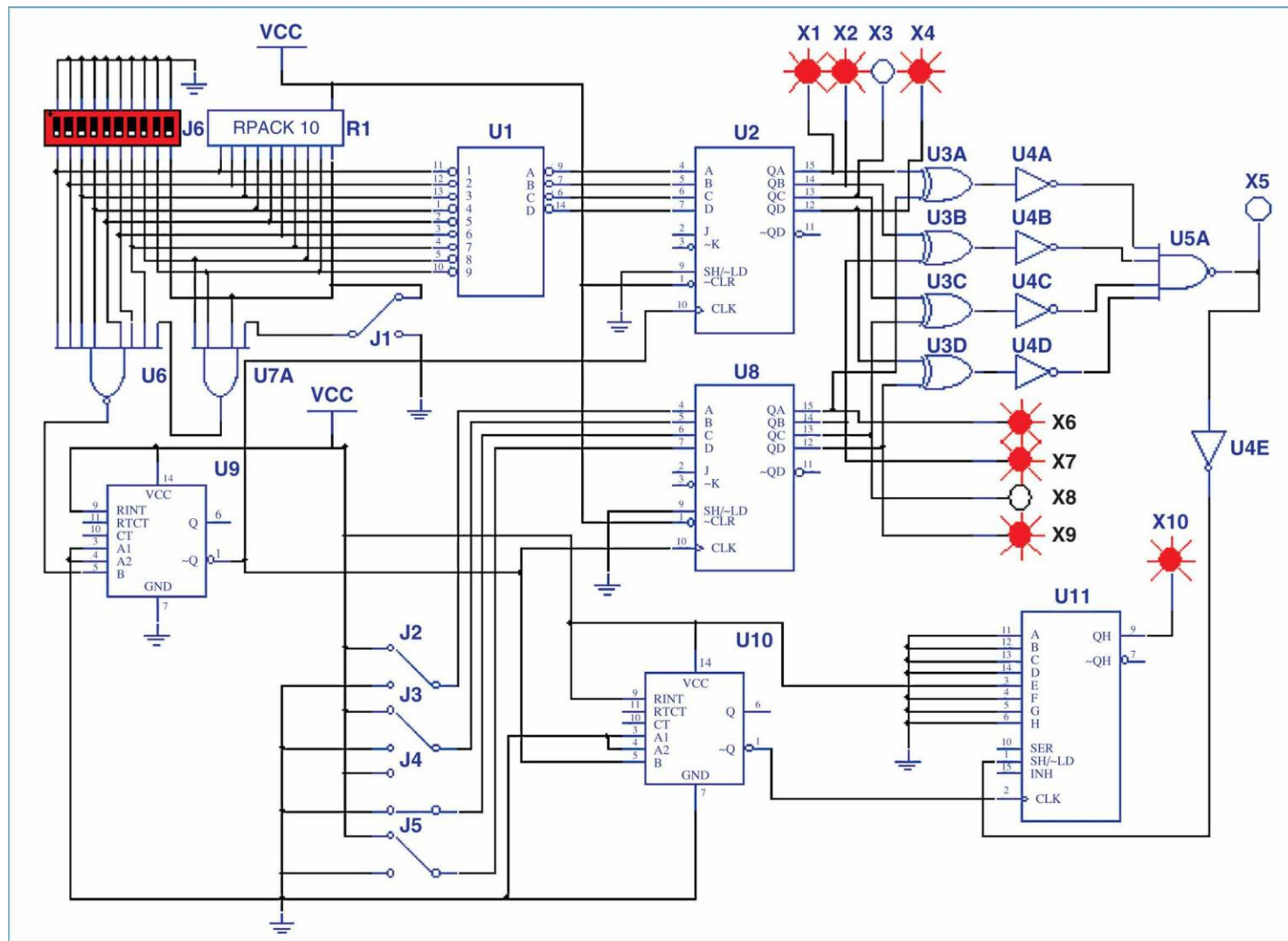


Güvenlik sistemi



Güvenlik sistemi





Deney 4

1. 8 bit ikili şifreli kapı açma devresini tasarlayıp proteusta çalıştırın.
2. Onlu 4 rakam şifre kabul eden şifreli kapı açma devresini tasarlayıp proteusta çalıştırın.
3. 74194 kullanarak Unipolar adım motorunu her saat frekansında saat ibresi yönünde döndüren devreyi kurup çalıştırın. (kartta yapılacak).
4. Sağ/sol anahtarı ekleyip 1 ise sol 0 ise sağa döndüren bağlantıyı yapın.

Terimler

Register Veri saklayan birden fazla flip-flop'dan oluşan devre.

Shift Öteleme, ikilik veriyi taşımak.

Load İkili veriyi kayar yazaca yüklemek.

Bidirectional Çift yönlü, kayar yazaçlarda hem sola hem sağa öteleme yeteneği.