

EGE ÜNİVERSİTESİ
EGE MESLEK YÜKSEKOKULU
MEKATRONİK PROGRAMI

SAYISAL TASARIM

DENEY FÖYÜ

Mustafa Engin & Dilşad Engin
İzmir 2014

SAYISAL TASARIM

(Deney Föyü)

HAZIRLAYANLAR

Yar. Doç. Dr. MUSTAFA ENGİN Yar. Doç. Dr. DİLŞAD ENGİN

İZMİR 2014

İÇİNDEKİLER

DENEY 1: J-K FLİP-FLOP UYGULAMALARI.....	5
Amaç:	5
İŞLEM SIRASI.....	5
Değerlendirme soruları	7
DENEY 2: İKİLİK SAYICI.....	9
Amaç:	9
İŞLEM SIRASI.....	9
DEĞERLENDİRME SORULARI	12
DENEY 3: İKO (BCD) SAYICI	15
Amaç:	15
İŞLEM SIRASI.....	15
DEĞERLENDİRME SORULARI	21
DENEY 4: KAYAR YAZAÇLAR	23
Amaç:	23
İŞLEM SIRASI.....	23
DEĞERLENDİRME SORUSU	27
DENEY 5: 3-DURUMLU TAMPONLAR.....	29
Amaç:	29
İŞLEM BASAMAKLARI	29
ÇOĞULLANMIŞ YOLUN ÇALIŞMASININ İNCELENMESİ	29
DENEY 6: SAYISAL ANALOG DÖNÜŞTÜRÜCÜ.....	31
Amaç:	31
İŞLEM SIRASI:.....	31
DEĞERLENDİRME SORULARI.....	35
DENEY 7: ANALOG SAYISAL DÖNÜŞTÜRÜCÜ	37
Amaç:	37
AÇIKLAMA:	37
İŞLEM SIRASI.....	37
Açıklama.....	40
DENEY 8: RAM BELLEK	43
AÇIKLAMA: İKİLİK SAYAÇ VE RAM BELLEK İLE ANALOG İŞARET ÜRETME .	46

DENEY 9: EPROM VE EEPROM.....	51
Amaç:	51
İŞLEM SIRASI	51
READ (OKUMA):	51
BLANK CHECK:.....	52
PROGRAM:	52
AUTO:	53
DEĞERLENDİRME SORULARI	57
TÜMDEVRE VERİ YAPRAKLARI.....	59
GİRİŞ.....	59
7400 DÖRTLÜ İKİ GİRİŞLİ VED GEÇİDİ	60
4011 DÖRTLÜ İKİ GİRİŞLİ CMOS VED GEÇİDİ	61
74LS02 DÖRTLÜ İKİ GİRİŞLİ VEYAD GEÇİDİ	62
4001 DÖRTLÜ İKİ GİRİŞLİ CMOS VEYAD GEÇİDİ.....	63
74LS04 ALTILI DEĞİL GEÇİDİ.....	64
74LS08 DÖRTLÜ İKİ GİRİŞLİ VE GEÇİDİ	65
74LS20 İKİLİ DÖRT GİRİŞLİ VED GEÇİDİ	65
74LS32 DÖRTLÜ İKİ GİRİŞLİ VEYA GEÇİDİ.....	66
74LS86 DÖRTLÜ EXOR GEÇİDİ	67
74HC266 DÖRTLÜ İKİ GİRİŞLİ EXNOR GEÇİDİ.....	68
74LS283 (74LS83) 4 BİT TAM TOPLAYICI.....	69
74HC85 4 BİT BÜYÜKLÜK KARŞILAŞTIRICI.....	72
74LS138 3-8 KODÇÖZÜCÜ/VERİ DAĞITICI	74
74HC154 4-16 KODÇÖZÜCÜ/VERİ DAĞITICI	76
74HC42 İKO'DAN ONLUYA KODÇÖZÜCÜ	78
74HCT147 10 GİRİŞLİ 4 BİT ÇIKIŞLI YÜKSEK GİRİŞ ÖNCELİKLİ KODLAYICI. 80	
74LS151 8 GİRİŞLİ VERİ SEÇİCİ	82
74280 (74180) 9 BİT EŞLİK BİTİ DENETÇİSİ/ÜRETECİ	83
74LS74A DUAL D TİPİ FLİP-FLOP	84
74HCT75 DÖRTLÜ TUTUCU.....	85
LM555 Timer	88

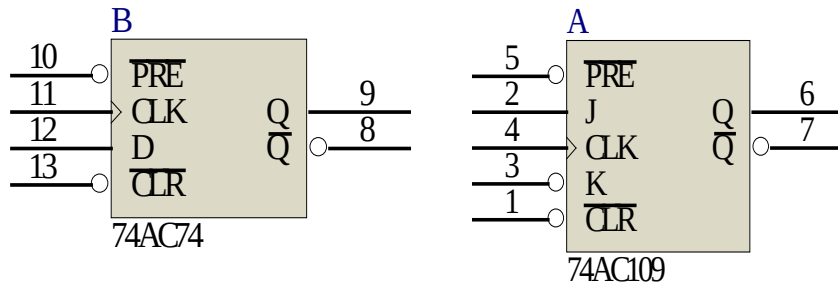
DENEY 1: J-K FLİP-FLOP UYGULAMALARI

Amaç:

1. J-K flip-flopların doğruluk tablosunu elde etmek.
2. J-K flip-flopların uygulama devrelerini gerçeklemek.

İŞLEM SIRASI

1. Deney setindeki J-K Flip-Flop'un $\overline{PRE}$ ve $\overline{CLR}$ girişlerini etkin olmayan seviyelerine bağlayın. Çıkış durumlarını gözlemlemek için LED'lere bağlayın. 7476'yı "KUR" kipinde çalıştırmak için J girişine "1" ve K'ya da "0" uygulayın. Saat darbesi uygulanmadan, $\overline{PRE}$ ve $\overline{CLR}$ girişlerini sırayla "0" a bağlayarak çıkış üzerindeki etkilerini inceleyin.

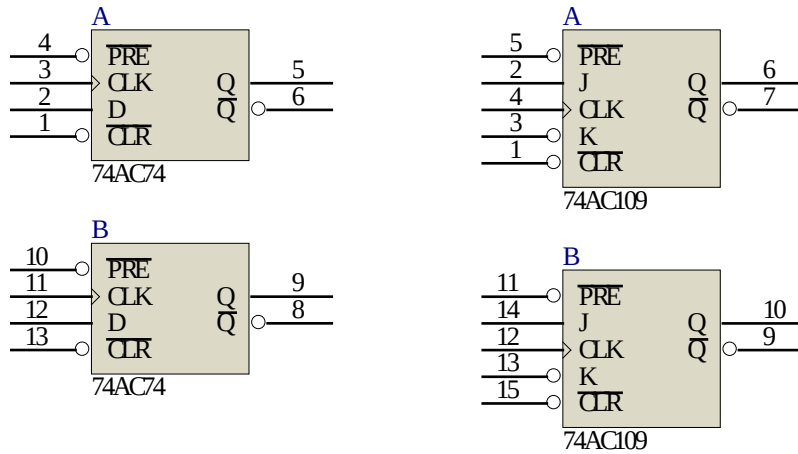


Şekil - 1 D ve J-K Flip Flop'ların mantık sembolleri.

CLK	PRE	CLR	Q	$\bar{Q}$
DÜŞÜK	0	1		
DÜŞÜK	1	0		

2. Önkurma ($\overline{PRE}$) ve temizle ($\overline{CLR}$) girişleri senkron mu, asenkron mudur?

.....



Şekil - 2 D ve J-K flip-flop'ların bacak bağlantıları.

3. $\overline{CLR}$ girişini DÜŞÜK seviyeye bağlayın; sonra saat girişine bir darbe uygulayın. Temizle girişi etkin olduğunda J girişi de etkin midir? Açıklayın.

.....

.....

4. $\overline{PRE}$ ve $\overline{CLR}$ girişleri aynı anda "0" a bağlandığında çıkış durumlarını inceleyin.

.....

.....

5. $\overline{PRE}$ ve $\overline{CLR}$ girişlerine "1" uygulayın. Saat girişini vuru üreticine bağlayın. Vuru üreticini en düşük frekansa ayarlayın. Bu girişin durumunu bir LED ile gözlemleyin. Her olası durum için sırayla deneyerek J-K flip-flop'unun doğruluk tablosunu oluşturun.

.....

.....

6. Veri, saat darbesinin hangi kenarında çıkışa aktarıldı?

.....

7. Toggle (zıtlama) kipinde çalışırken giriş ve çıkış dalga şekillerini osilaskopa bağlayın ve çıkışın ve girişin görev sürelerini (duty cycle) belirleyin.

.....

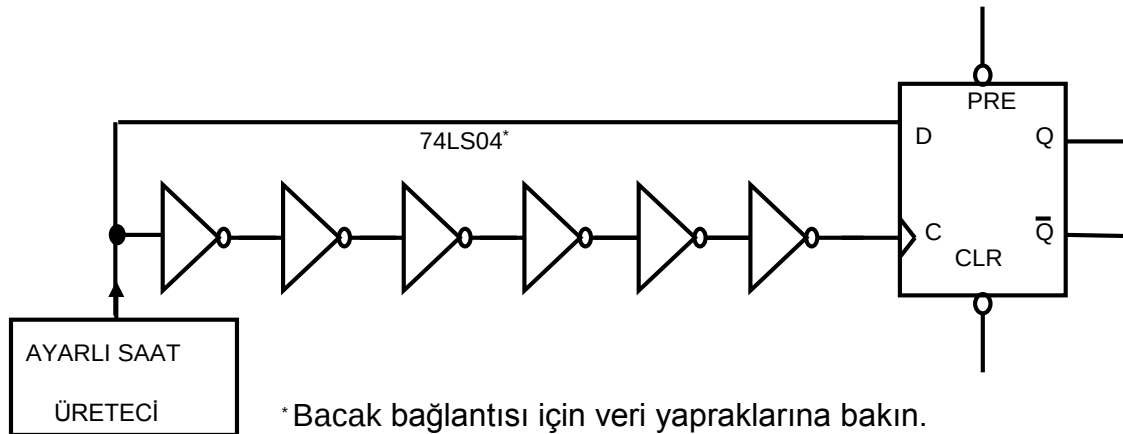
.....

J	K	CLK	Q	Q'
0	1			
0	0			
1	0			
0	0			
0	1			
1	1			
1	0			
1	1			

8. Giriş ve çıkış dalga şekillerinin frekanslarını **osilaskop** kullanarak ölçün. Çıkış frekansının giriş frekansının yarısı olması gerekir. Flip-flop'un bu işlemi nasıl yaptığını ve ne tür uygulamalarda kullanıldığını açıklayın.

.....

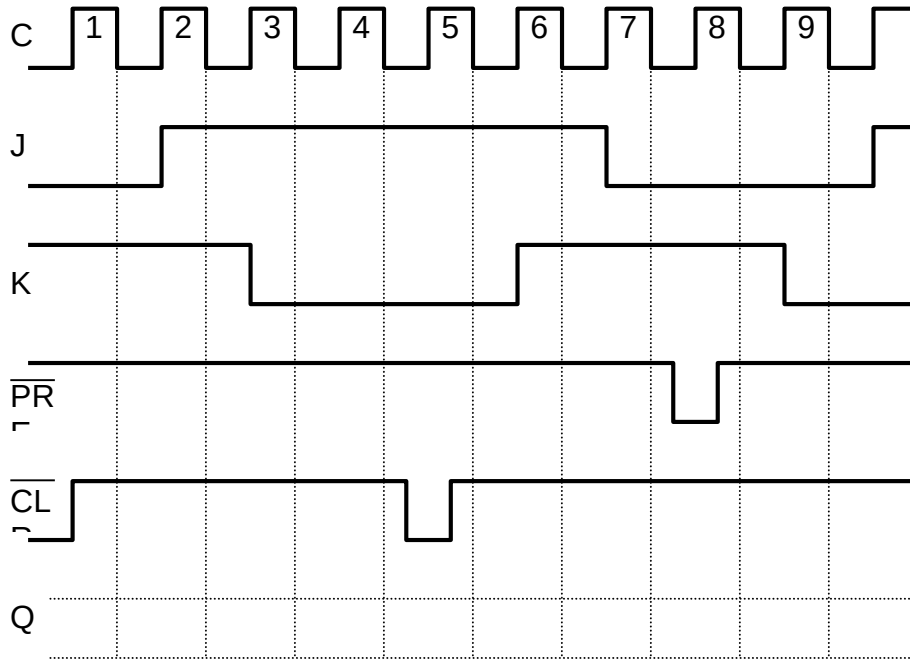
.....



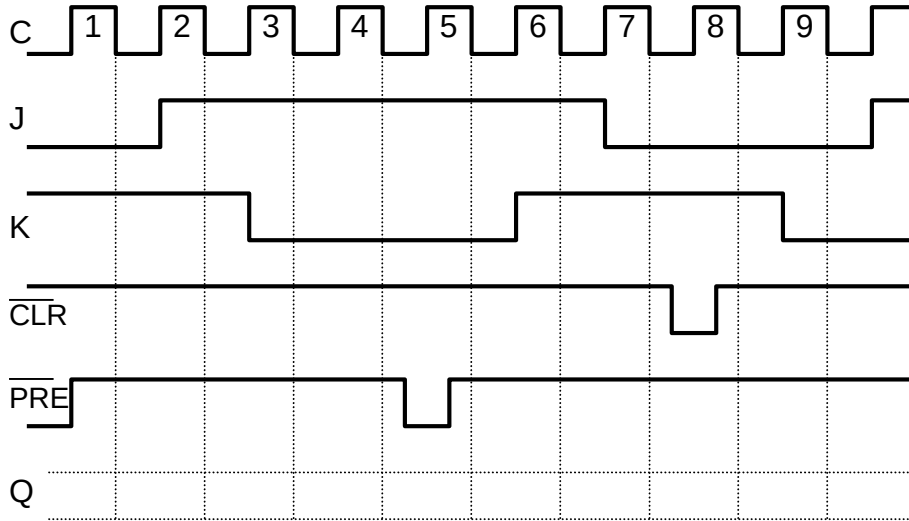
9. Yukarıdaki devreyi 7474 Flip-Flop'u kullanarak kurun. Bu devre Flip-flop'u test eder. Saat girişine değil geçitlerinin bağlanmasının nedeni D girişine gidecek verinin kurulma zamanı kadar gecikmeyi sağlamaktır. Giriş ve çıkış işaretlerini osilaskopta gözlemleyin. Saat üreticinin frekansını osilaskopta düzgün görüntü elde edinceye kadar artırın. DEĞİL geçidi sayısını azaltarak verinin kurulma süresini kısaltın, frekansı artırarak osilaskoptaki değişimi gözleyin.

Değerlendirme soruları

1. Aşağıda 74LS76A girişine uygulanan dalga şekilleri verilmiştir. Bu işaretleri her zaman aralığına göre tümdevre girişlerine uygulayın ve çıkış dalga şeklini çizin.



2. Aşağıda verilen 74LS76A girişine uygulanan dalga şekillerine göre her zaman aralığındaki çıkış dalga şeklini çizin.



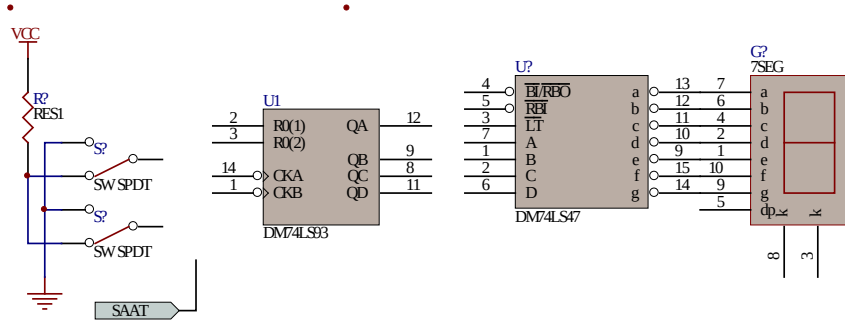
DENEY 2: İKİLİK SAYICI

Amaç:

1. İkili sayıların çalışmasını öğrenmek.
2. İkili sayıları sayısal sistemlerde kullanmak.

İŞLEM SIRASI

1. Şekil - 1'deki bağlantıları yapın. R1 girişini A anahtarına, R2 girişini B anahtarına CLK A girişine saat işareti uygulayın. Sete enerji verin, A ve B anahtarlarını "0" konumuna getirip vuru butonuna birkaç defa basın ve LED1'in durumunu gözlemleyin.



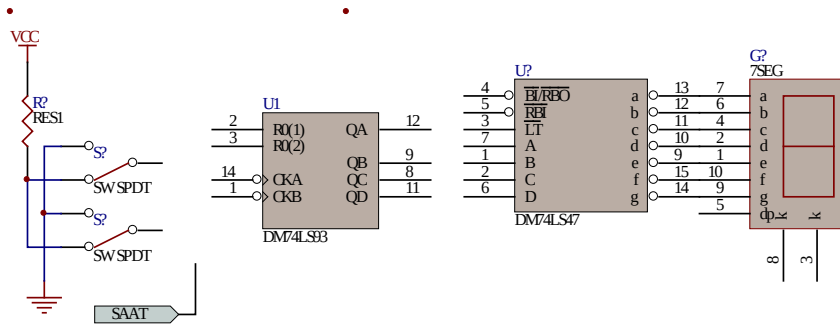
Şekil - 1

2. Göstergede görüntü elde edinceye kadar saat işareti uygulayın ve A anahtarını "1" konumuna getirin. LED1'in durumunda değişme oldu mu? B anahtarını da "1" konumuna getirin ve LED1'in durumunu gözlemleyin. Sonuçları açıklayın.

.....

.....

3. A ve B anahtarları "1" konumunda iken vuru butonuna bir kaç defa basın ve LED1'in durumunu gözlemleyin.
4. Şekil - 2'de R1 girişini A anahtarına, R2 girişini B anahtarına CLK B saat işaretini uygulayın.



Şekil - 2

5. A ve B anahtarlarını "1" konumuna getirip vuru butonuna birkaç defa basın ve A anahtarını "0" konumuna getirip tekrar vuru butonuna birkaç defa basın, LED'lerin durumlarını gözlemleyin.

.....

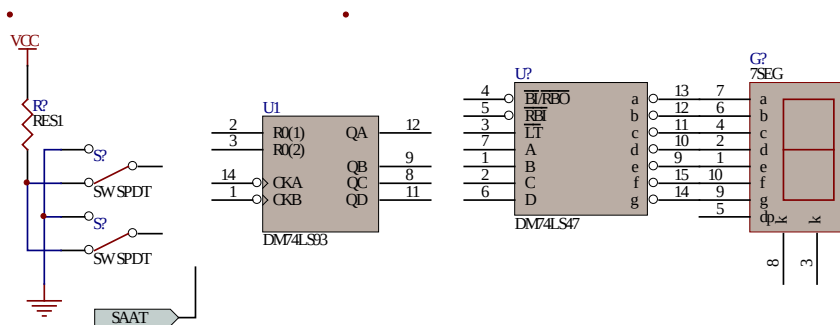
6. Şekil - 3'deki bağlantıları yapın. Her vuruda sayıcı durum değiştirecek ve bu durumlar onaltılık tabanda göstergede görüntülenecektir.

7. Sayıcıyı resetleyin (başlangıç konumuna getirin). Bu işlemi nasıl yaptığınızı açıklayın.

.....

.....

8. Vuru butonuna basarak Tablo -1'deki sayma adımlarını tamamlayın. Bu sayıcı ne tür bir sayıcıdır? En büyük değere ulaşıldıktan sonra bir defa daha vuru butonuna bastığınızda göstergede hangi karakter görüntülenir?

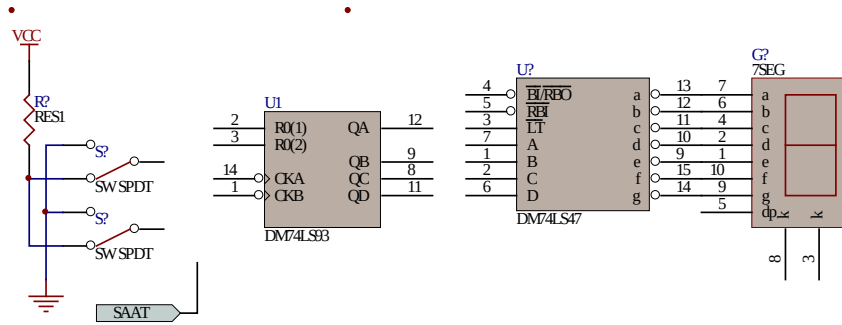


Şekil-3

SAAT DARBESİ	QD	QC	QB	QA	7-PARÇALI GÖSTERGE
0	0	0	0	0	0
1					
2					
3					
4					
5					
6					
7					
8					
9					
10					
11					
12					
13					
14					
15					
16					

Tablo - 1

9. Şekil – 4'e MOD 10'da çalışan bağlantıyı yapın. Tablo - 2'ye sonuçları kaydedin.



Şekil – 4

SAAT DARBESİ	QD	QC	QB	QA	7-PARÇALI GÖSTERGE
0	0	0	0	0	0

1					
2					
3					
4					
5					
6					
7					
8					
9					

Tablo-2

DEĞERLENDİRME SORULARI

1. 7493 tümdevresinin 4 kullanım alanını yazın.

.....

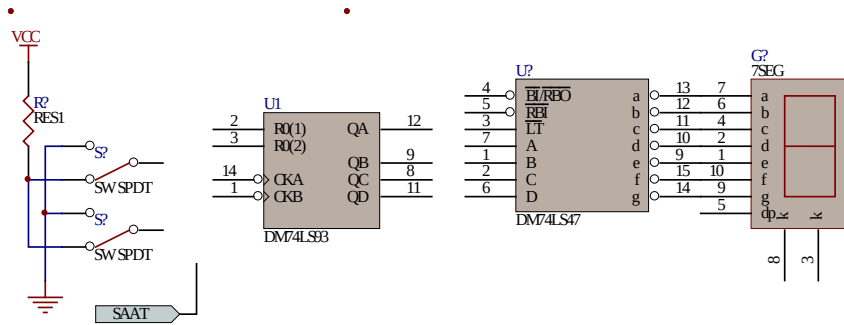
.....

2. 7493 tümdevresinde R1 ve R2 girişleri ne amaçlarla kullanılabilir?

.....

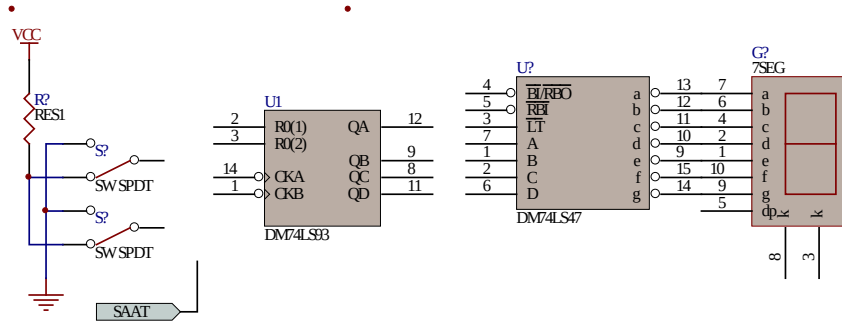
.....

3. Şekil – 5'e 3-bitlik sayıcı devresini çizin. ve çalıştırarak öğretim görevlisine gösterin.



Şekil - 5

4. Mod-12'de çalışan sayıcı bağlantısını Şekil - 6'ya çizin. Devreyi kurup çalıştırın.



Şekil - 6

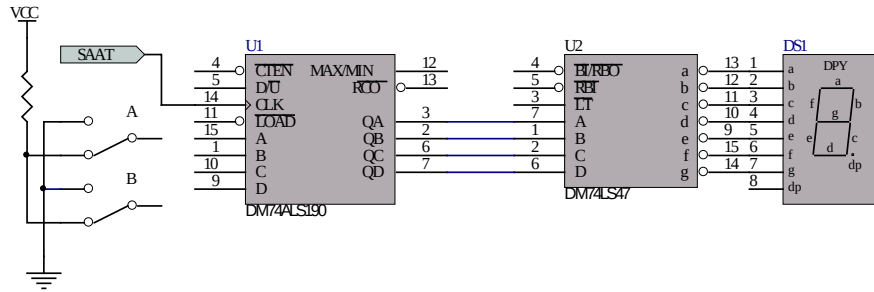
DENEY 3: İKO (BCD) SAYICI

Amaç:

1. İKO sayaçların çalışmasını öğrenmek, bu sayaçları sayısal sistemlerde kullanmak.
2. 74190 tümdevresinin aşağı ve yukarı saydırılacağı bu deney aşamasında aynı zamanda $\overline{ENBL}$ girişini yükseğe çekerek saymanın nasıl durdurulabileceği de incelenecektir. 74190 İKO sayıcı tümdevresi $\overline{LOAD}$ girişine DÜŞÜK seviye ve A(in) - D(in) arasındaki veri girişlerine istenilen veri girişi uygulanarak herhangi bir sayma değerinden saymaya başlatılmak üzere programlanabilir.

İŞLEM SIRASI

1. Şekil - 1'deki devreyi kurun. $\overline{ENBL}$ ve $\overline{DN}/\overline{UP}$ girişlerini GND, ve $\overline{LOAD}$ girişini V_{CC} 'ye bağlayın.



Şekil - 1

2. Devreye enerji verin. Tüm çıkışlar "0" olmalı ve göstergede de 0 görüntülenmelidir (aksi takdirde pozitif vuru girişine basarak bu koşulu sağlayın). Bu "0" sayma çıkışıdır. Vuru butonuna bir defa basarak saat darbesini bir arttırın. Çıkışların ve göstergenin durumundaki değişimi gözlemleyin. Sayma değerini arttırarak sonuçları Tablo - 1'e kaydedin.

SAAT DARBESİ	QD	QC	QB	QA	7-PARÇALI GÖSTERGE
0	0	0	0	0	0
1					
2					
3					
4					
5					
6					
7					
8					
9					
10					
11					

Tablo - 1

3. Enerjiyi kesin ve Tablo-11.1'de elde ettiğiniz sonuçları yorumlayın.

.....

.....

4. $\overline{DN}/\overline{UP}$ girişini GND'den çıkarıp V_{CC} 'ye bağlayın. ($\overline{ENBL}$ girişi GND'ye bağlı kalsın.) Bu değişiklik sayıcının aşağı doğru saymasını sağlayacaktır. Devreye güç verin, göstergede "0" görüntülensin. Değilse, vuru butonuna basarak bunu sağlayın. Bu saat darbesi 0'dır. Vuru butonuna bir defa basarak saat darbesini bir arttırın. Göstergenin durumundaki değişimi gözlemleyin.

.....

.....

5. Sayma değerini arttırarak sonuçları Tablo-11.2'ye kaydedin.

SAAT DARBESİ	QD	QC	QB	QA	7-PARÇALI GÖSTERGE
0	0	0	0	0	0
1					
2					
3					
4					
5					
6					
7					
8					
9					
10					
11					

Tablo - 2

6. Enerjiyi kesin ve Tablo - 2'de elde ettiğiniz sonuçları yorumlayın.

.....

.....

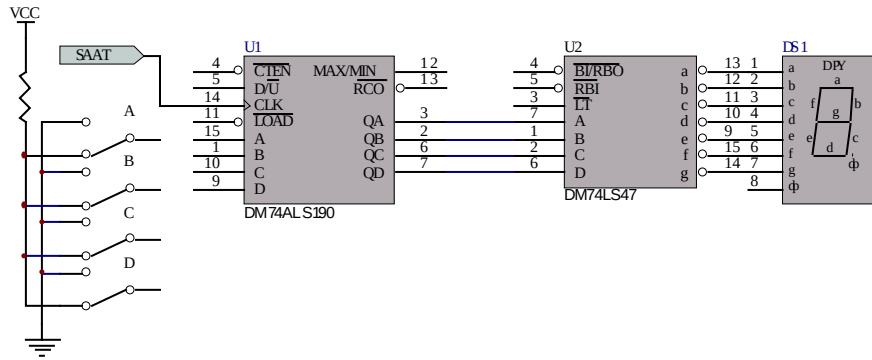
7. İZİN ($\overline{ENBL}$) girişindeki YÜKSEK seviye saymayı durdurur. Bu işlevi gözlemlemek için $\overline{ENBL}$ girişini V_{CC} 'ye bağlayın. Devreye güç verin ve vuru butonuna birkaç defa basarak göstergenin durumunu gözlemleyin

8. $\overline{ENBL}$ girişini yeniden GND'ye bağlayın. Vuru butonuna birkaç defa basarak LED göstergenin durumunu gözlemleyerek nedenini açıklayın.

.....

.....

9. Şekil - 2'ye onlu sayıya başlangıç değeri yükleyen bağlantıyı çizin. Devreyi kurun. $\overline{DN/UP}$ girişinin GND'ye bağlayın. Tüm anahtarları mantık "0" konumuna alın. Sete güç verin. Tüm LED 'ler sönmüş değilse, vuru butonuna basarak bunu sağlayın. A ve C anahtarlarını "1" konumuna alın.



Şekil – 2 Onlu sayıcıya başlangıç değeri yükleme bağlantısı.

- 10.** Bu giriş bilgisini sayıcıya yüklemek için $\overline{LOAD}$ anahtarını DÜŞÜK seviye alıp tekrar YÜKSEK seviye alın. Bu işlem sayıcının veri girişindeki sayıyı çıkışa aktaracaktır.

.....

.....

- 11.** İKO sayıcının çıkışlarında (QA - QD) A, B, C ve D anahtarları ile girişlere uygulanan önkurma değerini gözlemlediniz mi? Neden?

.....

.....

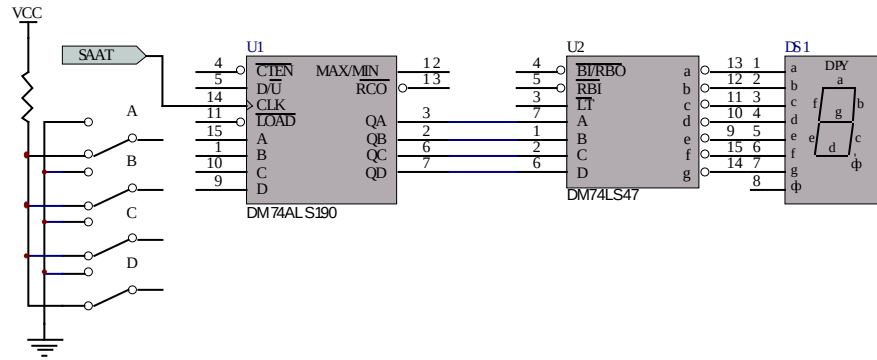
- 12.** Vuru butonuna basarak sayıcıyı saydırmaya başlatın. Sayıcı hangi sayma değerinden saymaya başladı ve sayma düzeni nasıl devam ediyor?

.....

.....

AÇIKLAMA: Bazı uygulamalarda özel bir durum olduğunda $\overline{LOAD}$ girişinin otomatik olarak DÜŞÜK seviyeye çekilmesi gerekebilir. Bundan sonraki aşamada sayıcı belirli bir İKO sayma değerinden saymaya başlatılacaktır. Sayma maksimum değere kadar sırayla devam edecek ve herhangi manuel bir giriş olmadan önkurma değerine dönecektir. Sayıcı tümdevresinin $\overline{LOAD}$ girişine bağlanan ve 7432 VEYA (OR) geçitleri ile tasarımılanmış bu birleşimsel mantık devresi QA - QD arası çıkışları denetleyerek tüm çıkışlar "0" olduğunda $\overline{LOAD}$ girişini DÜŞÜK seviyeye çekmektedir.

- 13.** Şekil - 3'e onlu sayıcıyı 3 ile 8 arasında saydıran devreyi çizi. Devreyi kurun ve çalıştırın.



Şekil – 3 Onlu sayıcının başlangıç ve bitiş değerini belirleyen bağlantı.

14. Vuru butonuna basın ve her bir vuru için göstergenin gösterdiği İKO sayıyı Tablo - 4'e kaydedin.

SAAT DARBESİ	QD	QC	QB	QA	7-PARÇALI GÖSTERGE
0	0	0	0	0	0
1					
2					
3					
4					
5					
6					
7					
8					
9					
10					
11					

Tablo - 4

AÇIKLAMA: Deneyin bu bölümünde ripple clock (RCLK) ve maksimum/minimum (MAX/MIN) vurularını gözlemlemek amacıyla osilaskobu kullanacaksınız. 74190 tümdevresi sayıcıların kaskat bağlanması için kullanılan iki çıkışa sahiptir: Ripple clock (RCLK) ve maksimum/minimum (MAX/MIN). (Açıklama için ilgili konuya bakınız.)

- 15.** Sayıcıyı, normal çalışma modunda sayacak şekilde bağlayın. Osilaskobu dc konuma alın, VOLT/DIV düğmesini 0.5 V/DIV'a ayarlayın. Probu $\times 10$ konumuna alarak osilaskobun CH2 girişini RCLK çıkışına bağlayın. Osilaskop probunun toprağını GND'ye bağlayın. Osilaskopta gözlemlediğiniz seviyeyi kaydedin. Bu değer neyi ifade etmektedir?
-
-

- 16.** Tüm LED'ler sönük değilse, vuru butonuna basarak bunu sağlayın. LED göstergede İKO 1000'ı görene kadar vuru butonuna basın. 1000'dan 1001'e geldiğinizde RCLK çıkışının mantık seviyesinin nasıl değiştiğini nedenleriyle açıklayın.
-
-

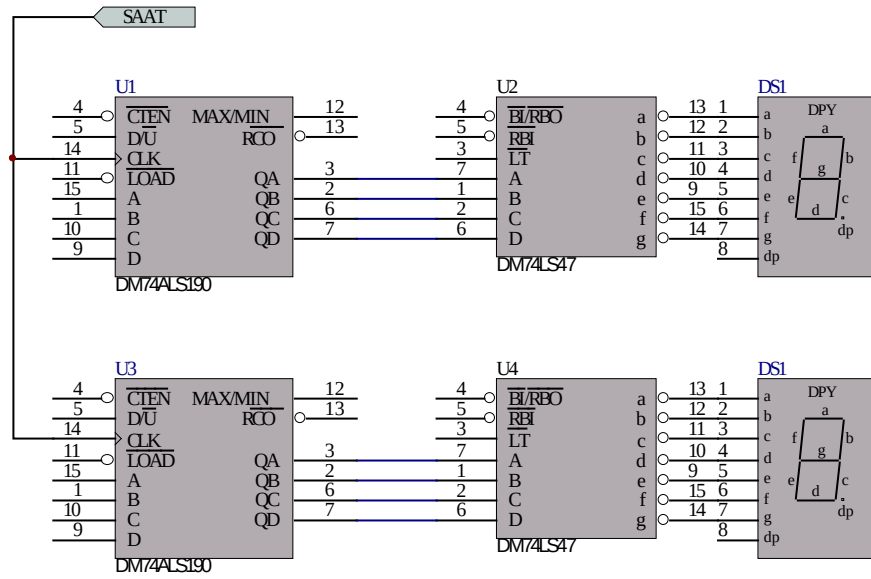
- 17.** İşlemlere devam etmek için İKO sayıcının 0000'da olmasını sağlayın. Şimdi osilaskop probunu MAX/MIN çıkışına bağlayın. Osilaskopta gözlemlediğiniz seviyeyi kaydedin.
-
-

- 18.** LED göstergede İKO 1000'ı görene kadar vuru butonuna basın. 1000'dan 1001'e geldiğinizde MAX/MIN ve RCO çıkışlarının mantık seviyesinin nasıl değiştiğini nedenleriyle açıklayın.
-
-

- 19.** 1001'den 0000'a geldiğinizde MAX/MIN ve RCO çıkışlarının mantık seviyesinin nasıl değiştiğini nedenleriyle açıklayın.
-
-

AÇIKLAMA: Bu çıkışların kaskat bağlama işlevini incelemek için RCO çıkışını ikinci bir sayıcıyı tetiklemek için kullanacaksınız. Sayma 0000 0000'dan 1001 1001 (99) 'e kadar devam edecektir.

- 20.** Şekil – 4'e 00- 99 arası sayan bağlantıyı yapın devreyi kurup çalıştırın.



Şekil – 4 Onlu sayıcının başlangıç ve bitiş değerini belirleyen bağlantı.

DEĞERLENDİRME SORULARI

1. 74190 tümdevresinin kullanma alanlarını yazın.

.....

.....

2. 74190 tümdevresinin $\overline{RCO}$ (RCLK) ile MAX/MIN çıkışları ne amaçla kullanılabilir?

.....

.....

3. 74190 tümdevresi ile frekansı 100'e ve 90'a bölen devreleri aşağıya çizin.

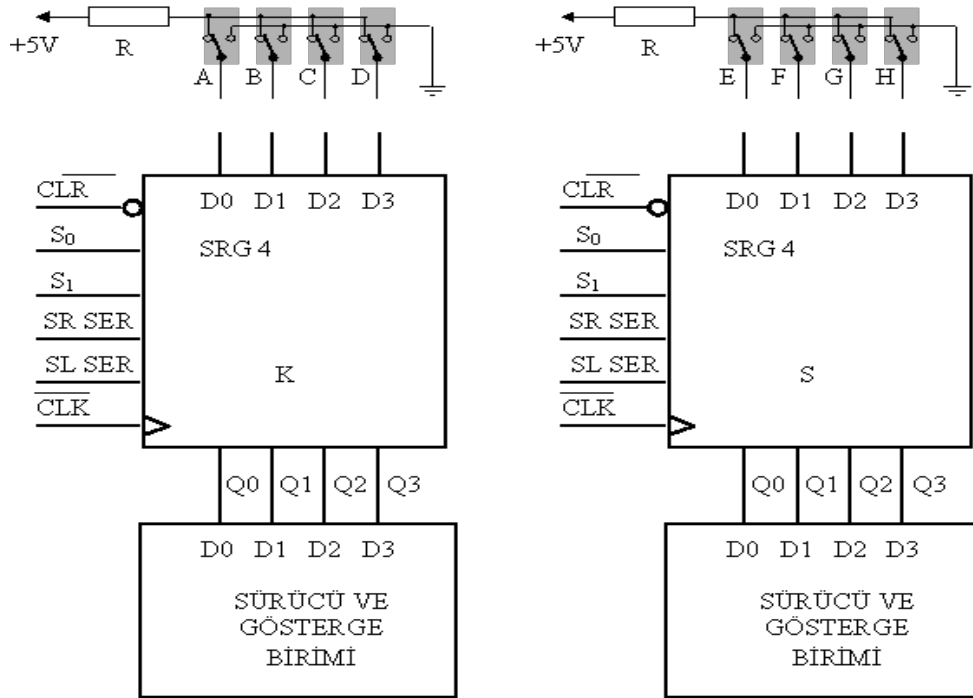
DENEY 4: KAYAR YAZAÇLAR

Amaç:

1. Kayar yazacın çalışmasını ve sayısal sistemlerde kullanmasını öğrenmek.
2. Kayar yazaç ile aritmetik işlem yapmak.

İŞLEM SIRASI

1. Deney setindeki iki kayar yazacı kullanarak 8'e çarpan Şekil - 1'e çiziniz.



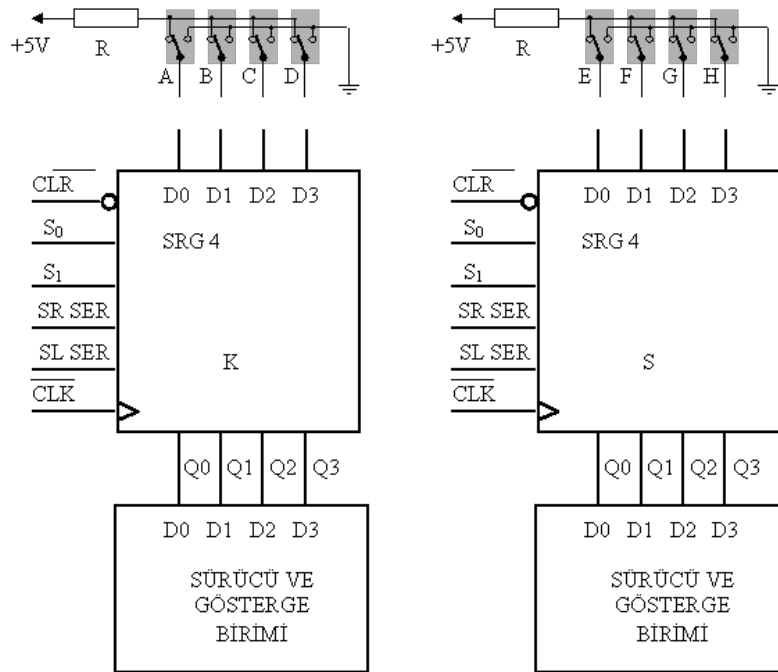
Şekil - 1

2. Devreyi kurunuz. 1101 sayısı K yazacına paralel olarak 1. saat saykılında yüklensin. İşlemin sonunda çarpımın yüksek değerli kısmı S yazacına yazılsın, düşük değerli kısmı K yazacında saklansın. Devrenin bağlantı şemasını aşağıda ayrılan yere çiziniz. Devrenin saat girişine vuru çıkışını bağlayınız. Böylece adımları daha iyi kontrol edebilirsiniz. 4 saat vurusu süresince göstergenin değişimini gözleyin.
3. Devrenin çalışmasını açıklayın.

.....

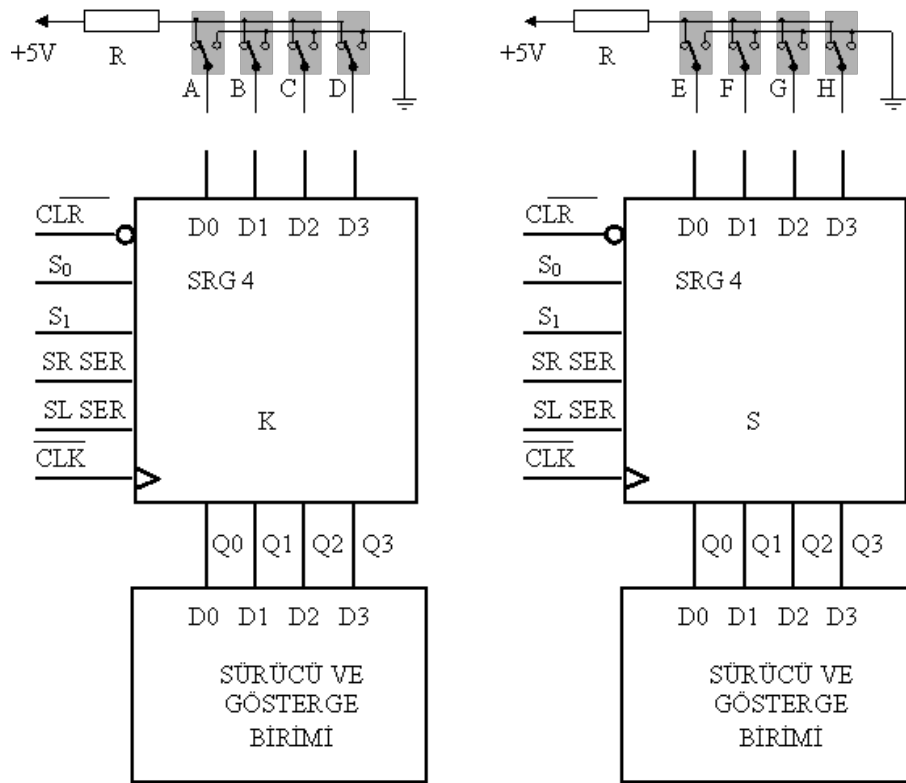
Bu defa 4'e bölen devreyi şekil – 2'ye çizin ve devreyi kurun. 1101 sayısı K yazacına paralel olarak 1. saat saykılında yüklensin, işlemin sonunda bölüm K yazacına, kalan S yazacına yazılsın. Devrenin bağlantı şemasını aşağıda ayrılan yere çizin. 3 saat vurusu süresince göstergenin değişimini gözleyin.

4. Bölücünün çalışmasını açıklayın.



Şekil - 2

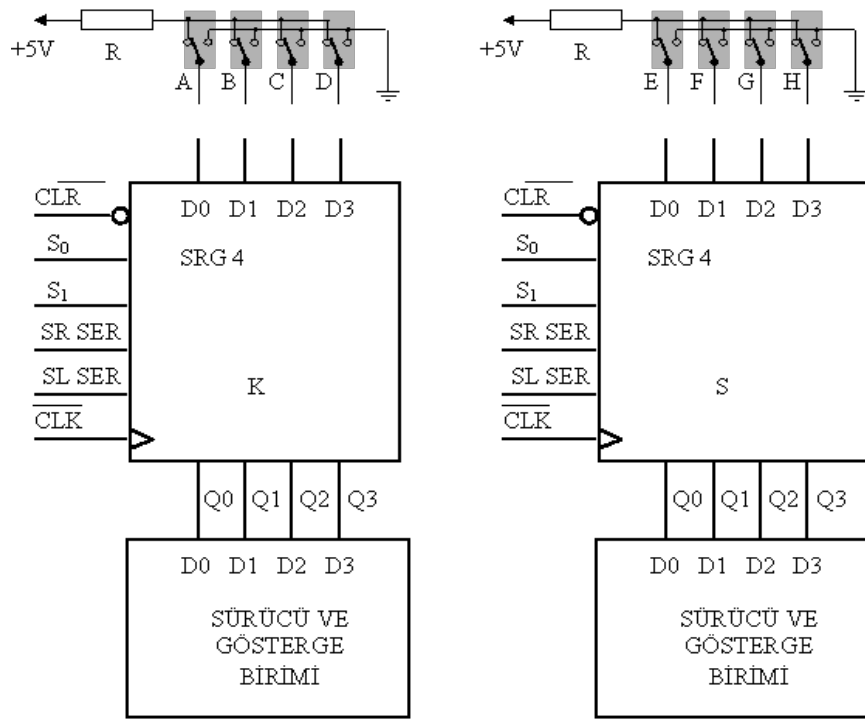
5. Beş bitlik Johnson sayıcı devresini Şekil - 3'e çizin. Devreyi kurup 10 saat vurusu süresince göstergenin değişimini gözleyin ve sayıcının çalışmasını açıklayın.



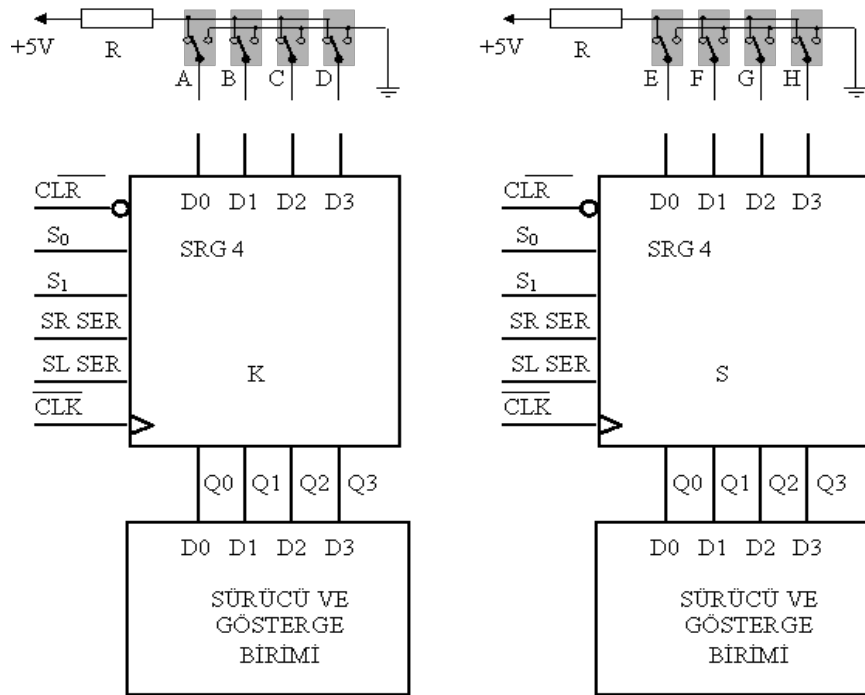
Şekil - 3

6. Sekiz bitlik ring sayıcı devresini Şekil - 4'e çizin. Devreyi kurup çalıştırın. 10 saat vurusu süresince göstergenin değişimini gözleyin ve sayıcının çalışmasını açıklayın.

7. K yazacına paralel olarak yüklenen sayıyı S yazacından paralel olarak alan devreyi Şekil - 5'e çizin. 5 saat vurusu süresince göstergenin değişimini gözleyin ve sayıcının çalışmasını açıklayın.



Şekil - 4



Şekil - 5

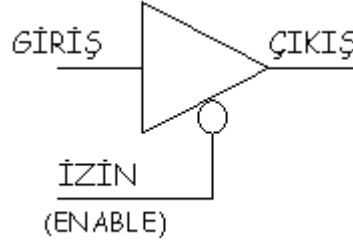
DENEY 5: 3-DURUMLU TAMPONLAR

Amaç:

1. Üç durumlu tamponun çalışmasını incelemek. İki-yönlü yolun (Bi-directional bus) kullanımını öğrenmek.
2. Çoğullanmış yolun çalışmasının incelemek.

İŞLEM BASAMAKLARI

1. Deney setindeki üç durumlu tamponun bir tanesini kullanarak şekildeki bağlantıyı yapıp doğruluk tablosunu tamamlayın.



Şekil – 1 üç-durumlu tamponun mantık simgesi.

İZİN	GİRİŞ	ÇIKIŞ
1	1	
1	0	
0	1	
0	0	

2. Diğer üç durumlu tamponların doğru çalışıp çalışmadıklarını kontrol edin. Daha sonraki deneylerde kullanılacak!

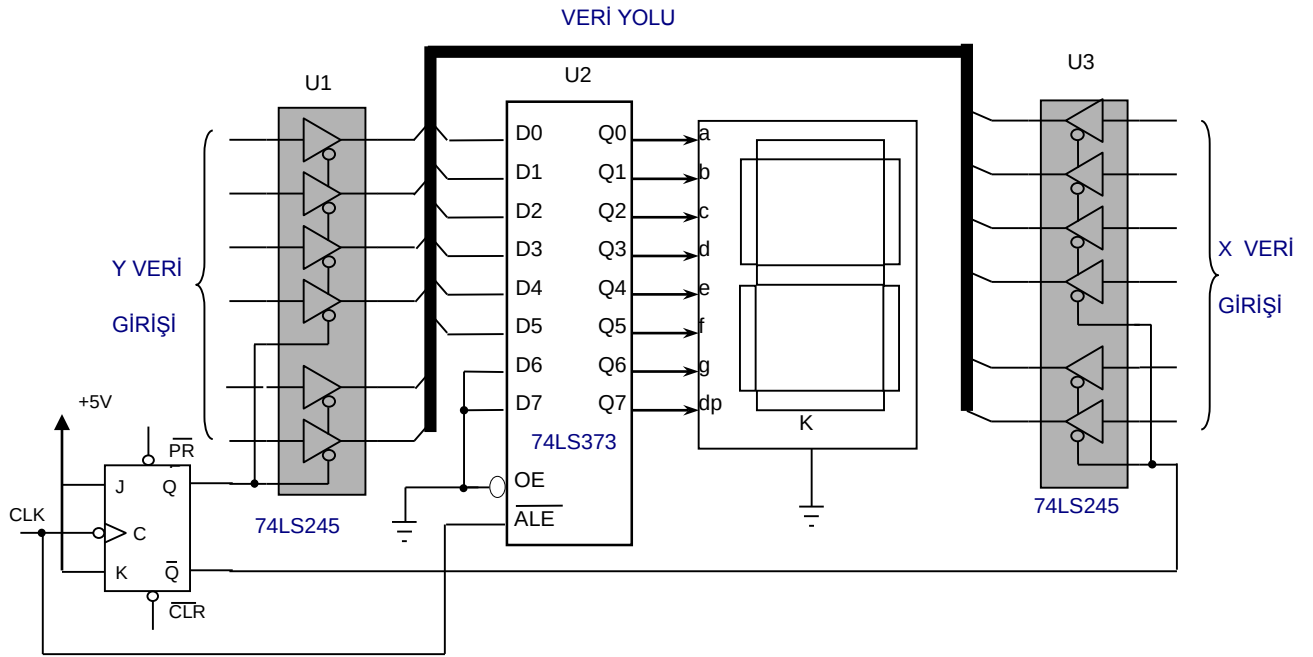
ÇOĞULLANMIŞ YOLUN ÇALIŞMASININ İNCELENMESİ

Çoğullanmış yola pek çok çevre birim veri (adres) yazabilir. Bu birimlerden birisi yazma işleminde iken diğer birimleri yola bağlayan bütün üç durumlu tamponlar HE (yüksek empedans) durumunda olurlar. Veri yolunun bir ucu üç durumlu tamponlara, diğer ucu da bir D tipi tutucu üzerinden göstergeye bağlanmıştır. Flip flop tersleme modunda çalıştığı için saatin her düşen kenarında X veya Y verilerinden bir tanesi

göstergede görüntülenecektir. Üç durumlu tamponlar X ve Y verisinin karışmasını engellemiştir.

UYARI: Saatin hızını mümkün olduğu kadar düşük ayarlayın. 74LS245 tümdevresinde 6 adet üç durumlu tampon olduğu için X ve Y verilerinin uzunlukları 6 bit olarak belirlenmiştir. Göstergede elde edilebilecek karakter sayısı kısıtlıdır.

3. Devre bağlantısını Şekil-13.3'ten yararlanarak yapın ve bütün veri girişlerini "0" durumuna alın. Saatin hızını en yavaş değerine ayarlayın. Göstergede gördüğünüz karakteri yazın.



Şekil - 3 Üç durumlu tamponun çoğullanmış yola bağlantısı.

4. X verisini "1" ve Y verisini "7" yapın. X ve Y verileri Flip-flopun hangi çıkış değerlerinde göstergede görünüyor belirleyin.

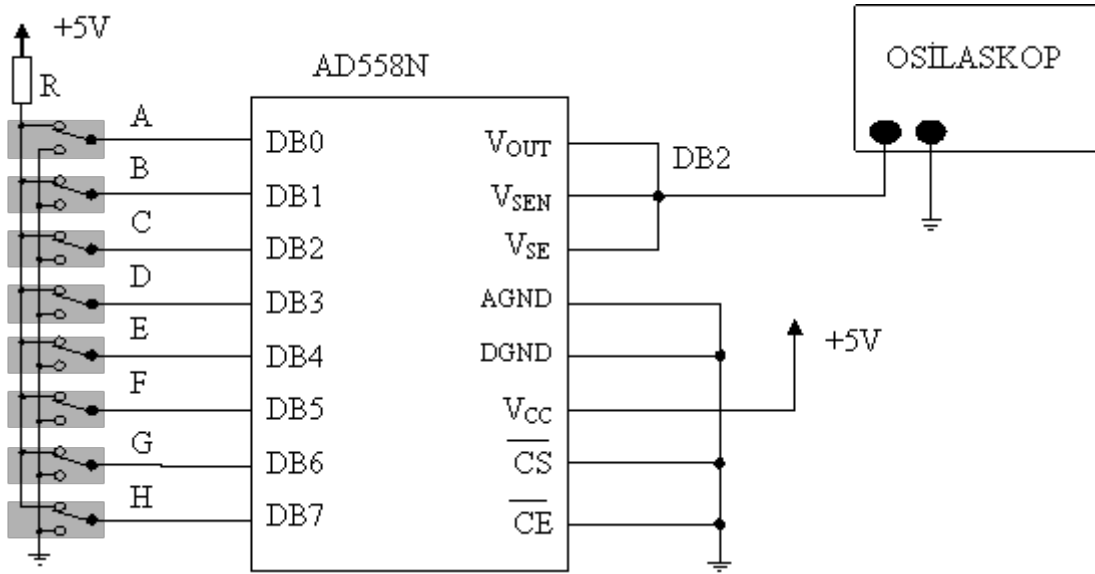
DENEY 6: SAYISAL ANALOG DÖNÜŞTÜRÜCÜ

Amaç:

1. DAC'ın çalışmasını ve kullanımını öğrenmek.

İŞLEM SIRASI:

1. Şekil-14.1'deki devre bağlantısını yapın. Bütün anahtarları "0" durumuna alıp devreye gerilim uygulayın.



Şekil - 1

2. Osilaskopu DC konuma alın ve 1 ile 2 volt arasını kolayca ölçecek duruma ayarlayın. En değerli biti (MSB) "1" yapın. Osilaskopta okunan değer nedir? Neyi ifade etmektedir?

.....

.....

3. En az değerli biti (LSB) "1" yapın. Osilaskopta okunan değer nedir? Neyi ifade etmektedir?

.....

.....

GİRİŞLER								ÇIKIŞ (mv)
A	B	C	D	E	F	G	H	
0	0	0	0	0	0	0	0	
0	0	0	0	0	0	0	1	
0	0	0	0	0	0	1	0	
1	0	0	0	0	0	0	0	
1	1	1	1	0	0	0	0	
0	1	1	1	1	1	1	1	
1	1	1	1	1	1	0	1	
1	1	1	1	1	1	1	0	
1	1	1	1	1	1	1	1	

Tablo - 1

4. Tablo-14.1'deki değerleri girişlere uygulayarak çıkış gerilimin değerini ölçüp kaydedin.

.....

.....

5. Tabloyu kullanarak DAC'ın doğruluğunu, çözünürlüğünü ve monotonluğunu belirleyin.

.....

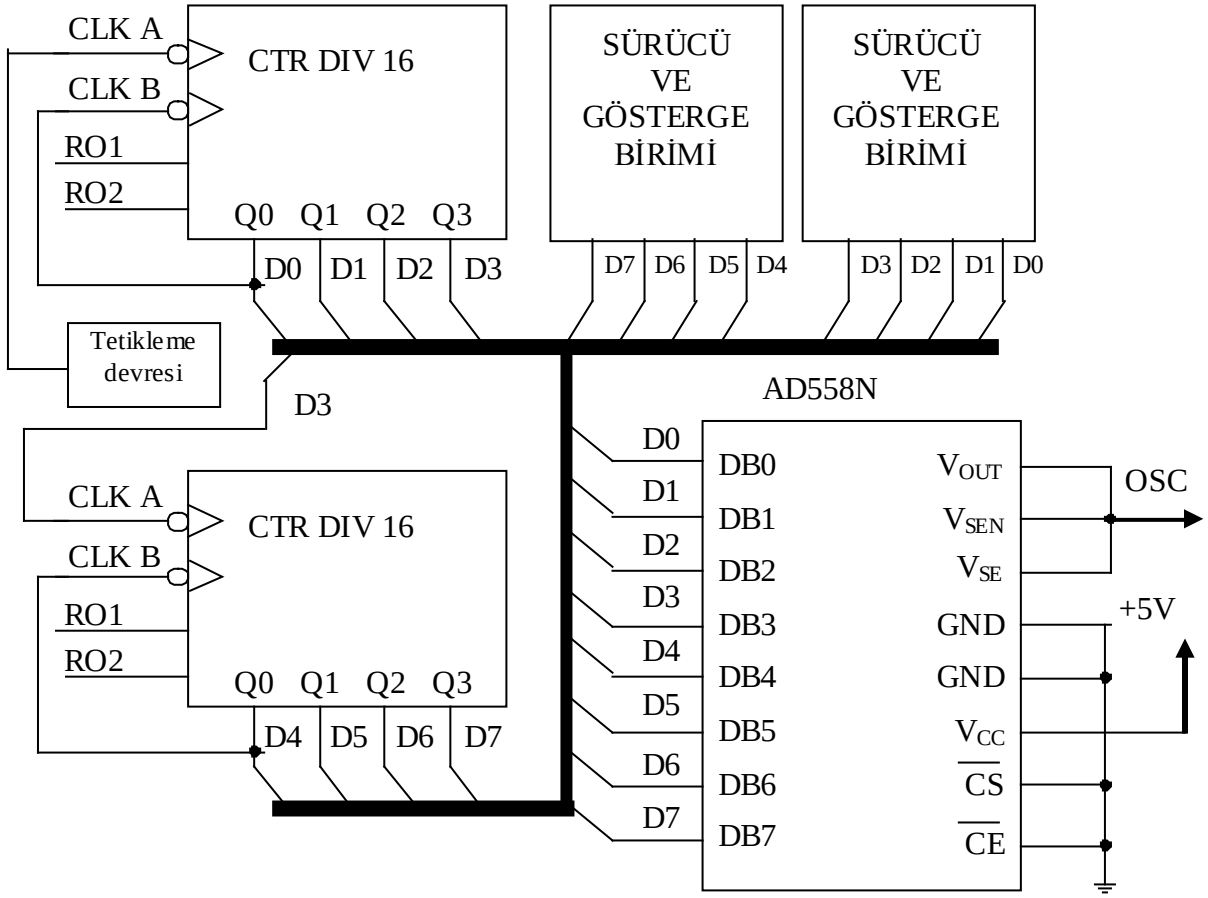
.....

6. Bütün anahtarları "0" durumuna alın ve $\overline{CS}$ toprak bağlantısını kesip $\overline{CS}$ ucunu Vcc noktasına bağlayın. En değerli biti "1", diğerlerini "0" yapıp çıkış gerilimini ölçün.

.....

.....

.



Şekil - 2

7. En değerli bit "1" iken $\overline{CS}$ girişini yeniden toprağa bağlayın ve varsa değişiklikleri yazın. $\overline{CS}$ girişinin işlevini açıklayın.

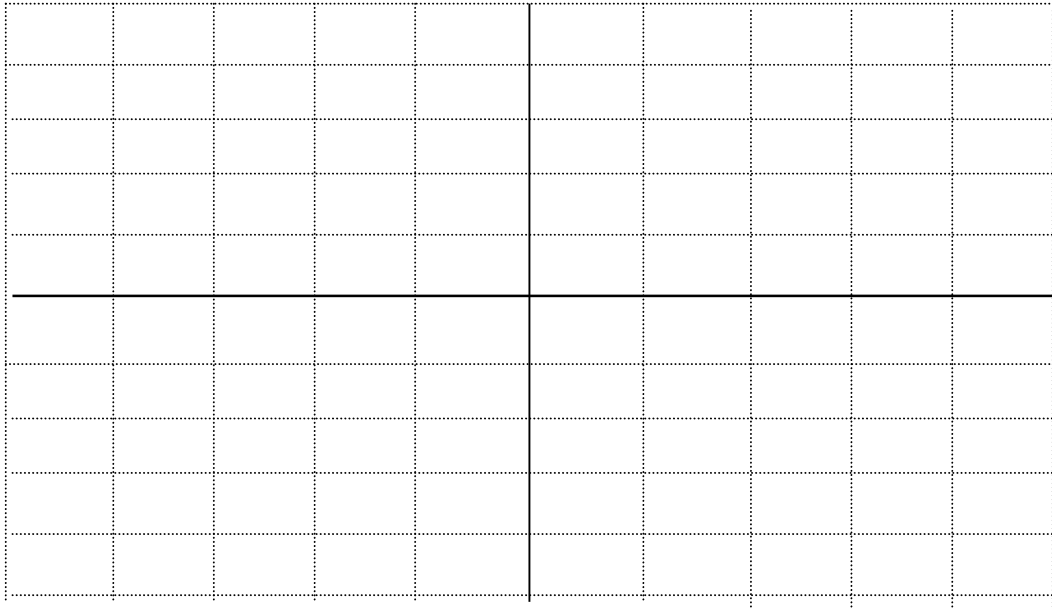
AÇIKLAMA: Burada kullandığımız gibi bir D/A, tek kutuplu bir gerilim kaynağından beslendiği için çıkış geriliminin polaritesi sürekli pozitif (unipolar) olacaktır. Gerçek hayatta bir çok elektriksel işaret pozitif ve negatif kısımlardan oluşur. AD558'den bu tür bir çıkış elde edebilmek için bazı bağlantıların değiştirilmesi gerekir. Bu bağlantılar ek A'daki veri yapraklarında gösterilmiştir. Yaptığınız deneyde veri girişindeki anahtarlar yapılan her değişiklik hemen çıkıştaki örnek gerilime yansıdı. Gerçek kullanımda ise veri değişimi çok daha hızlıdır. Deneyin bu bölümünde bir sayıcı ile 8-bit ikilik sözcükler üreterek bunları analog gerilime çevireceğiz. Sözcük 00000000 dan 11111111'e doğru artarken, analog çıkış eklenen her sayıyla 10mV artacak. Bu çabuk değişim osilaskopta izlenecek.

8. Şekil-14.1'deki anahtarların yerine Şekil-14.2'de görülen sözcük üreticinin çıkışlarını bağlayın. (NOT: Sayıcının çalışabilmesi için R1 ve R2 temizleme girişlerini şaseye bağlayın.)
9. Tetikleme devresinin frekansını en yüksek konuma getirin.

- 10.** Osilaskopun her iki kanalının yatay tarama hızını 0,1 milisaniye ve dikey duyarlılığını 0,01 volt (10milivolt) olarak ayarlayın. Girişi AC konuma alın ve probun zayıflatmasını kullanmayın. Kanal 1'i saat işaretine, Kanal 2'yi ise DAC çıkışına bağlayın.
- 11.** Devreye gerilim uygulayıp çıkıştaki dalga biçimini osilaskopta gözlemleyin. Dalga biçimini çizin ve nasıl biçimlendiğini açıklayın.

.....

.....



Şekil - 3 DAC'ın çıkış dalga şeklini çizin. Saatin ve çıkışın frekansını belirleyin.

- 12.** DAC'nin çözünürlüğü (resolution) ne kadardır?

.....

.....

.....

- 13.** Osilaskop bu ayarlarda iken dalga biçiminin yalnızca bir bölümü görülmektedir. Bütün dalgada kaç "basamak" vardır?

.....

.....

- 14.** Osilaskop ayarlarını yatayda 5ms ve dikeyde 0,5V olarak değiştirin. Dalganın genliğini ölçün ve tam ölçek gerilimi ile karşılaştırın.

.....

-
- 15.** Çıkış dalgasının ve saat işaretinin sıklıklarını osilaskop üzerinden ölçüp kaydedin.
-
-

DEĞERLENDİRME SORULARI

- 1.** Bu deneyde kullanılan tümdevrenin işlevini açıklayın.
-
-

- 2.** Bu tümdevrenin iç yapısında R-2R merdiven devresinin kullanılma amacı nedir?
-
-

- 3.** $\overline{CE}$ ve $\overline{CS}$ girişlerinin kullanılma amacı nedir?
-
-

- 4.** Bu deneyde kullanılan D/A çeviricinin nicemleme boyutu, offset gerilimi ve tam ölçek gerilimi ne kadardır?
-
-

DENEY 7: ANALOG SAYISAL DÖNÜŞTÜRÜCÜ

Amaç:

1. ADC'nin çalışmasını ve kullanımını öğrenmek.

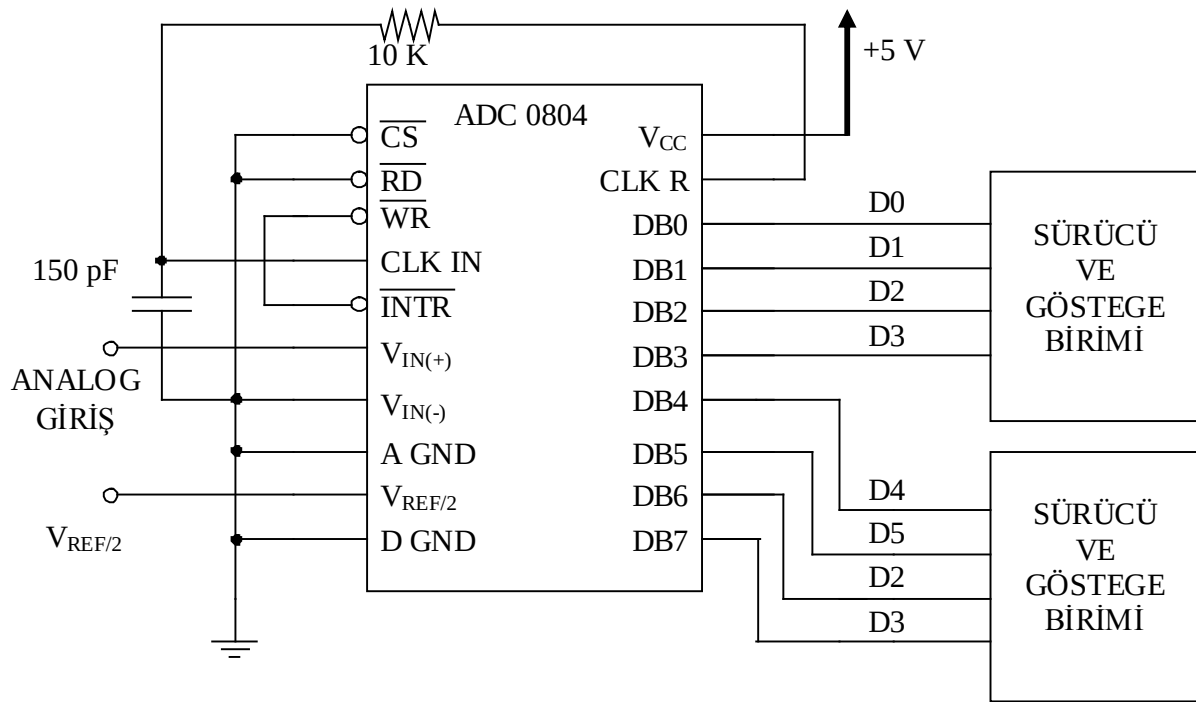
AÇIKLAMA:

Kullanacağımız ADC, 20 bacaklı kılıftadır ve içinde referans gerilimi sağlanmıştır. Çevirme işleminin doğru olarak gerçekleşebilmesi için, kararlı bir referans gerilimi gereklidir. Besleme gerilimi ucundan sağlanan gerilim kuramsal olarak 2,5V değerinde olmalıdır ancak gerçekte bu değerden, nicemleme boyutunun (Q) bir ya da iki katı kadar eksik bir gerilim elde edilir. Önceden de belirtildiği gibi devrede *sabit* bir referans gerilimi de kullanılabilir. Çoğu ADC uygulamasında değişken değil sabit referans gerilimi yeğlenir. Bu devreler, sistem kazançları ayarlanarak, en yüksek giriş gerilimi için tam ölçek çıkış gerilimi oluşacak biçimde kalibre edilirler.

Bu deneyde ayarlı bir başvuru (referans) gerilimi kullanılacak. D/A çeviricinin tam ölçek gerilimi 2.56V olduğu için A/D tam ölçek gerilimi de 2.56V yapılmalıdır. $V_{REF}/2$ girişinin kazancı $\times 2$ olduğundan gereken başvuru gerilimi $2.56/2-(Q)=1.27V$ olmalıdır ($Q=2.56/256$). Devre tek başına kullanılabilir yada bir mikroişlemci ile denetlenebilir. Mikroişlemci denetimi kullanmayacağımız için $\overline{CS}$ (chip select) ucuna "0" verin, $\overline{INTR}$ (interrupt) ve $\overline{WR}$ (write) uçlarını birleştirin. Ayrıca devrenin mikroişlemcisiz çalışma durumuna girmesi için (free run mode), besleme gerilimi uygulandıktan sonra $\overline{WR}$ ucuna bir anlık "0" uygulanması gerekir. Bu işlem A/D çeviricinin başlangıç koşullarına getirilmesi için gereklidir ve mikroişlemcili çalışmada bir önceki çevirme işlemi tamamlandığında $\overline{INTR}$ çıkışından gelen bilgidir. $\overline{INTR}$ çıkışı çevirme işlemi tamamlanınca "0" üretir. $\overline{CS}$ ve $\overline{WR}$ uçlarına "0" verilince sistem sıfırlanır.

İŞLEM SIRASI

1. Şekil -1'deki bağlantıda 150 pF'lık kondansatör, 10K'lık direnç ve D GND, A GND, +5V bağlantıları deney setinde yapılmış durumdadır. REF ADJUST ve SIGNAL ADJUST potansiyometrelerini saat ibrelerinin tersi yöne, sonuna dek döndürün. Devreye gerilim verip $\overline{WR}$ ucuna bir anlık "0" uygulayın. Küçük değerli $V_{REF}/2$ gerilimi nedeniyle göstergelerden DDN (Düşük Değerli Nibble) gösteren gösterge zayıf olarak kırışıabilir, diğer gösterge "0" göstermelidir.



Şekil - 1

2. Osilaskop yardımıyla ve REF/2 ADJUST potansiyometresini kullanarak, $V_{REF/2}$ gerilimini 1.27V değerine en yakın biçimde ayarlayın. Analog giriş geriliminin tam ölçek gerilimi ne kadardır? Hesaplayın.

.....

.....

.....

3. SIGNAL ADJUST potansiyometresini, bütün göstergeler FF gösterecek şekilde ayarlayın. Şu anda göstergeler neyi göstermektedir? Açıklayın.

.....

.....

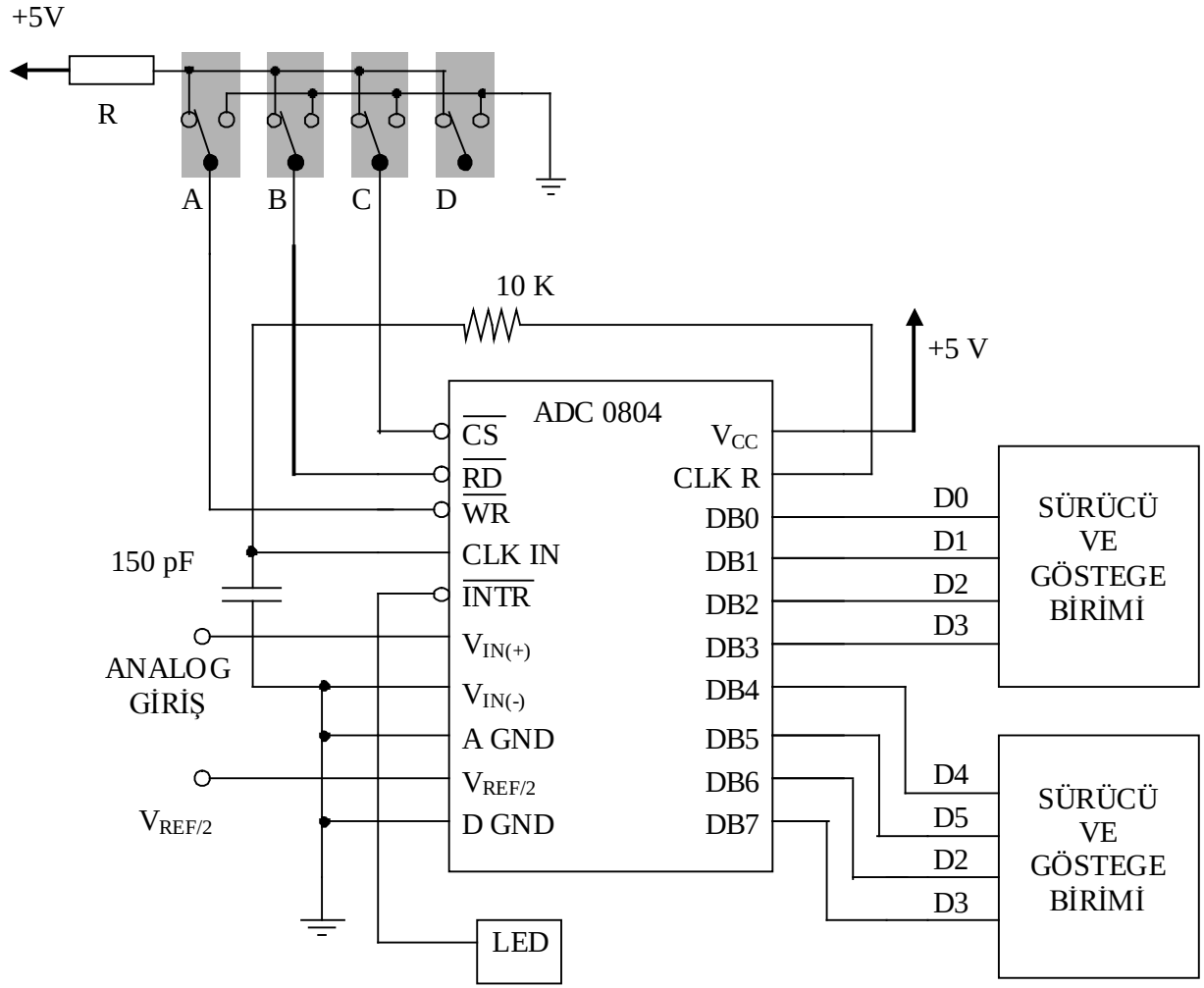
.....

4. Giriş işaretinin gerilim değeri nedir?

.....

.....

5. Bütün denetim girişlerini anahtarlara, kesme ($\overline{INTR}$) çıkışını da bir LEDe bağlayarak devreyi Şekil - 2'deki duruma getirin. $\overline{RD}$ ve $\overline{WR}$ girişlerine "1", $\overline{CS}$ girişine de "0" verip sisteme gerilim uygulayın.



Şekil -2

6. $\overline{WR}$ girişine bir anlık "0" verin. Bu işlem neden gereklidir?

.....

.....

7. Bu anda $\overline{INTR}$ çıkışına bağlı LED sönmektedir. Neden?

.....

.....

.....

$\overline{RD}$ girişine "0" verince $\overline{INTR}$ çıkışında ne görülüyor? Neden?

.....

.....

AÇIKLAMA

Çağdaş iletişim teknolojisi yalnızca haberleşmeyi (telefon, TV, telex vb.) değil, bilgi ve veri aktarımını da kapsamaktadır. Günümüzde bütün bu veriler ve bilgiler, hatta haberleşme araçlarındaki işaretler sayısal olarak gönderilmektedir. Bu durumda teknik olarak gönderilen verinin içeriği önemsizdir otomatik bir hava istasyonundan iletilen sıcaklık, maç sonuçları, radyo denetimli bir maket uçağın havadaki konumunu bildiren veri vb. olabilir. Sayısal veri iletiminin iki temel iletim biçimi vardır: Seri ve paralel. Bu deneyde, 8-bit ADC çıkışı, 8-bit DAC girişine bağlanarak paralel iletim yöntemi kullanılacaktır. Çeviriciye uygulanan örneksel gerilim değerini değiştirdikçe, bu değişim sayısal kodlar olarak diğer uçtaki osilaskopa dek ulaşacaktır.

Sayısal iletişim sisteminin en önemli üstünlüğü, pek çok bilginin çabucak ve çok az hatayla iletebilmesidir. Aslında çoğu sayısal iletişim sisteminde, özel kodlar (NRZ-no-return-to-zero, sıfır-a-dönmeyen) ve hata denetim kodları (parity, eşlik) kullanılarak hata oranı pratik olarak sıfıra indirilmiştir. Gerçek iletişim sistemlerinde kullanılan örnekleme hızlarının da bu deneyde kullanılan saat hızından çok fazla olması nedeniyle, örneklenen dalga yeniden üretildiğinde başlangıçtaki işaret kusursuz olarak oluşturulabilmektedir. Bu deneyde kullanılan ADC, saniyede 10,000 kez girişten örnek alıp, değerini 8-bit sayısal kod olarak çıkış vermektedir.

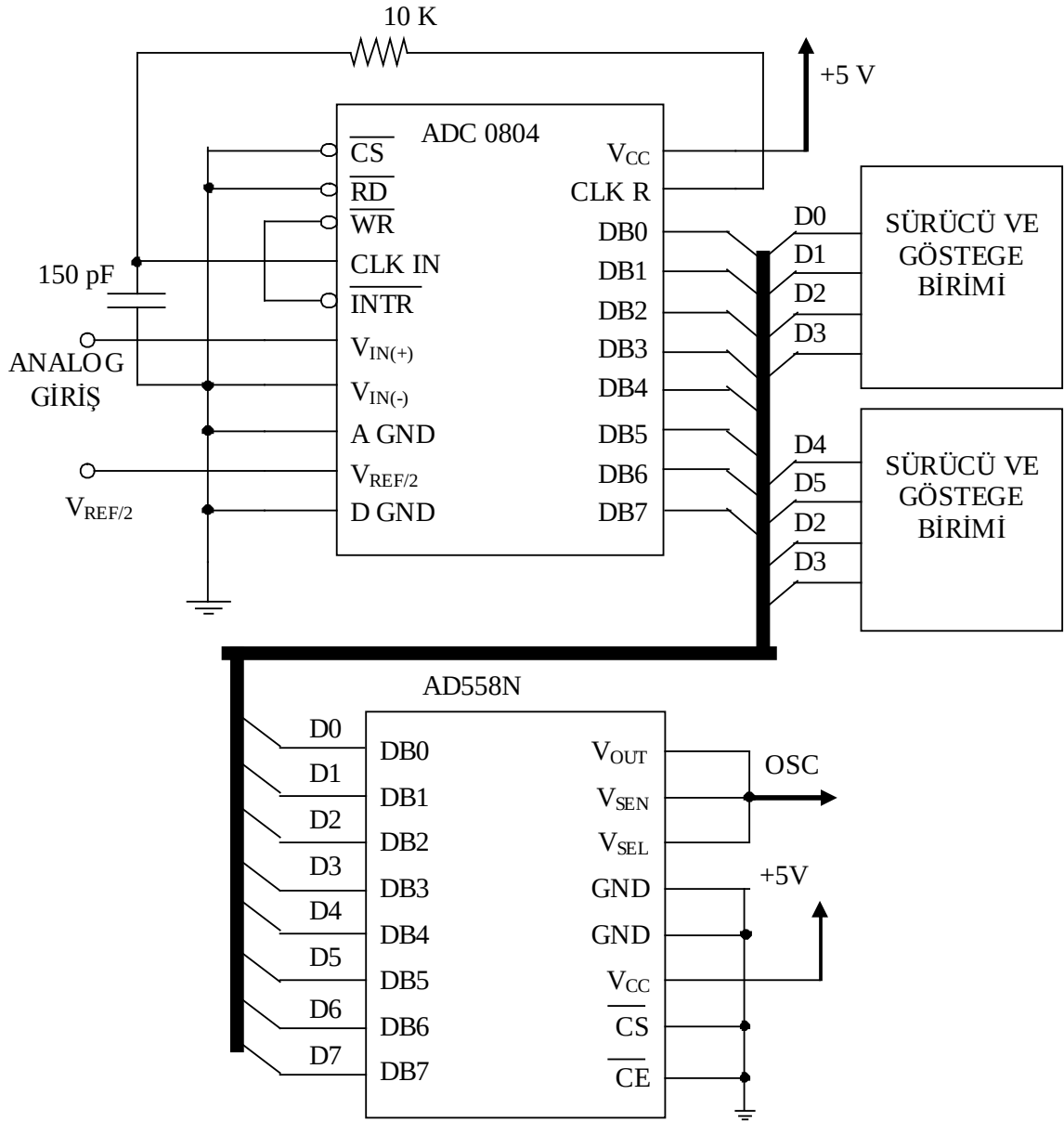
8. Devreyi Şekil-15.3'deki gibi kurun ve D/A çeviricide $\overline{CS}$ ve $\overline{CE}$ uçlarını, A/D çeviricide ise V_{IN-} , $\overline{CS}$ ve $\overline{RD}$ uçlarını toprağa bağlayın.
9. REF ADJUST potansiyometresi ile referans gerilimini osilaskop üzerinde 1.28 Volta ayarlayın.

Sistem, ölçmeyi yaptığınız aygıtlardan daha hassas olamaz. Çoğu ölçü aygıtları %1~5 doğrulukla ölçme yapabildiğine göre, $V_{REF}/2$ gerilimini belirlerken Q boyutunu göz önüne almanız gerekmez.

10. Osilaskopu 1~2 volt arasını ölçebilecek konuma alın. SIGNAL ADJUST potansiyometresinin konumunu değiştirerek ekrandaki gerilimi gözleyin. Potansiyometrenin konumunun değişmesiyle osilaskopta görülen gerilim arasında nasıl bir ilişki var?

.....

.....



Şekil - 3

11. SIGNAL ADJUST potansiyometresini saat ibrelerinin tersi yönde sonuna dek döndürüp, $\overline{WR}$ ucuna bir anlık "0" verin. Bu son adım neden gereklidir?

DENEY 8: RAM BELLEK

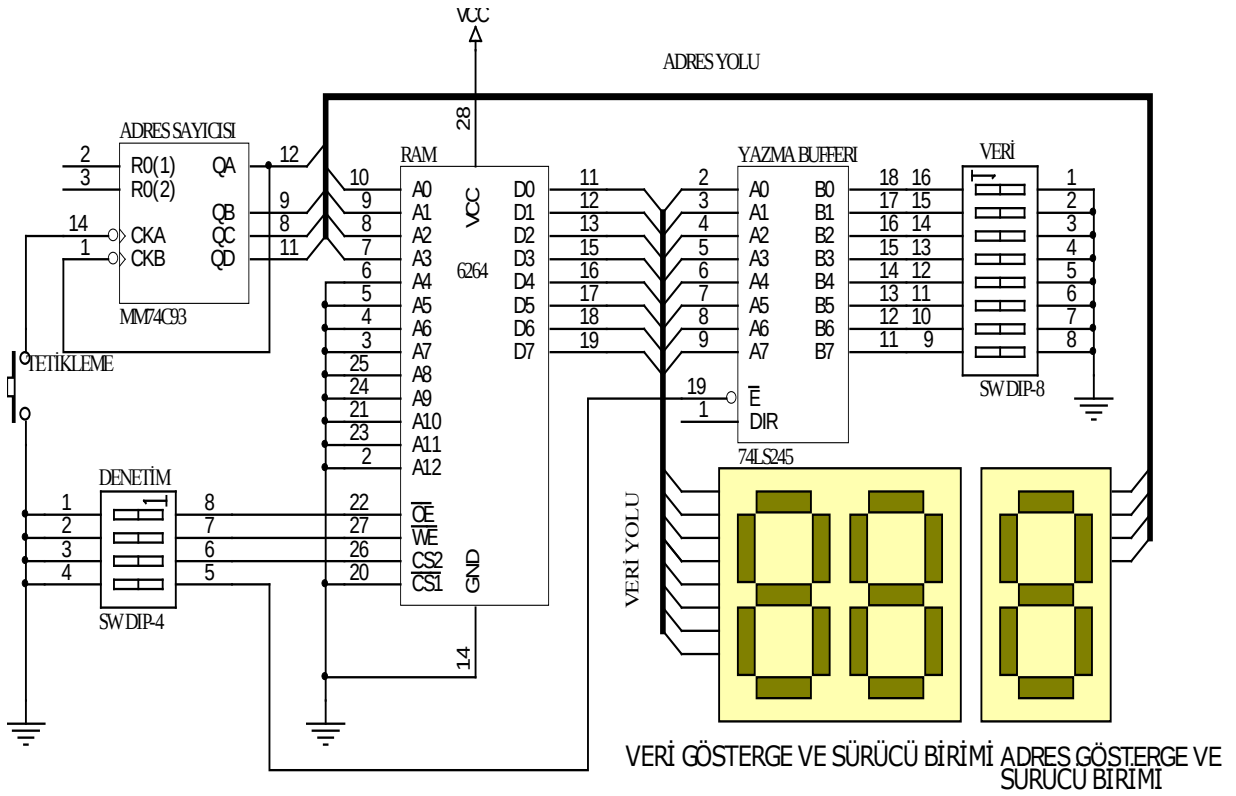
AÇIKLAMA:

Şekil-16.1'de gösterilen şemada E, F, G, H anahtarlarından oluşan dörtlü grup, RAM'e yazılacak veriyi oluşturmaktadır. DB0 – DB3 hatları, veriyi mikroişlemci ile bellek arasında ileri-geri taşıyan veri yolunu temsil etmektedir. AB0 – AB3 hatlarına bağlı A, B, C, D anahtarları da adres yoluna istenilen adresi yazmak için kullanılmışlardır. Bu kurulumla ardışık 0000 ile 1111 arası adreslere (onaltılık olarak 0 ile F arası) erişilebilir. Burada adres anahtar grubu, mikroişlemci içinde bellek adreslerini üreten *program sayacı*nı temsil etmektedir. Komutların doğru olarak sıralanmasıyla veri yolundaki sayısal bilgi, belirlenen adrese yazılabilir yada buradan okunabilir. Komutların değişik bir sıralamayla verilmesi, seçilen adresteki verinin göstergede okunmasına neden olur. Gösterge, mikroişlemci tarafından denetlenebilecek geçici saklama tutucularını temsil eder.

$R/\overline{W}$ hattının mantık durumu, veri yolundaki akışın yönünü belirler. Yazma işlemi sırasında $R/\overline{W}$ hattı DÜŞÜKTÜR ve üç-durumlu tamponlar izinlidir. Adres yoluna yazılı adres ile belirlenmiş bellek yerinde bulunan veri, veri yoluna koyulur. $\overline{CS}$ hattı, RAM'i seçer yada *izin*ler. RAM'e bilgi yazmak yada okumak için bu giriş DÜŞÜK olmalıdır. $\overline{CS}$ hattı, YÜKSEK iken RAM ile bir işlem yapılamaz. Deneyde kullanılan veri ve adresler basit ve kısa olduğu için ikilik yazım kullanılmıştır ama gerçek mikrobilgisayar sistemlerinde ikilik adres ve veri değerleri onaltılık olarak gösterilirler. Tablo-16.1'de onluk, onaltılık ve ikilik kodların karşılıkları verilmiştir.

İŞLEM SIRASI

1. RAM belleği breadboard'a yerleştirin. Üç-durumlu tampon, gösterge ve anahtarları Şekil-16.1'deki gibi bağlayarak devreyi kurun. Denetim yolu için gereken anahtarları diğer setten alın. Başlangıç durumu olarak, OE/, WE/, E/ anahtarlarını "1" konumuna, CS2'yi "0" konumuna alın. Bu durumda RAM bellek tamamen kullanıma kapalıdır. Anahtarların birer uçları şaseye bağlantılı gösterilmiştir fakat bu bağlantılar sette hazır halde yapılmıştır. Aslında anahtarların diğer uçlarında 1kohm'luk dirençlerle +5Volt'a bağlıdır fakat burada devrenin sade olması için gösterilmiştir. Vuru kaynağının bir ucu toprağa bağlı olarak gösterilmiştir, aslında bu bağlantı yapılmış durumdadır siz sadece canlı ucu kullanın. **Bağlantıya enerji vermeden mutlaka öğretim görevlisine gösterin.**



Şekil - 1 RAM bellekten veri okuma ve yazma işlemi.

2. Setlere gerilim uygulayın ve adres yolu sayıcısının butonuna basarak 0-F arası sayıp saymadığını kontrol edin.
3. Veri anahtarlarının hepsini sıfır yapın ve E/ anahtarını “0” yaparak veri yolu göstergesinde “00” görüntüsünü elde edin eğer bu görüntüyü elde edemiyorsanız devreyi baştan tekrar kontrol edin.
4. Veri anahtarlarının hepsini “1” yapın ve E/ anahtarını “0” yaparak veri yolu göstergesinde “00” görüntüsünü elde edin eğer bu görüntüyü elde edemiyorsanız devreyi baştan tekrar kontrol edin
5. CS2 anahtarını “1”, E/ anahtarını “0”, WE/ anahtarını “1” ve OE/ anahtarını “1” konumlarına alın. Veri anahtarlarını veri yolunda “AA” görünecek şekilde ayarlayın. Adres sayacını adres göstergesinde “0” görüntülenecek şekilde ayarlayın. Bu durumda iken WE/ anahtarını kısa süreli “0” yapıp tekrar “1” konumuna getirin. Bu yaptıklarınızla 0000 adresine “AA” verisini yazdınız. Yazma işlemini kısaca aşağıya özetleyin.

.....

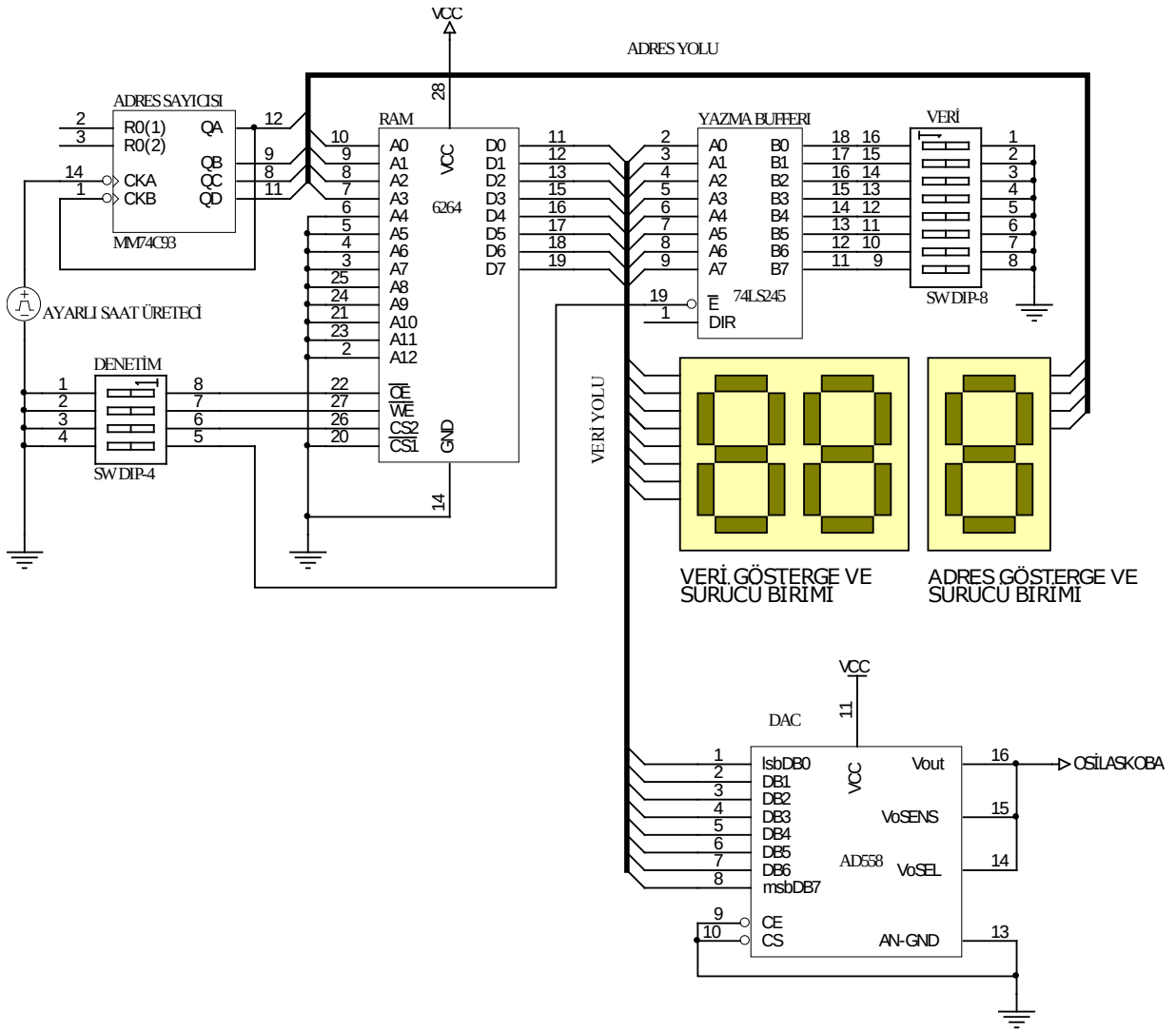
.....

YAZILACAK		OKUNAN DEĞERLER	
ADRES	VERİ	ADRES GÖSTERGESİ	VERİ GÖSTERGESİ
0	F		
1	E		
2	D		
3	C		
4	B		
5	A		
6	9		
7	8		
8	7		
9	6		
A	5		
B	4		
C	3		
D	2		
E	1		
F	0		

Tablo – 1

6. CS2 anahtarını “1”, E/ anahtarını “1”, WE/ anahtarını “1” ve OE/ anahtarını “0” konumlarına alın.? Bu durumda veri yolu anahtarlarının konumlarının devreye etkisi yoktur. Adres sayıcısı “0” durumunda iken veri göstergesinde “AA” verisi görünecektir. Veri yolu anahtarlarının hepsini sıfır konumuna alın ve göstergeye etkisinin olmadığını görün. Bu işlemlerle bir önceki adımda 0000 adresine yazdığımız veriyi okuduk. Okuma işlemini kısaca aşağıya özetleyin.
-
-

7. 0000 ile 1111 arası bellek satırlarına Tablo-16.1’de verilen verileri kaydedin, ve okuyun. Gerilimi kesin ve devre bağlantısını sökmeyin.



Şekil - 2 RAM bellek ve DAC kullanarak analog işaret üretilmesi.

AÇIKLAMA: İKİLİK SAYAÇ VE RAM BELLEK İLE ANALOG İŞARET ÜRETME

Bu deneyde, RAM bellekte saklanan sayısal kodlar ile dalga biçimi belirlenebilen bir ANALOG işaret üretilir. Bu sistemde 8-bitlik sayısal kod kullanılmıştır. Endüstride 6, 8, 9, 12, 14 yada 16-bitlik sistemler de kullanılmaktadır. İkili sayacı saatlenerek, 0000 ile 1111 (onaltılık olarak 0 ile F) arasındaki adreslere sırayla istenilen örneksel dalga biçimini temsil eden veri saklanır. Verinin yazılması tamamlandıktan sonra sayacı hızlı bir saat işareti ile çalıştırılarak adresler sırayla ve sürekli olarak taranır ve bu sırada veri yoluna yazılan sayısal kodlar DAC ile örneksel bir gerilime çevrilirler. 8-bit D/A'ya uygulanan 8-bitlik giriş, istenilen dalga biçimini üretebilir. Daha çok bitli kodlarla çok iyi doğruluklara erişilebilir.

DAC en yüksek çıkış gerilimi 2,56 V olacak biçimde bağlı olduğuna göre,

$$Q=2,56V/28.$$

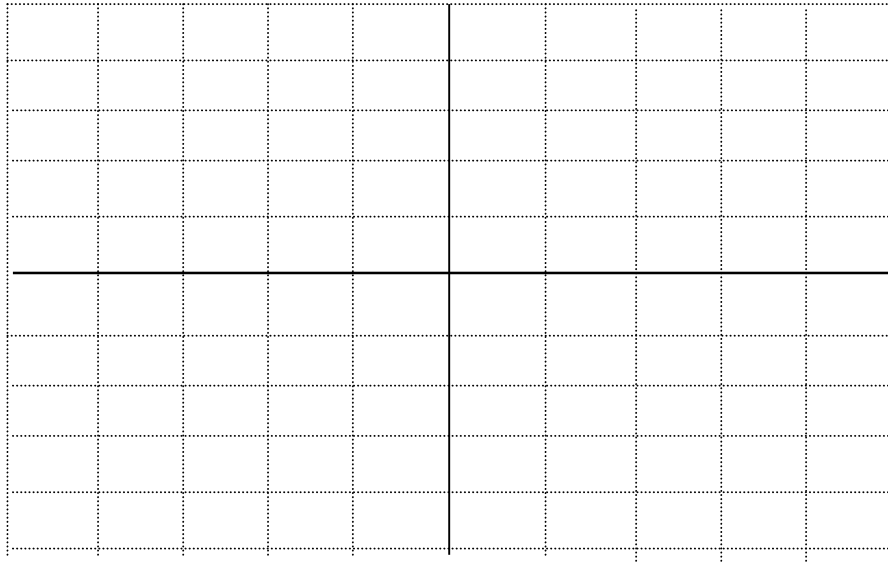
NOT: Devre gerilimi kesilirse, R1 ve R2 girişlerine +5V vererek sayaçları sıfırlamalısınız.

8. Şekil -2'deki değişiklikleri yapın. Veri girerken vuru devresi ile sayıcıyı tetikleyin. Sıralı okuma yaparken ayarlı saat üreticini kullanın. için kullanılacaktır. DAC, daha önceki deneyde de yapıldığı gibi, tam ölçek çıkış gerilimi 2,56 V olacak biçimde ve 8-bit girişli olarak bağlanmıştır.

.....

.....

.....



Şekil-3

9. Tablo-16.2'deki değerleri belirtilen adreslere yazın. Enerjiyi kesmeden sayıcıyı tetikleyen vuru üreticini devreden çıkarıp ayarlı saat üreticine bağlayın frekansını en yüksek durumuna ayarlayın
10. DAC çıkışına osilaskopa bağlayarak analog işareti gözleyin. Şekil-16.3'e çizin.

.....

.....

ADRES HEX	VERİ								HEX
	128	64	32	16	8	4	2	1	
0	0	0	0	0	0	0	0	0	00
1	0	0	0	1	0	0	0	0	10
2	0	0	1	0	0	0	0	0	20
3	0	0	1	1	0	0	0	0	30
4	0	1	0	0	0	0	0	0	40
5	0	1	0	1	0	0	0	0	50
6	0	1	1	0	0	0	0	0	60
7	0	1	1	1	0	0	0	0	70
8	1	0	0	0	0	0	0	0	80
9	1	0	0	1	0	0	0	0	90
A	1	0	1	0	0	0	0	0	A0
B	1	0	1	1	0	0	0	0	B0
C	1	1	0	0	0	0	0	0	C0
D	1	1	0	1	0	0	0	0	D0
E	1	1	1	0	0	0	0	0	E0
F	1	1	1	1	0	0	0	0	F0

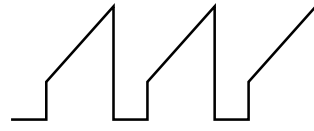
Tablo-2

DEĞERLENDİRME SORULARI

1. Aşağıdaki dalga biçimlerini 32 bellek satırını kullanarak elde edin. RAM belleğe yazmanız gereken veriyi Tablo-16.3'e kaydedin. Bu işlem beş bitlik ikili sayıcı elde etmeniz gerekiyor. Q4 çıkışına bağlanacak bir J-K flip-flop ile beşinci biti elde edebilirsiniz. AB4 hattını topraktan ayırıp beşinci bite bağlayın.



a



b

SIRA ONLU	ADRES HEX	VERİ-A HEX	VERİ-B HEX
0			
1			
2			
3			
4			
5			
6			
7			
8			
9			
10			
11			
12			
13			
14			
15			
16			
17			
18			
19			
20			
21			
22			
23			
24			
25			
26			
27			
28			
29			
30			
31			

Tablo – 3

DENEY 9: EPROM VE EEPROM

Amaç:

1. Üniversal programlayıcı ile EPROM ve EEPROM programlamayı öğrenmek.
2. EPROM ve EEPROM yazılacak programları düzenlemeyi öğrenmek.

İŞLEM SIRASI

1. EPROM belleği üniversal programlayıcının ZIF soketine Şekil-17.1'de gösterildiği gibi takın.
2. Başlat mönüsünden PROGRAMLAR “Programmer” dizini altındaki “Waccess” programını çalıştırın. Karşınıza AL-11 penceresi açılacaktır.
3. Bu pencerede yer alan mönüden “Device” tıklayın programlamak istediğiniz elemanın türünü seçin. Bu deneyde önce EPROM programlanacağı için bu seçeneği seçin.
4. Program size seçtiğiniz EPROM’un sırasıyla üretici firmasını (mfr.)ve eleman tipini (type) seçmenizi isteyecektir. Bu seçimleri yaparken sokete taktığınız EPROM’un üzerinde yazılı bilgileri kullanacaksınız.
5. Başlangıç ayarlamaları bittikten sonra RUN butonuna tıklayınız. Eğer bir önceki adımda yaptığınız seçimler doğru ise yeni bir pencere açılacaktır. Açılan bu pencere içerisinden sizin seçtiğiniz ayarlamalar ve bu eleman tipinin özellikleri ile programlayıcının “buffer” bilgilerinin yer aldığı iki küçük pencere daha açılacaktır. Bu pencerede yapılabilecek işlemler birer butonla gösterilmiştir, butonların görevlerini açıklayalım;

READ (OKUMA):

Programlayıcıya takılan elemanın içeriğini programlayıcı “buffer”ına alır. Bu seçenek seçildiğinde, yeni küçük bir pencere açılır. Pencere içerisinde sizin tıklayabileceğiniz RUN (yürüt) ve CLOSE (kapat) butonları yer alır. RUN butonuna tıkladığınızda programlayıcı elemanın 0000 adresinden başlayarak en büyük adrese kadar (07FF) içeriğini okuyarak “buffer”ına kaydeder. Okuma işlemi tamamlandığında message (mesaj) kutusunda OK yazısı yazılır adres kutusunda ise en büyük adres yazılıdır. Okuna bilgiler programlayıcı “buffer”ında yer alır. Bu bilgileri görüntülemek için CLOSE butonuna tıklatın ve bir önceki pencereye geri dönün. Bu pencerede “Edit” mönüsünden “edit programmer buffer” seçeneğini seçin. Karşınıza bir editor penceresi açılacaktır, bu pencerede okunan bilgileri hexadecimal ve ASCII formda göreceksiniz. İsteddiğiniz değişiklik varsa değiştirebilirsiniz.

BLANCK CHECK:

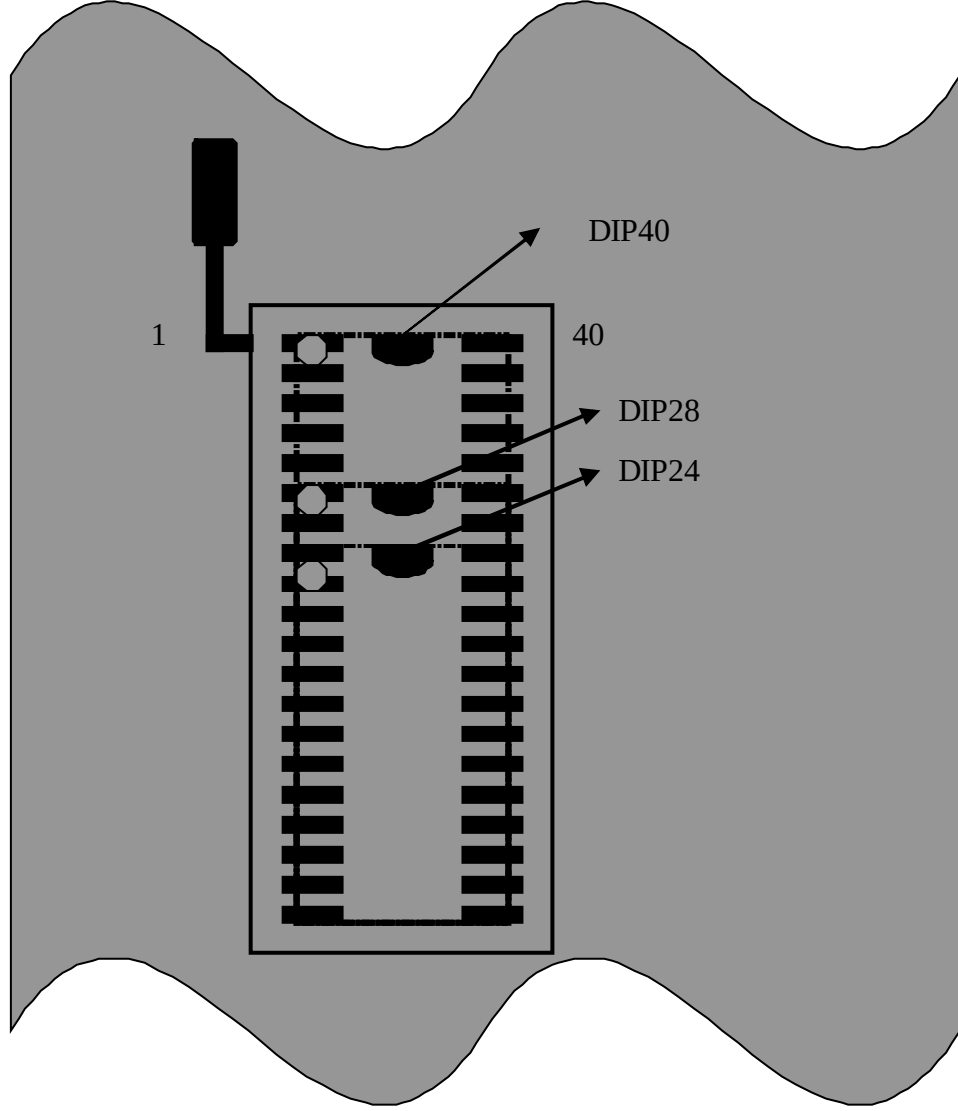
Boşluk testi olarak adlandırabileceğimiz bu butona tıklandığında yeni küçük bir pencere açılacaktır, bu pencerede "RUN" ve "CLOSE" butonları ile "counter" ve "message" bilgi kutuları yer alır. RUN (yürüt) butonu tıklandığında counter (adres sayacı) 0000'dan başlayarak saymaya başlar, EPROM'un içeriği okunur FF bilgisi ile karşılaştırılır, eşit ise bir sonraki adrese geçilir değilse error mesajı verir ve sayacın içeriğini mesaj bilgi kutusuna yazar. Bu adrese bakarak hatanın nerede olduğu belirlenir. Boş olmayan EPROM programlanamaz. Fakat bir kısmı boş olan EPROM ların boş kısımları programlanabilir.

VERIFY:

Programlamak istediğiniz dosyanın içeriği ile EPROM'un içeriğini karşılaştırır, kısaca "doğruluk denetimi" olarak adlandırabiliriz. Bu işlem programlama sonrası yapıldığında işlemin doğru gerçekleşip gerçekleşmediği belirlenir. Bu butona tıklandığında "verify Device" adında küçük pencere açılır. Bu pencerede RUN butonu tıklanırsa o andaki programlayıcı buffer'ında bulunan program ile EPROM'un içeriği bit bit karşılaştırılır. Eğer eşik ise message bilgi kutusunda "OK" yazısı belirlir. Aksi hallerde "error" yazısı belirir. Bu durumda EPROM silinip yeniden programlanmalıdır.

PROGRAM:

Programlayıcı buffer'ında yer alan programı EPROM'a aktarır. İşlem öncesi mutlaka boşluk denetimi yapılmalıdır. Program butonuna tıklandığında "Program Device" adında yeni bir pencere açılır, bu pencerede iki adet seçim kutusu yer alır. Bu seçim kutusundan birincisi "Program" ikincisi "Verify" işlemleri içindir. Programlama için birinci seçim kutusunu işaretleyin, programlama sonunda doğruluk denetimi istiyorsanız ikinci seçim kutusuna işaretlenmelidir. Bu işlemlerin sonunda RUN butonuna tıkladığınızda programlama işlemi başlar programlama bittikten sonra doğruluk denetimi yapılır. Hata oluştuğunda programlama işi durdurulur ve doğruluk denetimi yapılmaz. Hata yok ise message alanında "Program OK.." ve Verify OK.." yazıları belirir bu uyarıların anlamı programlama ve doğruluk denetimi başarı ile tamamlanmış demektir.



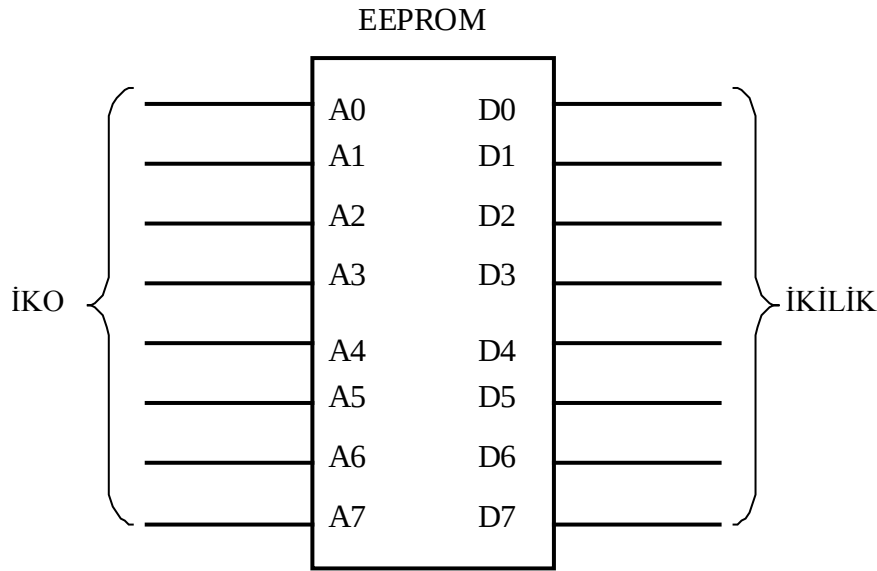
Şekil - 1

AUTO:

Boşluk denetimi, programlama ve doğruluk denetimi işlemlerini sırasıyla gerçekler birinde hata oluşur ise işlem kesilir bir sonraki işlem yapılmaz. Bu buton tıklandığında "AUTO B/P/V" adında yeni bir pencere açılacaktır. Bu pencere içerisinde üç adet

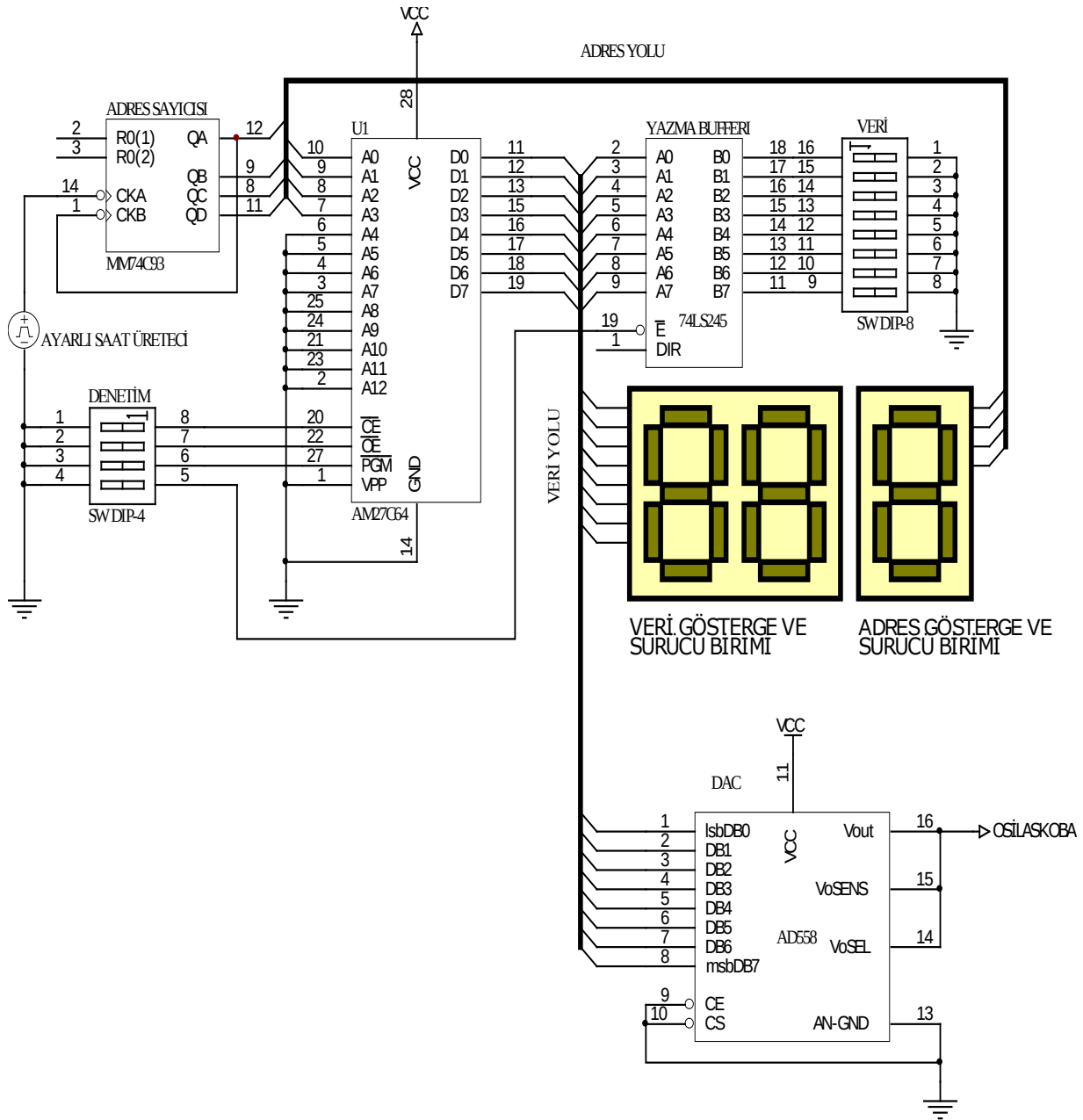
seenek kutusu yer alır. Bu seenekler boşluk denetimi, programlama ve doğruluk denetimidir. Yaptırmak istediėiniz işlemleri seip RUN butonuna tıklayın. İşlemlerin gidişatını mesaj penceresinden izleyebilirsiniz. İşlem tamamlandıktan sonra “Close” butonuna tıklayıp çıkın. Programlama ve doğruluk denetimi tamamlanmıştır. Boşluk denetiminde hata mesajı aldıysanız EPROM’u silip tekrar deneyin aynı mesajı alırsanız yenisi ile deėiştirin. Bu seenek hızlı programlama yapmak için kullanılır.

6. EPROM’a yazmak istediėiniz programı herhangi bir editör programında yazdıktan sonra Intel Hex formatında veya motorola S formatında veya binary file olarak saklayın.



Şekil - 2 Kod dönüştürücünün blok şeması

7. Waces çalıştırdıktan sonra elemanın türünü ve üretici firmayı setikten sonra açılan pencerenin “File” mөнüsünden “Load file to programmer buffer’a” seeneėini kullanarak yazdıėınız dosyayı programlayıcı buffer’ına yükleyin. Yazacaėınız program herhangi bir işlemci dilinde deėilse EPROM’u read işlemi ile okutup “Edit” mөнüsünden istediėiniz deėişikliėi ASCII veya HEX olarak yazabilirsiniz. Bu dönem sizin yazacaėınız program basit olduėu için siz bu yöntemi izleyeceksiniz.
8. Boş EPROM’u laboratuvar sorumlusundan alın, size ayrılan saatte programlayıcıyı kullanarak EPROM’a grup numaranız, grup elemanlarının adları ve soyadlarını yazan programı yazın.



Şekil - 4 EPROM bellek ve DAC kullanarak analog işaret üretilmesi.

13. Yazma işlemi bittikten sonra program butonuna tıklayarak, programlama işlemini başlatın. Hata mesajı verirse öğretim görevlisine danışın. Hata penceresinde OK mesajı verdiğinde programlama başarı ile tamamlanmıştır.
14. Emin olmak için okuma yaparak kontrol edebilirsiniz. EPROMları penceresine etiket yapıştırdıktan sonra sınıf temsilcinize teslim edin.
15. Sınıf temsilcisinden 28C64 EEPROM'u isteyin. Programlayıcıya EPROM'da olduğu gibi yerleştirin. Başlangıç ayarlarını yapın.
16. Programı çalıştırdığınızda seçeneklerden EPROMdan farklı olarak silme (ERASE) koruma ve (PROTECT) seçenekleri ortaya çıkacaktır. Silme seçeneğini kullanarak silin.

17. Editör penceresini açıp İKO'dan İKİLİ'ye kod dönüştürme programını yazın. İstenen program aşağıda blok şemada gösterilen devrenin işlevini yapacaktır.
18. Şekil-17.3'teki devreyi kurarak çalıştırın. Girişe olası İKO sayılar uygulayarak (00.....99 arası sayılar) çıkışı gözlemleyin.

DEĞERLENDİRME SORULARI

1. Adım 17'deki kod dönüştürücünün tersini yapan programı EPROM'a kaydedin. Devresini kurup çalıştırın. Öğretim elemanından onay alın.
2. EEPROM ve DAC kullanarak sinüs ve üçgen dalga üretici tasarlayın. Devrede ana eleman EEPROM ve DAC'tır, bunun haricinde başka elemanlar kullanabilirsiniz. Tasarladığınız devreyi bilgisayarda çizin. Çıktıyı bu sayfaya iletin. Devreyi çalıştırıp Öğretim elemanından onay alın.

TÜMDEVRE VERİ YAPRAKLARI

GİRİŞ

Bu bölümde derste ve deneyde kullanılan tümdevre veri yapraklarının özeti verilmiştir. Ayrıntılı bilgi WWW.philipslogic.com ve www.ti.com adreslerinden alınabilir.

7400 DÖRTLÜ İKİ GİRİŞLİ VED GEÇİDİ

Quad 2-input NAND gate

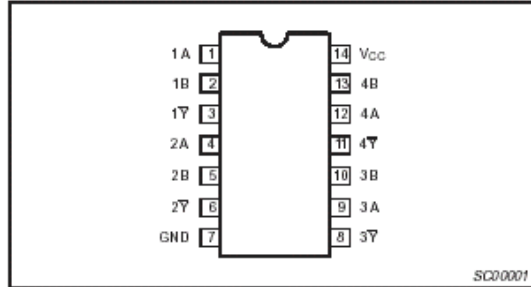
74ALS00A

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74ALS00A	4.0ns	1.0mA

ORDERING INFORMATION

DESCRIPTION	ORDER CODE	DRAWING NUMBER
	COMMERCIAL RANGE $V_{CC} = 5V \pm 10\%$, $T_{amb} = 0^{\circ}C$ to $+70^{\circ}C$	
14-pin plastic DIP	74ALS00AN	SOT27-1
14-pin plastic SO	74ALS00AD	SOT108-1
14-pin plastic SSOP Type II	74ALS00ADB	SOT337-1

PIN CONFIGURATION

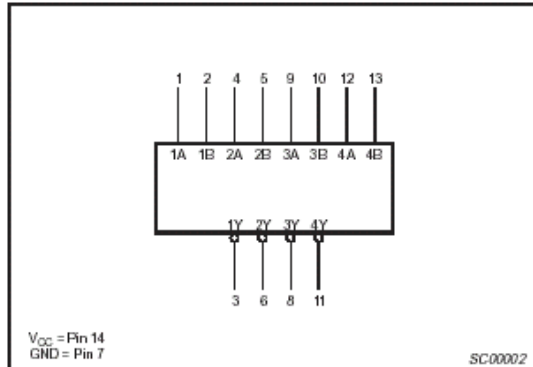


INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

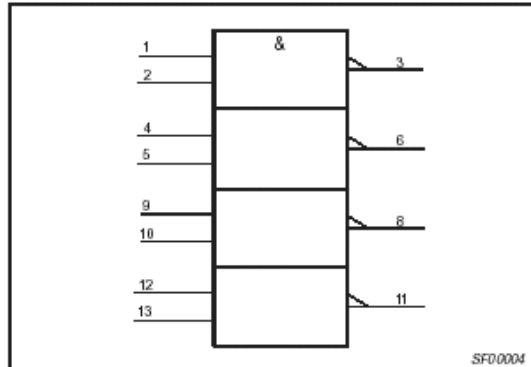
PINS	DESCRIPTION	74ALS (U.L.) HIGH/LOW	LOAD VALUE HIGH/LOW
nA, nB	Data inputs	1.0/1.0	20 μ A/0.1mA
nY	Data output	20/80	0.4mA/8mA

NOTE: One (1.0) ALS unit load is defined as: 20 μ A in the High state and 0.1mA in the Low state.

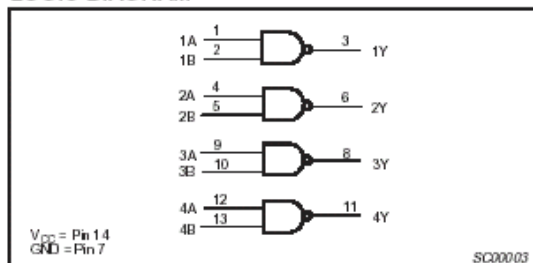
LOGIC SYMBOL



IEC/IEEE SYMBOL



LOGIC DIAGRAM



FUNCTION TABLE

INPUTS		OUTPUT
nA	nB	nY
H	H	L
L	X	H
X	L	H

H = High voltage level

L = Low voltage level

X = Don't care

4011 DÖRTLÜ İKİ GİRİŞLİ CMOS VED GEÇİDİ

Quadruple 2-input NAND gate

HEF4011B gates

DESCRIPTION

The HEF4011B provides the positive quadruple 2-input NAND function. The outputs are fully buffered for highest noise immunity and pattern insensitivity of output impedance.

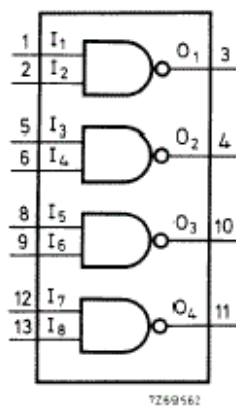


Fig.1 Functional diagram.

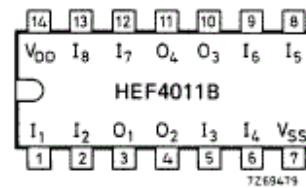


Fig.2 Pinning diagram.

- HEF4011BP(N): 14-lead DIL; plastic (SOT27-1)
 HEF4011BD(F): 14-lead DIL; ceramic (cerdip) (SOT73)
 HEF4011BT(D): 14-lead SO; plastic (SOT108-1)

(): Package Designator North America

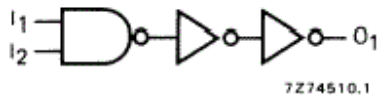


Fig.3 Logic diagram (one gate).

74LS02 DÖRTLÜ İKİ GİRİŞLİ VEYAD GEÇİDİ

Quad 2-input NOR gate

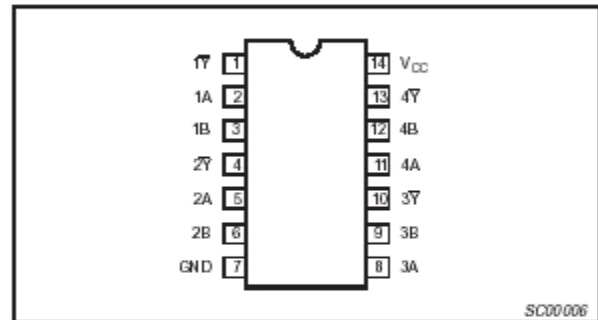
74ALS02

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74ALS02	4.0ns	1.0mA

ORDERING INFORMATION

DESCRIPTION	ORDER CODE	DRAWING NUMBER
	COMMERCIAL RANGE $V_{CC} = 5V \pm 10\%$, $T_{amb} = 0^{\circ}C \text{ to } +70^{\circ}C$	
14-pin plastic DIP	74ALS02N	SOT27-1
14-pin plastic SO	74ALS02D	SOT108-1

PIN CONFIGURATION

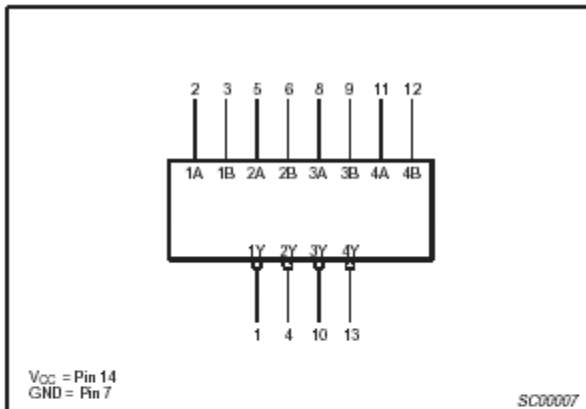


INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

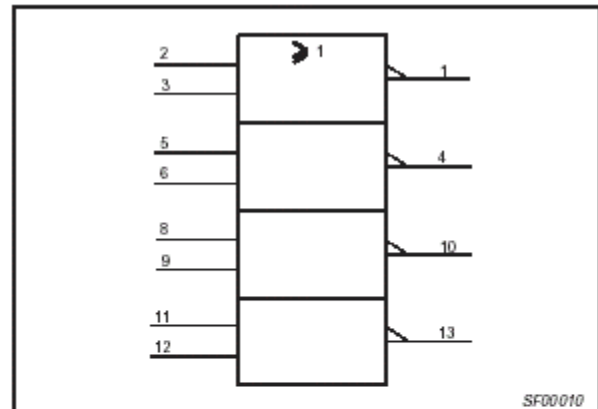
PINS	DESCRIPTION	74ALS (U.L.) HIGH/LOW	LOAD VALUE HIGH/LOW
nA, nB	Data inputs	1.0/1.0	20 μ A/0.1mA
nY	Data output	20/80	0.4mA/8mA

NOTE: One (1.0) ALS unit load is defined as: 20 μ A in the High state and 0.1mA in the Low state.

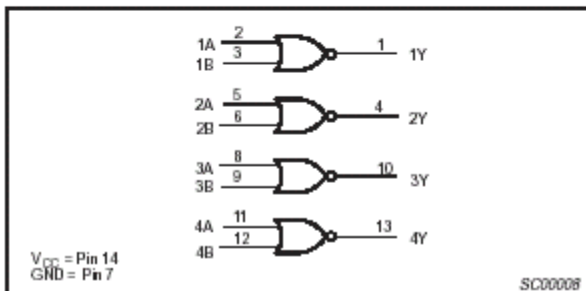
LOGIC SYMBOL



IEC/IEEE SYMBOL



LOGIC DIAGRAM



FUNCTION TABLE

INPUTS		OUTPUT
nA	nB	nY
H	H	L
L	X	H
X	L	H

H = High voltage level
L = Low voltage level
X = Don't care

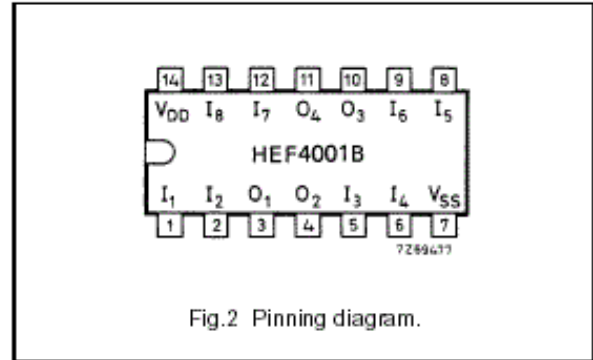
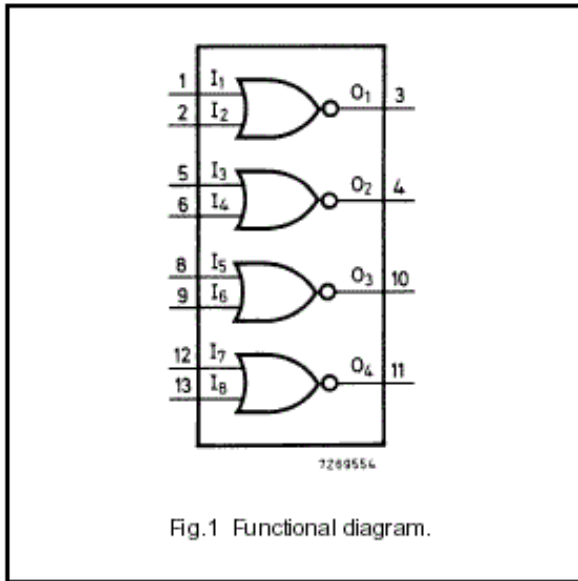
4001 DÖRTLÜ İKİ GİRİŞLİ CMOS VEYAD GEÇİDİ

Quadruple 2-input NOR gate

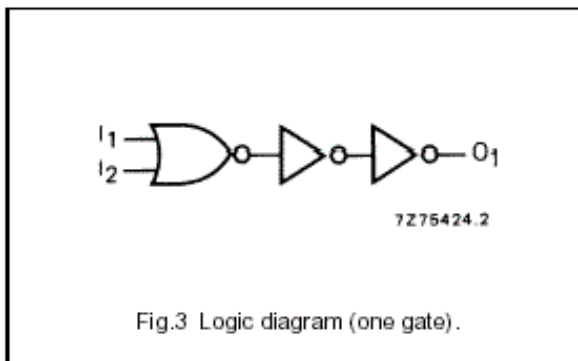
HEF4001B gates

DESCRIPTION

The HEF4001B provides the positive quadruple 2-input NOR function. The outputs are fully buffered for highest noise immunity and pattern insensitivity of output impedance.



- HEF4001BP(N): 14-lead DIL; plastic (SOT27-1)
 HEF4001BD(F): 14-lead DIL; ceramic (cerdip) (SOT73)
 HEF4001BT(D): 14-lead SO; plastic (SOT108-1)
 (): Package Designator North America



74LS04 ALTILI DEĞİL GEÇİDİ

Hex inverter

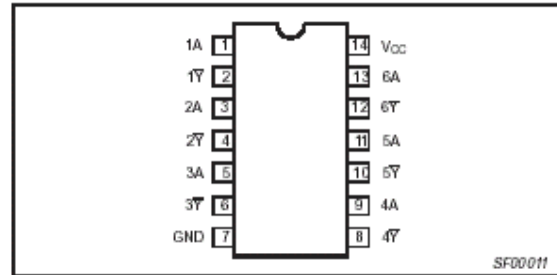
74ALS04B

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74ALS04B	3.5ns	2.0mA

ORDERING INFORMATION

DESCRIPTION	ORDER CODE	DRAWING NUMBER
	COMMERCIAL RANGE $V_{CC} = 5V \pm 10\%$, $T_{amb} = 0^\circ C$ to $+70^\circ C$	
14-pin plastic DIP	74ALS04BN	SOT27-1
14-pin plastic SO	74ALS04BD	SOT108-1
14-pin plastic SSOP Type II	74ALS04BDB	SOT337-1

PIN CONFIGURATION



74LS08 DÖRTLÜ İKİ GİRİŞLİ VE GEÇİDİ

Quad 2-input AND gate

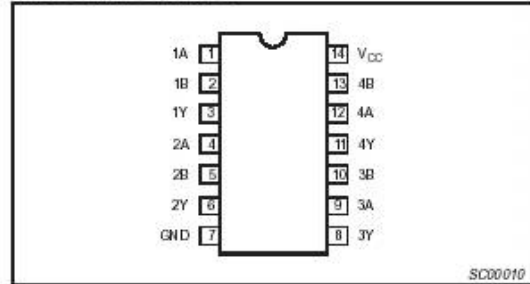
74ALS08

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74ALS08	5.0ns	1.8mA

ORDERING INFORMATION

DESCRIPTION	ORDER CODE	DRAWING NUMBER
	COMMERCIAL RANGE $V_{CC} = 5V \pm 10\%$ $T_{amb} = 0^{\circ}C \text{ to } +70^{\circ}C$	
14-pin plastic DIP	74ALS08N	SOT27-1
14-pin plastic SO	74ALS08D	SOT108-1
14-pin plastic SSOP Type II	74ALS08DB	SOT337-1

PIN CONFIGURATION

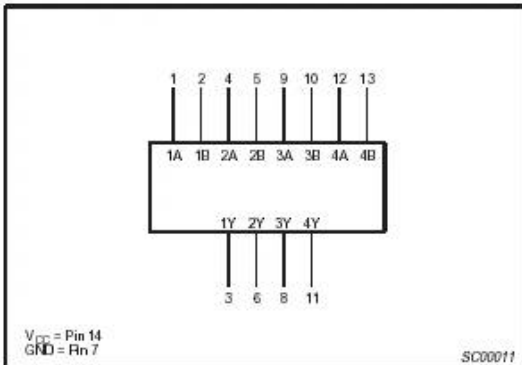


INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

PINS	DESCRIPTION	74ALS (U.L.) HIGH/LOW	LOAD VALUE HIGH/LOW
nA, nB	Data inputs	1.0/1.0	20 μ A/0.1mA
nY	Data outputs	20/80	0.4mA/8mA

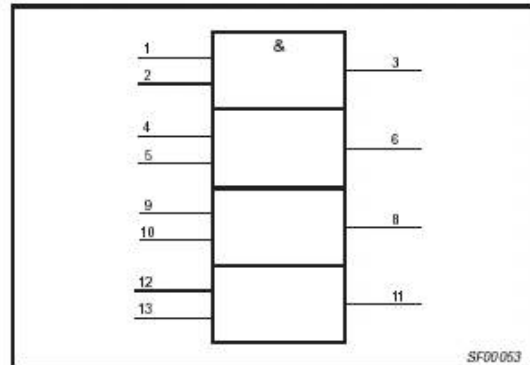
NOTE: One (1.0) ALS unit load is defined as: 20 μ A in the High state and 0.1mA in the Low state.

LOGIC SYMBOL

 $V_{CC} = \text{Pin 14}$
 $GND = \text{Pin 7}$

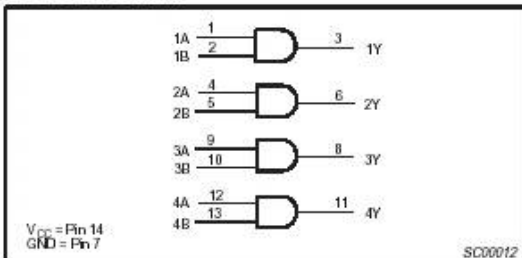
SC00011

IEC/IEEE SYMBOL



SF00053

LOGIC DIAGRAM

 $V_{CC} = \text{Pin 14}$
 $GND = \text{Pin 7}$

SC00012

FUNCTION TABLE

INPUTS		OUTPUT
nA	nB	nY
H	H	L
L	X	H
X	L	H

H = High voltage level
L = Low voltage level
X = Don't care

74LS20 İKİLİ DÖRT GİRİŞLİ VE D GEÇİDİ

Dual 4-input NAND gate

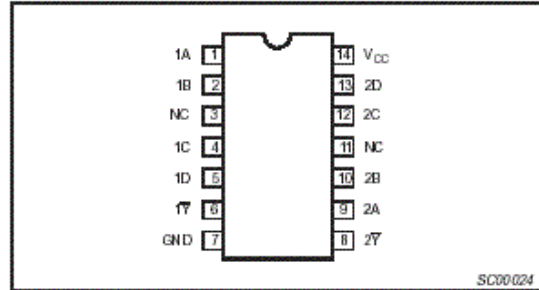
74ALS20A

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74ALS20A	4.5ns	0.65mA

ORDERING INFORMATION

DESCRIPTION	ORDER CODE	DRAWING NUMBER
	COMMERCIAL RANGE $V_{CC} = 5V \pm 10\%$, $T_{amb} = 0^{\circ}C$ to $+70^{\circ}C$	
14-pin plastic DIP	74ALS20AN	SOT27-1
14-pin plastic SO	74ALS20AD	SOT108-1

PIN CONFIGURATION

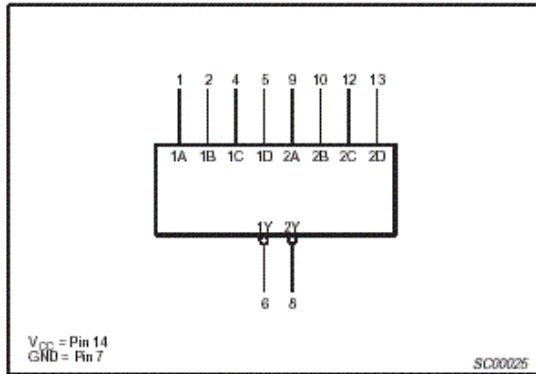


INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

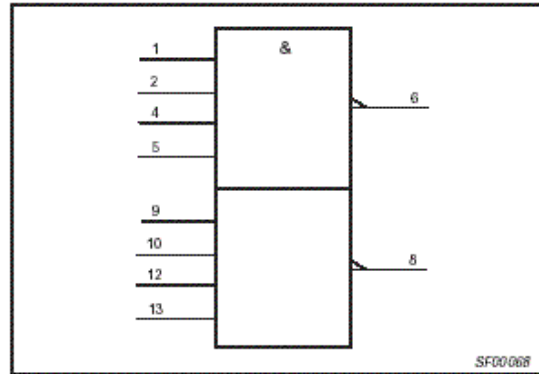
PINS	DESCRIPTION	74ALS (U.L.) HIGH/LOW	LOAD VALUE HIGH/LOW
nA, nB, nC, nD	Data inputs	1.0/1.0	20 μ A/0.1mA
nY	Data outputs	20/80	0.4mA/8mA

NOTE: One (1.0) ALS unit load is defined as: 20 μ A in the High state and 0.1mA in the Low state.

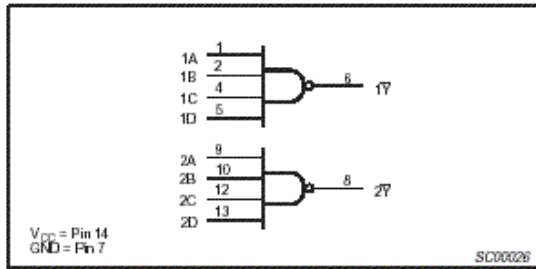
LOGIC SYMBOL



IEC/IEEE SYMBOL



LOGIC DIAGRAM



FUNCTION TABLE

INPUTS				OUTPUT
nA	nB	nC	nD	nY
H	H	H	H	L
L	X	X	X	H
X	L	X	X	H
X	X	L	X	H
X	X	X	L	H

H = High voltage level
L = Low voltage level
X = Don't care

74LS32 DÖRTLÜ İKİ GİRİŞLİ VEYA GEÇİDİ

Quad 2-input OR gate

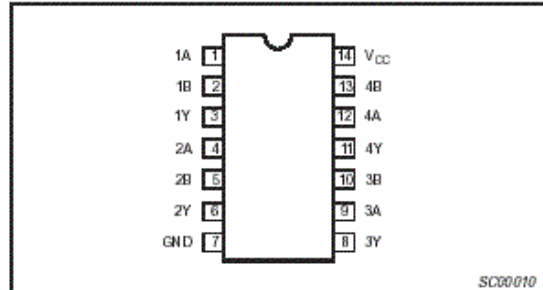
74ALS32

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74ALS32	5.0ns	2.3mA

ORDERING INFORMATION

DESCRIPTION	ORDER CODE	DRAWING NUMBER
	COMMERCIAL RANGE $V_{CC} = 5V \pm 10\%$, $T_{amb} = 0^{\circ}C$ to $+70^{\circ}C$	
14-pin plastic DIP	74ALS32N	SOT27-1
14-pin plastic SO	74ALS32D	SOT108-1
14-pin plastic SSOP Type II	74ALS32DB	SOT337-1

PIN CONFIGURATION

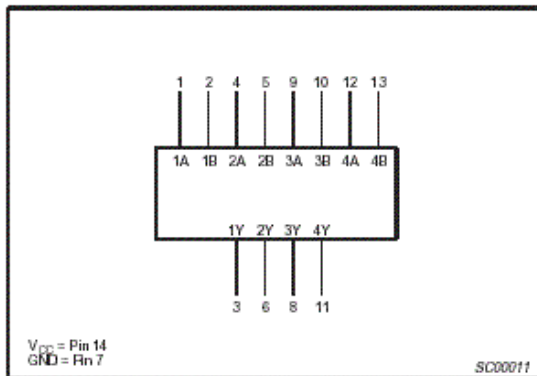


INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

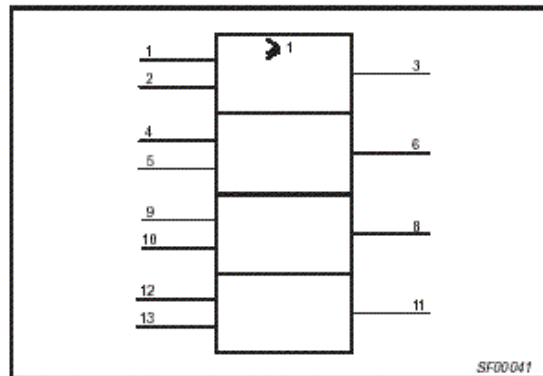
PINS	DESCRIPTION	74ALS (U.L.) HIGH/LOW	LOAD VALUE HIGH/LOW
nA, nB	Data Inputs	1.0/1.0	20 μ A/0.1mA
nY	Data output	20/80	0.4mA/8mA

NOTE: One (1.0) ALS unit load is defined as: 20 μ A in the High state and 0.1mA in the Low state.

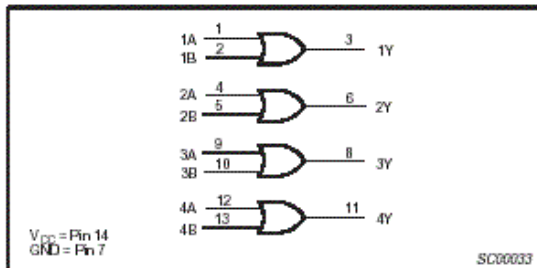
LOGIC SYMBOL



IEC/IEEE SYMBOL



LOGIC DIAGRAM



FUNCTION TABLE

INPUTS		OUTPUT
nA	nB	nY
H	X	H
X	H	H
L	L	L

H = High voltage level
L = Low voltage level
X = Don't care

74LS86 DÖRTLÜ EXOR GEÇİDİ

Quad 2-input exclusive-OR gate

74ALS86

DESCRIPTION

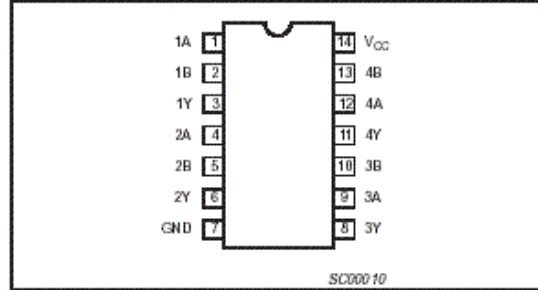
The 74ALS86 contain four independent 2-Input Exclusive-OR gates. A common application is a true/complement element. If one input is held Low, the signal on the other input will be reproduced in true form at the output. If one input is held High, the signal on the other input will be reproduced inverted at the output.

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74ALS86	6.0ns	3.9mA

ORDERING INFORMATION

DESCRIPTION	ORDER CODE	DRAWING NUMBER
	COMMERCIAL RANGE $V_{CC} = 5V \pm 10\%$, $T_{amb} = 0^{\circ}C$ to $+70^{\circ}C$	
14-pin plastic DIP	74ALS86N	SOT27-1
14-pin plastic SO	74ALS86D	SOT108-1

PIN CONFIGURATION

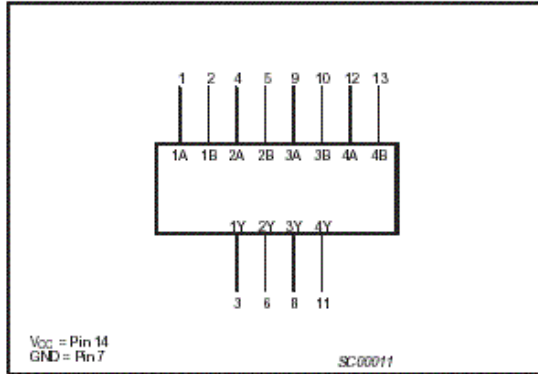


INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

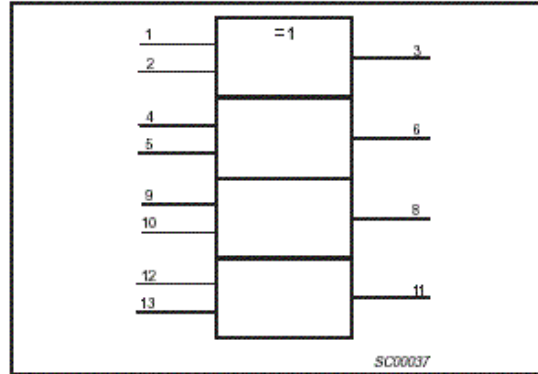
PINS	DESCRIPTION	74ALS (U.L.) HIGH/LOW	LOAD VALUE HIGH/LOW
nA, nB	Data inputs	1.0/1.0	20 μ A/0.1mA
nY	Data outputs	20/80	0.4mA/8mA

NOTE: One (1.0) ALS unit load is defined as: 20 μ A in the High state and 0.1mA in the Low state.

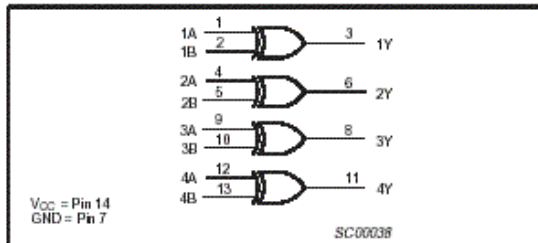
LOGIC SYMBOL



IEC/IEEE SYMBOL



LOGIC DIAGRAM



FUNCTION TABLE

INPUTS		OUTPUT
nA	nB	nY
L	L	L
L	H	H
H	L	H
H	H	L

H = High voltage level
L = Low voltage level

74HC266 DÖRTLÜ İKİ GİRİŞLİ EXNOR GEÇİDİ

Quad 2-input EXCLUSIVE-NOR gate

74HC7266

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1, 5, 8, 12	1A to 4A	data inputs
2, 6, 9, 13	1B to 4B	data inputs
3, 4, 10, 11	1Y to 4Y	data outputs
7	GND	ground (0 V)
14	V _{cc}	positive supply voltage

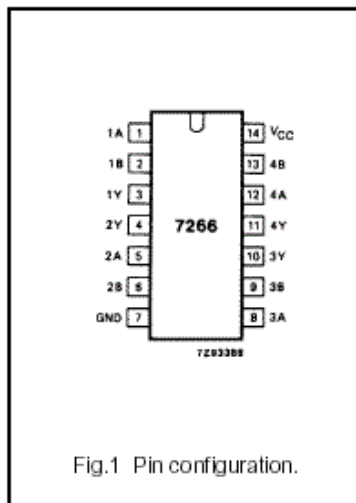


Fig.1 Pin configuration.

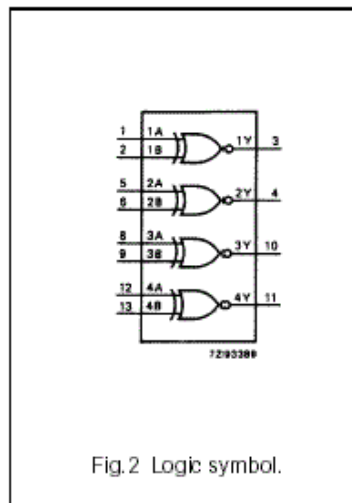


Fig.2 Logic symbol.

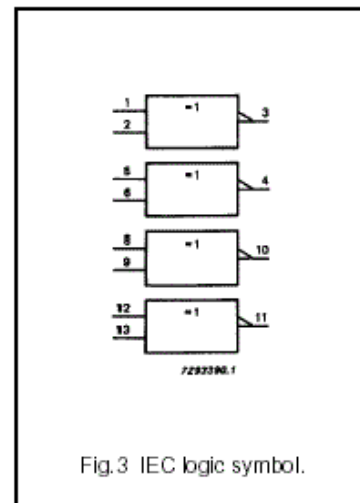


Fig.3 IEC logic symbol.

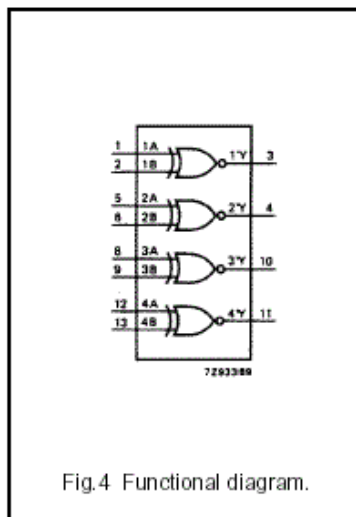


Fig.4 Functional diagram.

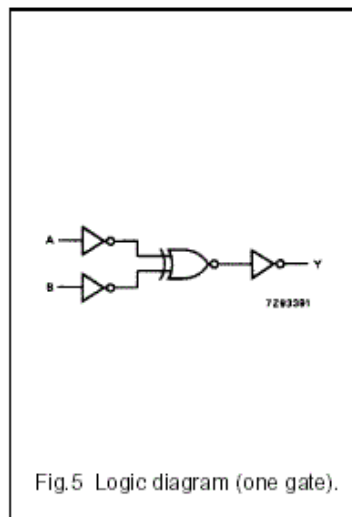


Fig.5 Logic diagram (one gate).

FUNCTION TABLE

INPUTS		OUTPUT
nA	nB	nY
L	L	H
L	H	L
H	L	L
H	H	H

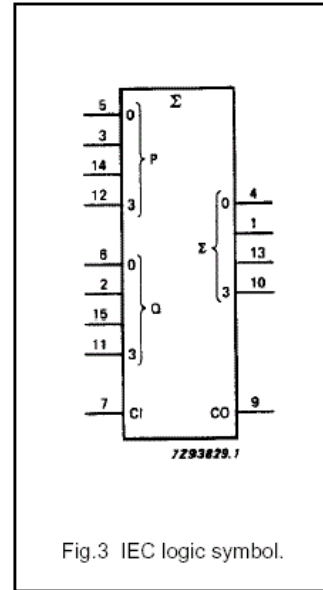
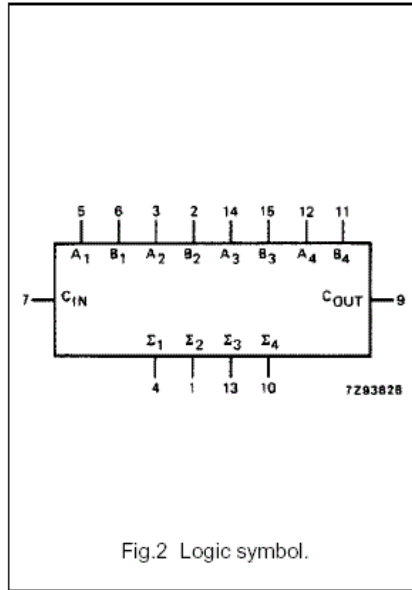
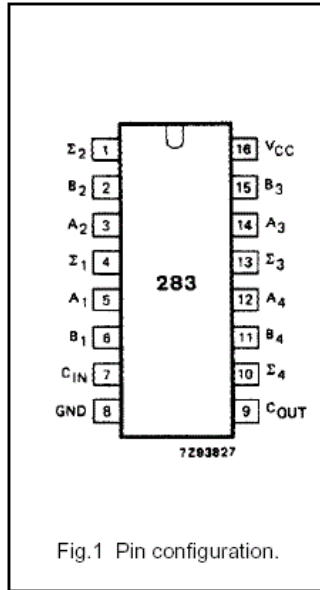
Notes

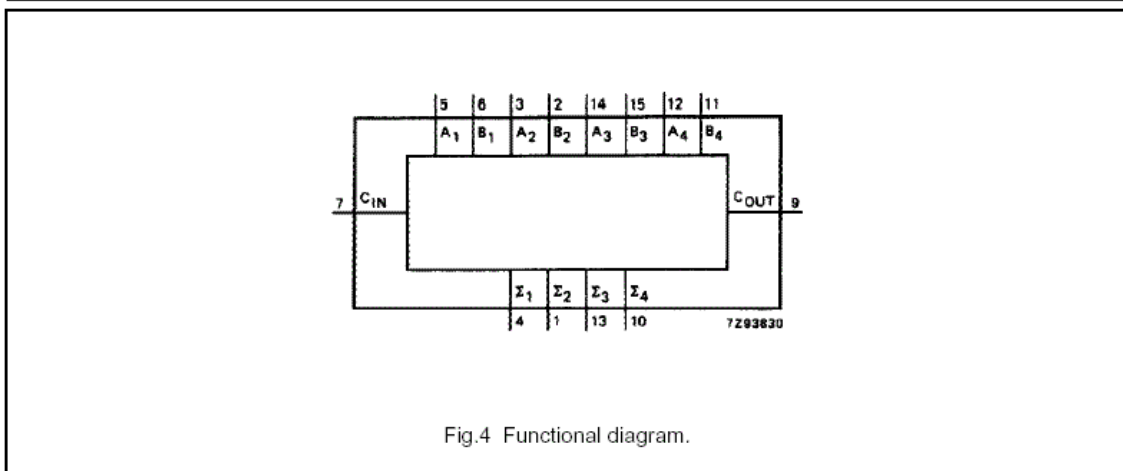
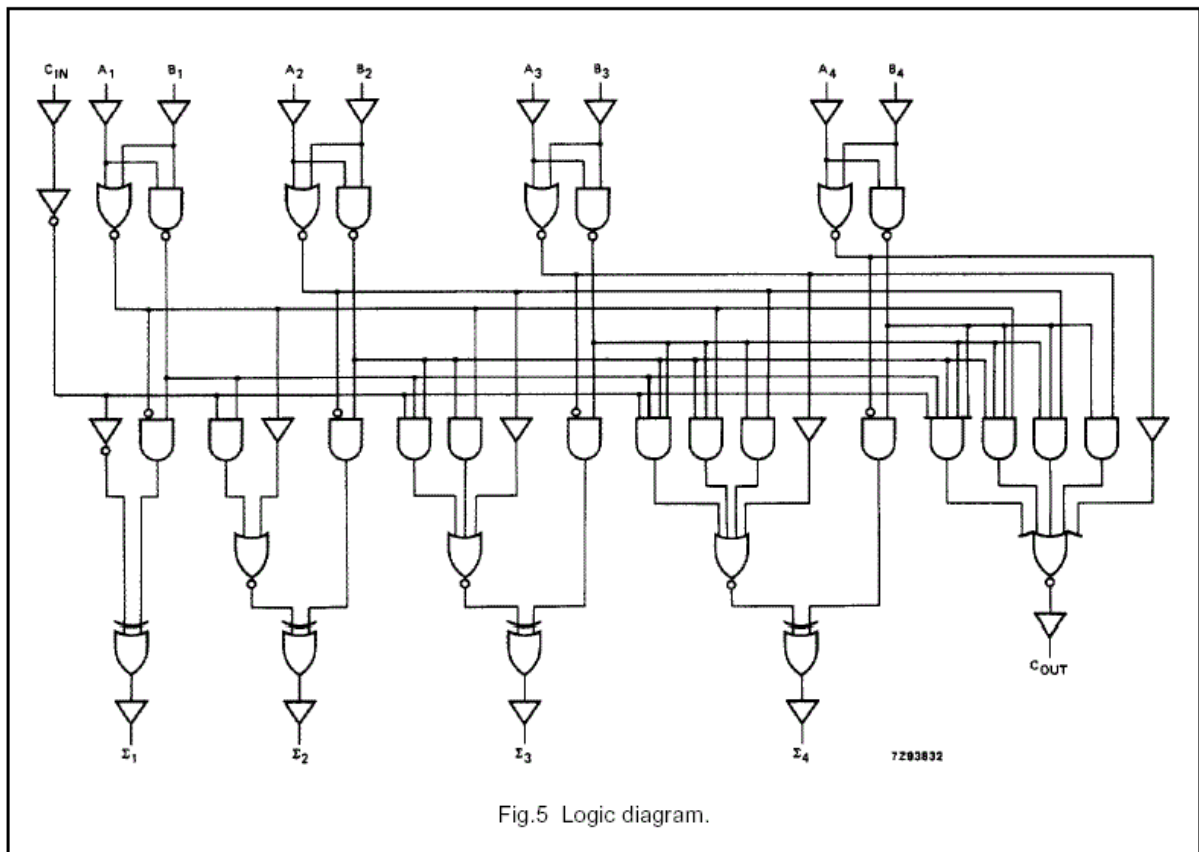
1. H = HIGH voltage level
L = LOW voltage level

74LS283 (74LS83) 4 BİT TAM TOPLAYICI

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
4, 1, 13, 10	Σ_1 to Σ_4	sum outputs
5, 3, 14, 12	A_1 to A_4	A operand inputs
6, 2, 15, 11	B_1 to B_4	B operand inputs
7	C_{IN}	carry input
8	GND	ground (0 V)
9	C_{OUT}	carry output
16	V_{CC}	positive supply voltage





FUNCTION TABLE

PINS	C _{IN}	A ₁	A ₂	A ₃	A ₄	B ₁	B ₂	B ₃	B ₄	Σ ₁	Σ ₂	Σ ₃	Σ ₄	C _{OUT}	EXAMPLE ⁽²⁾
logic levels	L	L	H	L	H	H	L	L	H	H	H	L	L	H	
active HIGH	0	0	1	0	1	1	0	0	1	1	1	0	0	1	(3)
active LOW	1	1	0	1	0	0	1	1	0	0	0	1	1	0	(4)

Note

1. H = HIGH voltage level
L = LOW voltage level

2. example

1001
1010

10011

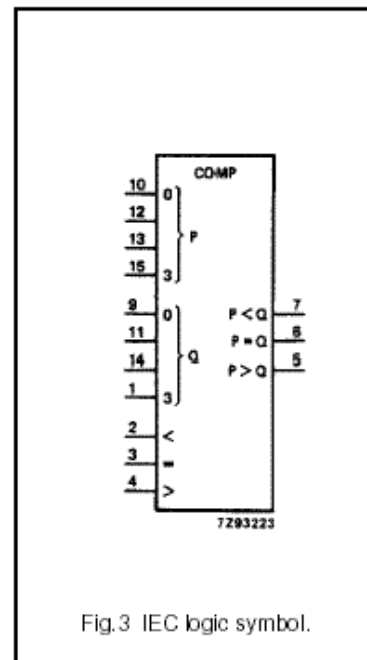
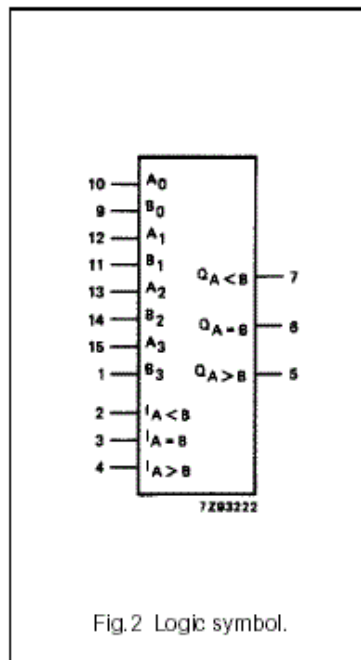
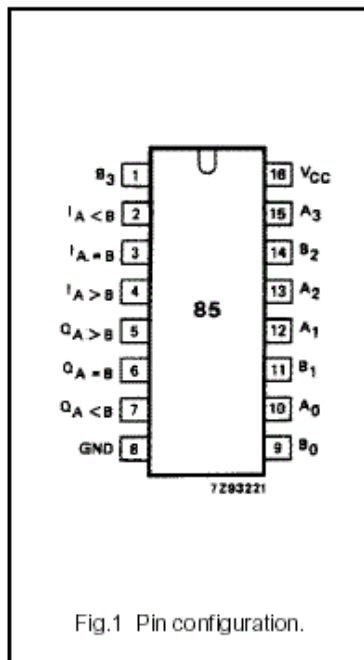
74HC85 4 BİT BÜYÜKLÜK KARŞILAŞTIRICI

4-bit magnitude comparator

74HC/HCT85

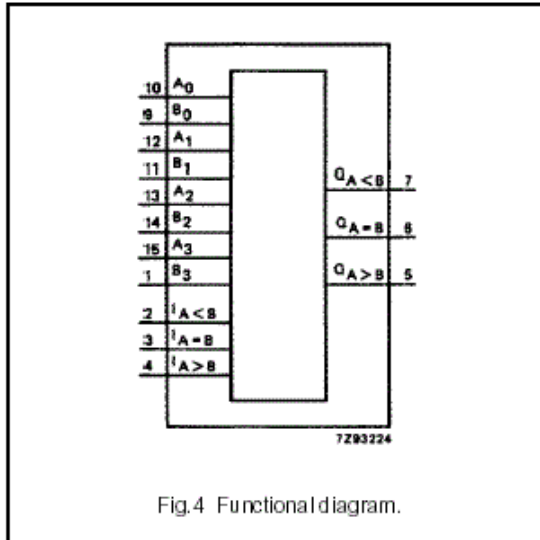
PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
2	$I_{A<B}$	A < B expansion input
3	$I_{A=B}$	A = B expansion input
4	$I_{A>B}$	A > B expansion input
5	$Q_{A>B}$	A > B output
6	$Q_{A=B}$	A = B output
7	$Q_{A<B}$	A < B output
8	GND	ground (0 V)
9, 11, 14, 1,	B_0 to B_3	word B inputs
10, 12, 13, 15	A_0 to A_3	word A inputs
16	V_{CC}	positive supply voltage



4-bit magnitude comparator

74HC/HCT85



APPLICATIONS

- Process controllers
- Servo-motor control

FUNCTION TABLE

COMPARING INPUTS				CASCADING INPUTS			OUTPUTS		
A ₃ , B ₃	A ₂ , B ₂	A ₁ , B ₁	A ₀ , B ₀	I _{A>B}	I _{A<B}	I _{A=B}	Q _{A>B}	Q _{A<B}	Q _{A=B}
A ₃ >B ₃	X	X	X	X	X	X	H	L	L
A ₃ <B ₃	X	X	X	X	X	X	L	H	L
A ₃ =B ₃	A ₂ >B ₂	X	X	X	X	X	H	L	L
A ₃ =B ₃	A ₂ <B ₂	X	X	X	X	X	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ >B ₁	X	X	X	X	H	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ <B ₁	X	X	X	X	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ >B ₀	X	X	X	H	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ <B ₀	X	X	X	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	H	L	L	H	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	L	H	L	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	L	L	H	L	L	H
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	X	X	H	L	L	H
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	H	H	L	L	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	L	L	L	H	H	L

Notes

1. H = HIGH voltage level
L = LOW voltage level
X = don't care

74LS138 3-8 KODÇÖZÜCÜ/VERİ DAĞITICI

1-of-8 decoder/demultiplexer

74ALS138

FEATURES

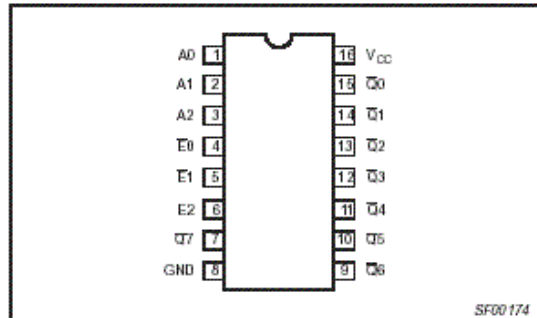
- Demultiplexing capability
- Multiple input enable for easy expansion
- Ideal for memory chip select decoding

DESCRIPTION

The 74ALS138 decoder accepts three binary weighted inputs (A0, A1, A2) and when enabled, provides eight mutually exclusive, active-Low outputs ($\overline{Q_0} - \overline{Q_7}$). The device features three Enable Inputs; two active-Low ($\overline{E_0}$, $\overline{E_1}$) and one active-High (E2). Every output will be High unless $\overline{E_0}$ and $\overline{E_1}$ are Low and E2 is High. This multiple enable function allows easy parallel expansion of the device to 1-of-32 (5 lines to 32 lines) decoder with just four 74ALS138s and one inverter. The device can be used as an eight output demultiplexer by using one of the active-Low Enable Inputs as the data input and the remaining Enable Inputs as strobes. Enable inputs not used must be permanently tied to their appropriate active-High or active-Low state.

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74ALS138	12.0ns	4.0mA

PIN CONFIGURATION



ORDERING INFORMATION

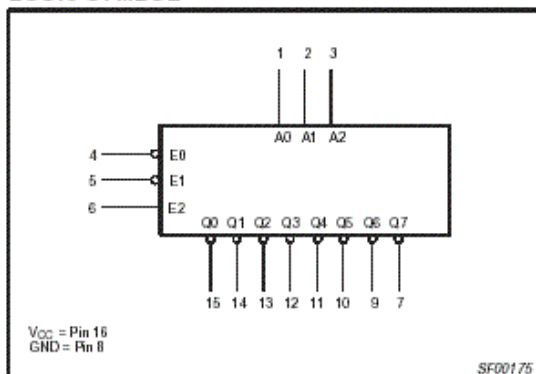
DESCRIPTION	ORDER CODE	DRAWING NUMBER
	COMMERCIAL RANGE $V_{CC} = 5V \pm 10\%$, $T_{amb} = 0^\circ C \text{ to } +70^\circ C$	
16-pin plastic DIP	74ALS138N	SOT38-4
16-pin plastic SO	74ALS138D	SOT109-1

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

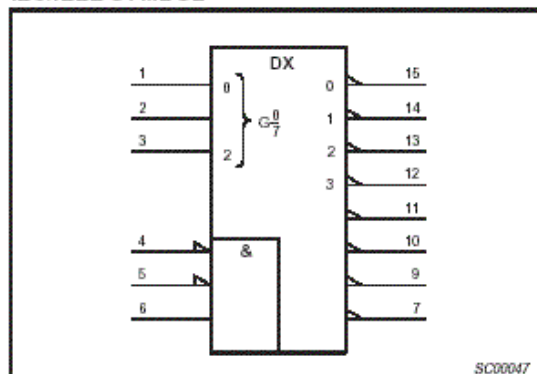
PINS	DESCRIPTION	74ALS (U.L.) HIGH/LOW	LOAD VALUE HIGH/LOW
A0 – A2	Address Inputs	1.0/1.0	20 μ A/0.1mA
$\overline{E_0}$, $\overline{E_1}$	Enable Inputs (active-Low)	1.0/1.0	20 μ A/0.1mA
E2	Enable Input (active-High)	1.0/1.0	20 μ A/0.1mA
$\overline{Q_0} - \overline{Q_7}$	Data outputs (active-Low)	50/33	1.0mA/20mA

NOTE: One (1.0) ALS unit load is defined as: 20 μ A in the High state and 0.1mA in the Low state.

LOGIC SYMBOL



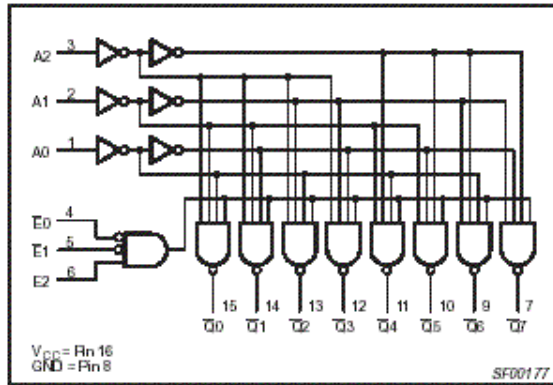
IEC/IEEE SYMBOL



1-of-8 decoder/demultiplexer

74ALS138

LOGIC DIAGRAM



FUNCTION TABLE

INPUTS						OUTPUTS							
$\overline{E}0$	$\overline{E}1$	$E2$	$A0$	$A1$	$A2$	$\overline{Q}0$	$\overline{Q}1$	$\overline{Q}2$	$\overline{Q}3$	$\overline{Q}4$	$\overline{Q}5$	$\overline{Q}6$	$\overline{Q}7$
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

H = High voltage level

L = Low voltage level

X = Don't care

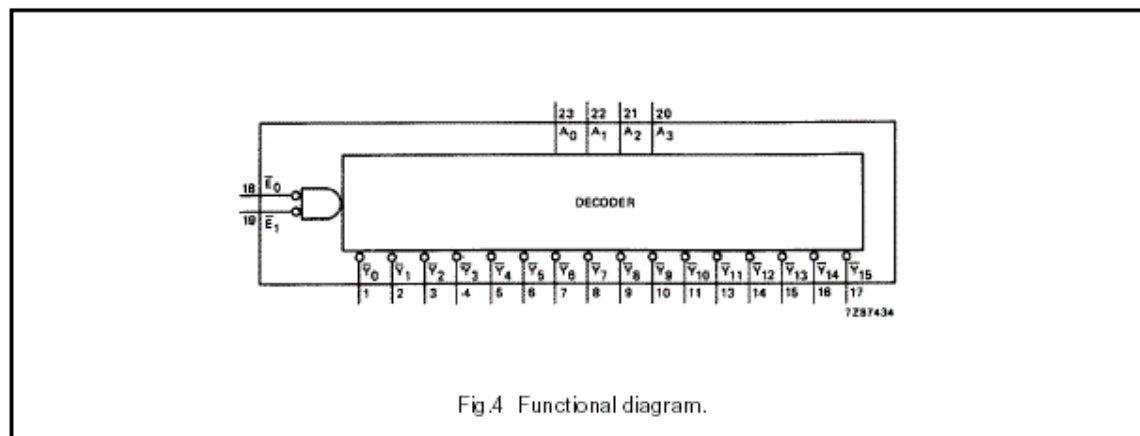
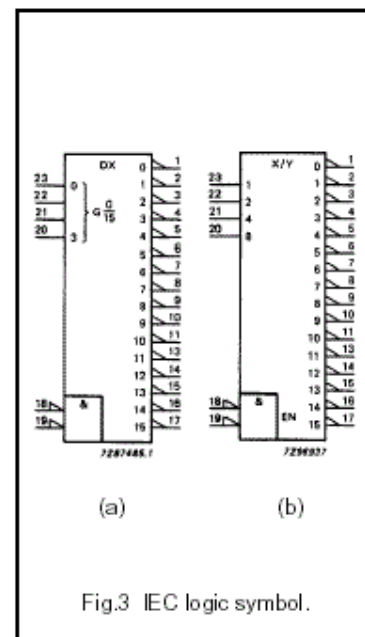
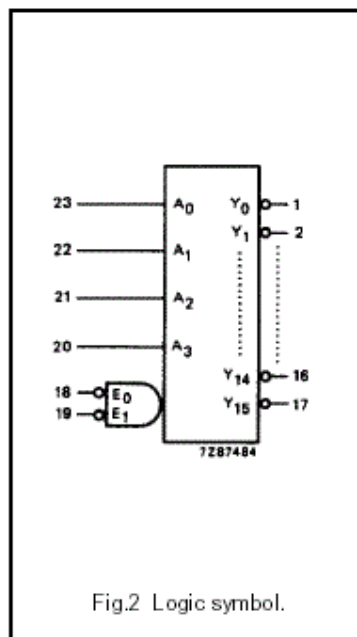
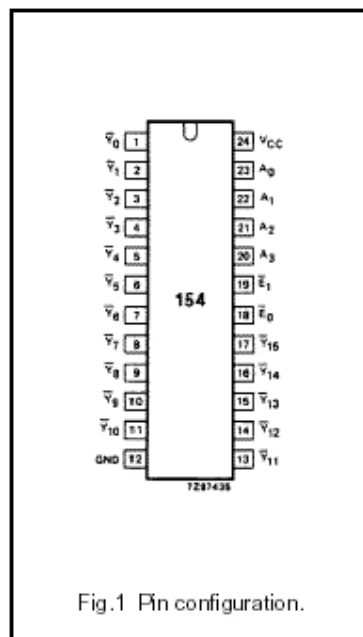
74HC154 4-16 KODÇÖZÜCÜ/VERİ DAĞITICI

4-to-16 line decoder/demultiplexer

74HC/HCT154

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 13, 14, 15, 16, 17	$\bar{Y}_0$ to $\bar{Y}_{15}$	outputs (active LOW)
18, 19	$\bar{E}_0, \bar{E}_1$	enable inputs (active LOW)
12	GND	ground (0 V)
23, 22, 21, 20	A_0 to A_3	address inputs
24	V_{CC}	positive supply voltage



4-to-16 line decoder/demultiplexer

74HC/HCT154

FUNCTION TABLE

		INPUTS				OUTPUTS															
$\bar{E}_0$	$\bar{E}_1$	A_0	A_1	A_2	A_3	$\bar{Y}_0$	$\bar{Y}_1$	$\bar{Y}_2$	$\bar{Y}_3$	$\bar{Y}_4$	$\bar{Y}_5$	$\bar{Y}_6$	$\bar{Y}_7$	$\bar{Y}_8$	$\bar{Y}_9$	$\bar{Y}_{10}$	$\bar{Y}_{11}$	$\bar{Y}_{12}$	$\bar{Y}_{13}$	$\bar{Y}_{14}$	$\bar{Y}_{15}$
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	L	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H
L	L	L	L	L	L	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H
L	L	L	L	L	L	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H
L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H
L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H
L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H
L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H
L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L

Note

1. H = HIGH voltage level
L = LOW voltage level
X = don't care

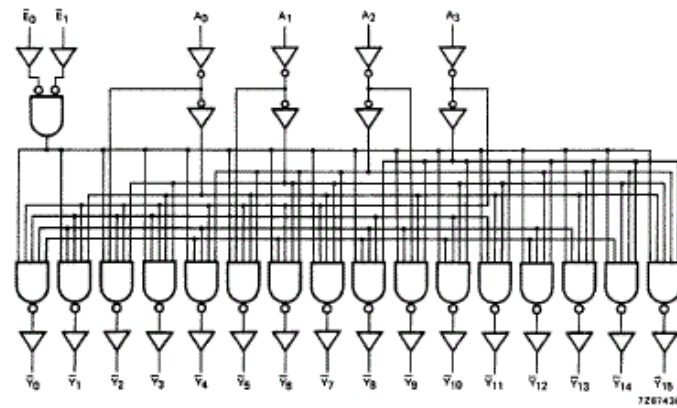


Fig.5 Logic diagram.

74HC42 İKO'DAN ONLUYA KODÇÖZÜCÜ

BCD to decimal decoder (1-of-10)

74HC/HCT42

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1, 2, 3, 4, 5, 6, 7, 9, 10, 11	$\bar{Y}_0$ to $\bar{Y}_9$	multiplexer outputs
8	GND	ground (0 V)
15, 14, 13, 12	A_0 to A_3	data inputs
16	V_{CC}	positive supply voltage

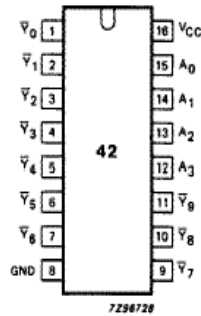


Fig.1 Pin configuration.

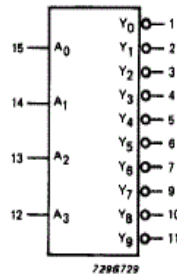


Fig.2 Logic symbol.

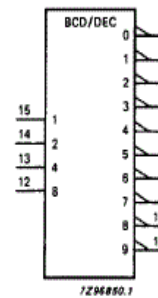
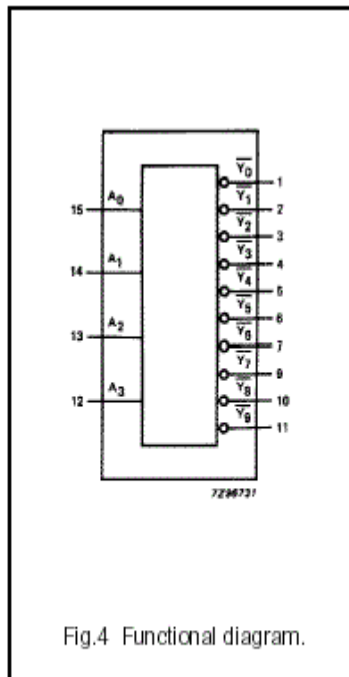


Fig.3 IEC logic symbol.

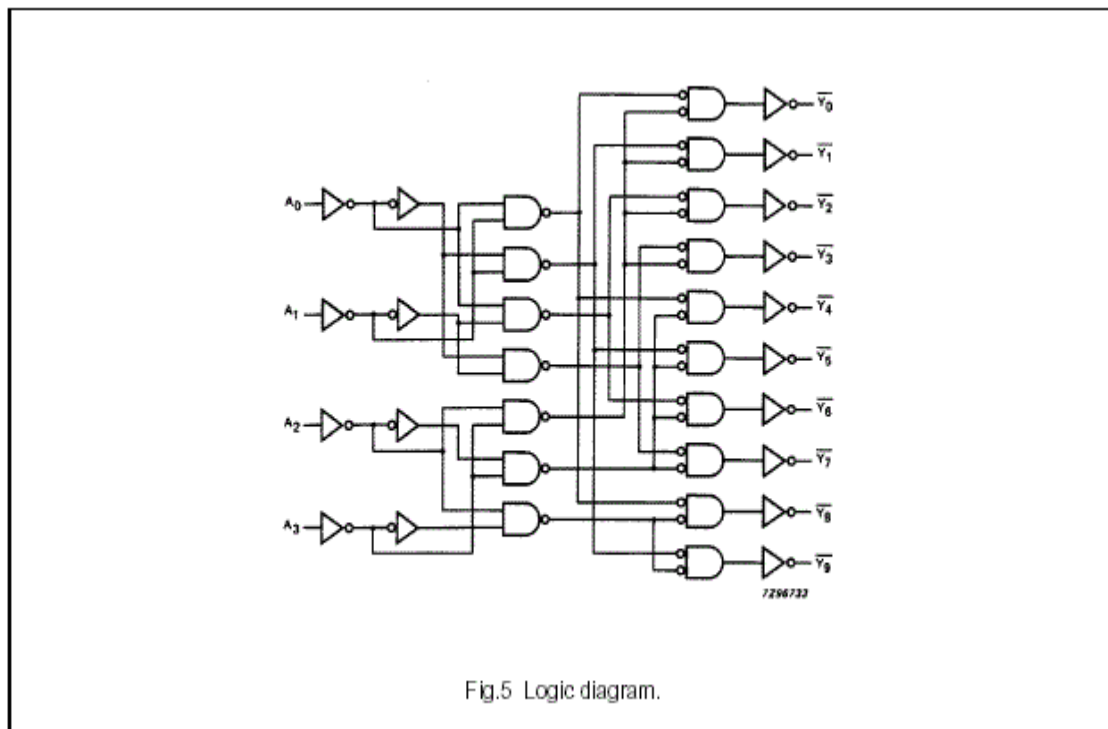


FUNCTION TABLE

INPUTS				OUTPUTS									
A ₃	A ₂	A ₁	A ₀	$\overline{Y}_0$	$\overline{Y}_1$	$\overline{Y}_2$	$\overline{Y}_3$	$\overline{Y}_4$	$\overline{Y}_5$	$\overline{Y}_6$	$\overline{Y}_7$	$\overline{Y}_8$	$\overline{Y}_9$
L	L	L	L	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	H	H	L	H	H	H	H	H	H	H
L	L	H	H	H	H	H	L	H	H	H	H	H	H
L	H	L	L	H	H	H	H	L	H	H	H	H	H
L	H	L	H	H	H	H	H	H	L	H	H	H	H
L	H	H	L	H	H	H	H	H	H	L	H	H	H
L	H	H	H	H	H	H	H	H	H	H	L	H	H
H	L	L	L	H	H	H	H	H	H	H	H	L	H
H	L	L	H	H	H	H	H	H	H	H	H	H	L
H	L	H	L	H	H	H	H	H	H	H	H	H	H
H	L	H	H	H	H	H	H	H	H	H	H	H	H
H	H	L	L	H	H	H	H	H	H	H	H	H	H
H	H	L	H	H	H	H	H	H	H	H	H	H	H
H	H	H	L	H	H	H	H	H	H	H	H	H	H
H	H	H	H	H	H	H	H	H	H	H	H	H	H

Note

1. H = HIGH voltage level
L = LOW voltage level



74HCT147 10 GİRİŞLİ 4 BİT ÇIKIŞLI YÜKSEK GİRİŞ ÖNCELİKLİ KODLAYICI

10-to-4 line priority encoder

74HC/HCT147

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
8	GND	ground (0 V)
9, 7, 6, 14	$\bar{Y}_0$ to $\bar{Y}_3$	BCD address outputs (active LOW)
11, 12, 13, 1, 2, 3, 4, 5, 10	$\bar{A}_0$ to $\bar{A}_8$	decimal data inputs (active LOW)
15	n.c.	not connected
16	V_{CC}	positive supply voltage

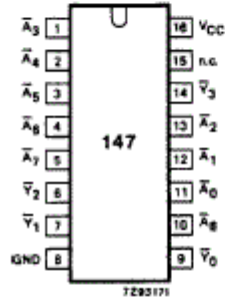


Fig.1 Pin configuration.

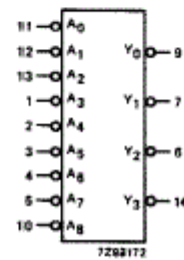


Fig.2 Logic symbol.

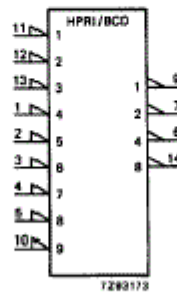


Fig.3 IEC logic symbol.

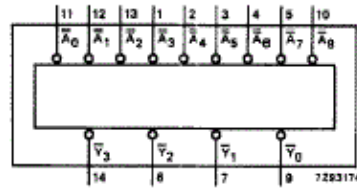


Fig.4 Functional diagram.

FUNCTION TABLE

INPUTS									OUTPUTS			
$\overline{A_0}$	$\overline{A_1}$	$\overline{A_2}$	$\overline{A_3}$	$\overline{A_4}$	$\overline{A_5}$	$\overline{A_6}$	$\overline{A_7}$	$\overline{A_8}$	$\overline{Y_3}$	$\overline{Y_2}$	$\overline{Y_1}$	$\overline{Y_0}$
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	X	L	H	H	H	H	L	L	H
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

Notes

1. H = HIGH voltage level
L = LOW voltage level
X = don't care

74LS151 8 GİRİŞLİ VERİ SEÇİCİ

8-input multiplexer

74ALS151

FEATURES

- 8-to-1 multiplexing
- On chip decoding
- Multi-function capability
- Complementary outputs
- See 74ALS251 for 3-State version

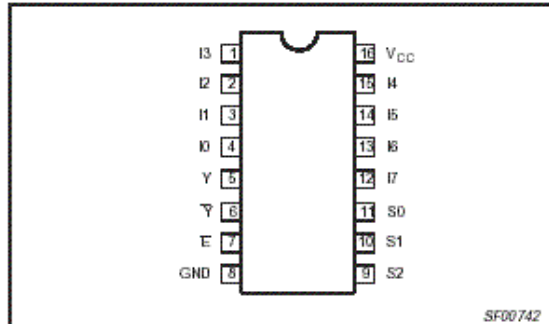
DESCRIPTION

The 74ALS151 is a logic implementation of a single 8-position switch with the switch position controlled by the state of three select (S_0, S_1, S_2) inputs. True (Y) and complementary ($\bar{Y}$) outputs are both provided.

The enable ($\bar{E}$) is active-Low. When $\bar{E}$ is High, Y output is Low and the $\bar{Y}$ output is High regardless of all other inputs.

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74ALS151	8.0ns	8.0mA

PIN CONFIGURATION



SF00742

ORDERING INFORMATION

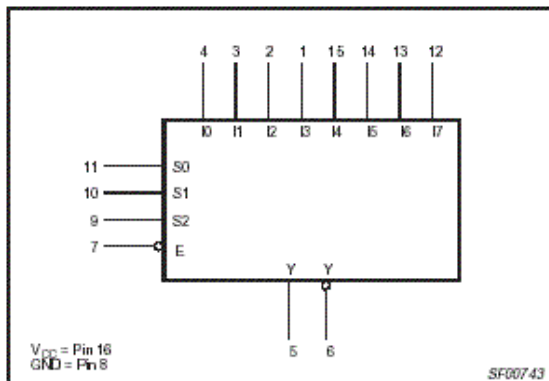
DESCRIPTION	ORDER CODE	DRAWING NUMBER
	COMMERCIAL RANGE $V_{CC} = 5V \pm 10\%$, $T_{amb} = 0^\circ C$ to $+70^\circ C$	
16-pin plastic DIP	74ALS151N	SOT38-4
16-pin plastic SO	74ALS151D	SOT109-1

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

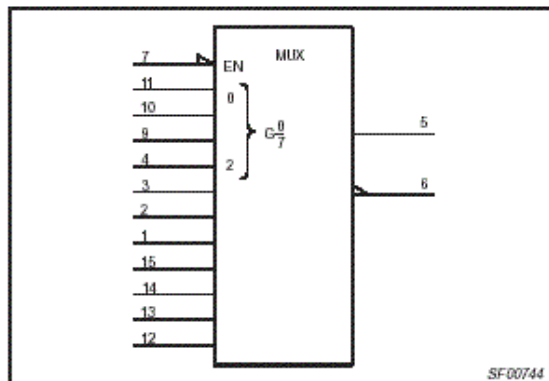
PINS	DESCRIPTION	74ALS (U.L.) HIGH/LOW	LOAD VALUE HIGH/LOW
I0 – I7	Data inputs	1.0/1.0	20 μ A/0.1mA
S0 – S2	Select inputs	1.0/1.0	20 μ A/0.1mA
$\bar{E}$	Enable input (active-Low)	1.0/1.0	20 μ A/0.1mA
Y, $\bar{Y}$	Data outputs	130/240	2.6mA/24mA

NOTE: One (1.0) ALS unit load is defined as: 20 μ A in the High state and 0.1mA in the Low state.

LOGIC SYMBOL



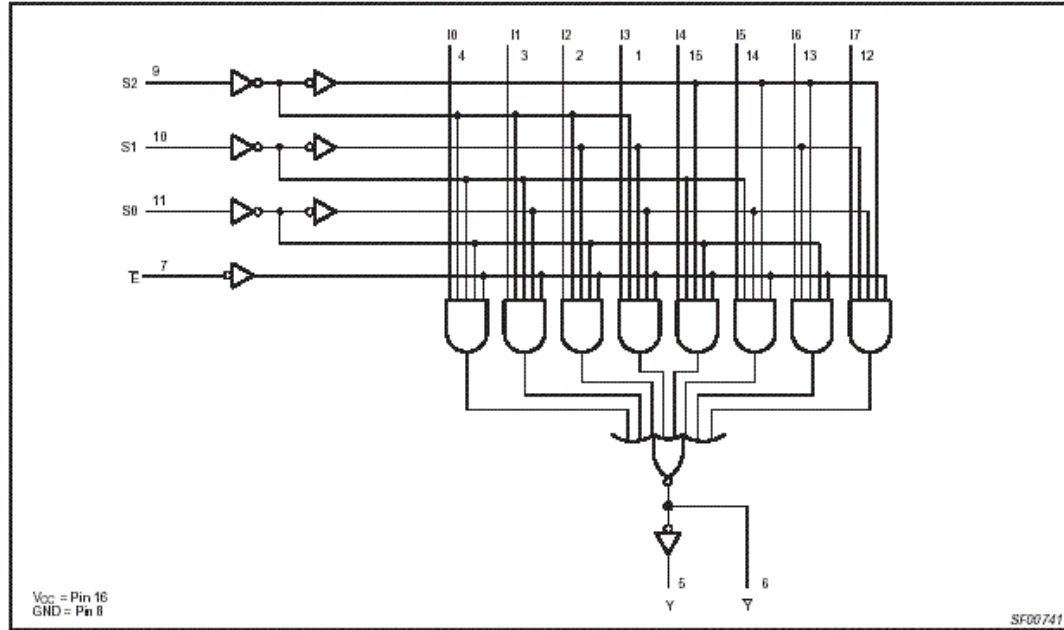
IEC/IEEE SYMBOL



8-input multiplexer

74ALS151

LOGIC DIAGRAM



FUNCTION TABLE

INPUTS				OUTPUTS	
S2	S1	S0	E	Y	$\bar{Y}$
X	X	X	H	L	H
L	L	L	L	10	$\bar{10}$
L	L	H	L	11	$\bar{11}$
L	H	L	L	12	$\bar{12}$
L	H	H	L	13	$\bar{13}$
H	L	L	L	14	$\bar{14}$
H	L	H	L	15	$\bar{15}$
H	H	L	L	16	$\bar{16}$
H	H	H	L	17	$\bar{17}$

H = High voltage level
L = Low voltage level
X = Don't care

74280 (74180) 9 BİT EŞLİK BİTİ DENETÇİSİ/ÜRETECİ

9-bit odd/even parity generator/checker

74F280B

FEATURES

- High-impedance NPN base inputs for reduced loading (20 μ A in Low and High states)
- Buffered inputs — one normalized load
- Word length easily expanded by cascading
- Industrial temperature range available (–40°C to +85°C)

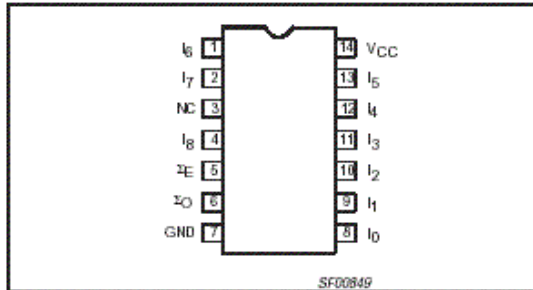
DESCRIPTION

The 74F280B is a 9-bit Parity Generator or Checker commonly used to detect errors in high speed data transmission or data retrieval systems. Both Even (Σ_E) and Odd (Σ_O) parity outputs are available for generating or checking even or odd parity on up to 9 bits.

The Even (Σ_E) parity output is High when an even number of Data Inputs ($I_0 - I_8$) are High. The Odd (Σ_O) parity output is High when an odd number of Data Inputs are High.

Expansion to larger word sizes is accomplished by tying the Even (Σ_E) outputs of up to nine parallel devices to the data inputs of the final stage. This expansion scheme allows an 81-bit data word to be checked in less than 20ns.

PIN CONFIGURATION



TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74F280B	5.5ns	26mA

ORDERING INFORMATION

DESCRIPTION	COMMERCIAL RANGE $V_{CC} = 5V \pm 10\%$, $T_{amb} = 0^\circ C$ to $+70^\circ C$	INDUSTRIAL RANGE $V_{CC} = 5V \pm 10\%$, $T_{amb} = -40^\circ C$ to $+85^\circ C$	PKG. DWG. #
14-pin plastic DIP	N74F280BN	I74F280BN	SOT27-1
14-pin plastic SO	N74F280BD	I74F280BD	SOT108-1

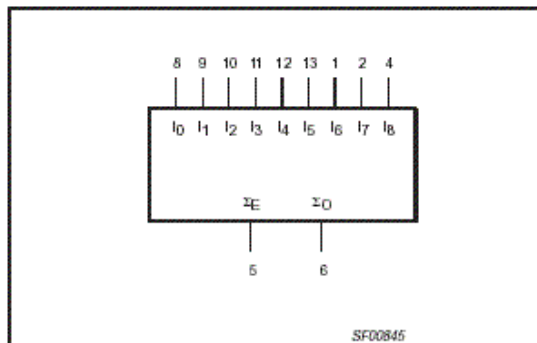
INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

PINS	DESCRIPTION	74F(U.L.) HIGH/LOW	LOAD VALUE HIGH/LOW
$I_0 - I_8$	Data Inputs	1.0/0.033	20 μ A/20 μ A
Σ_E, Σ_O	Parity outputs	50/33	1.0mA/20mA

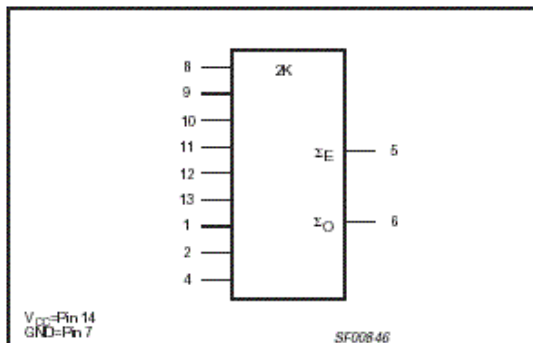
NOTE:

One (1.0) FAST Unit Load is defined as: 20 μ A in the High state and 0.6mA in the Low state.

LOGIC SYMBOL



IEC/IEEE SYMBOL



74LS74A DUAL D TİPİ FLİP-FLOP

Dual D-type flip-flop with set and reset

74ALS74A

DESCRIPTION

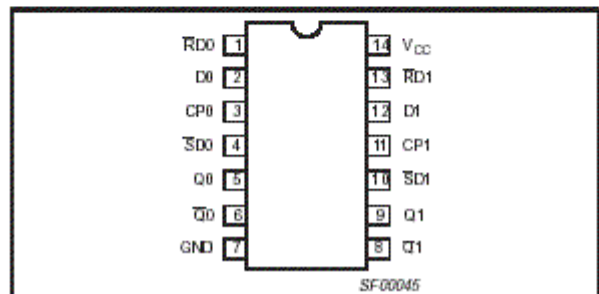
The 74ALS74 is a dual positive edge-triggered D-type flip-flop featuring individual data, clock, set, and reset inputs; also true and complementary outputs. Set ($\overline{SD}$) and reset ($\overline{RD}$) are asynchronous active-Low inputs and operate independently of the clock input. When set and reset are inactive (High), data at the D input is transferred to the Q and $\overline{Q}$ outputs on the Low-to-High transition of the clock. Data must be stable just one setup time prior to the Low-to-High transition of the clock for predictable operation. Clock triggering occurs at a voltage level and is not directly related to the transition time of the positive-going pulse. Following the hold time interval, data at the D input may be changed without affecting the levels of the output.

TYPE	TYPICAL f_{MAX}	TYPICAL SUPPLY CURRENT (TOTAL)
74ALS74A	150MHz	3.0mA

ORDERING INFORMATION

DESCRIPTION	ORDER CODE	DRAWING NUMBER
	COMMERCIAL RANGE $V_{CC} = 5V \pm 10\%$ $T_{amb} = 0^{\circ}C \text{ to } +70^{\circ}C$	
14-pin plastic DIP	74ALS74AN	SOT27-1
14-pin plastic SO	74ALS74AD	SOT108-1
14-pin plastic SSOP Type II	74ALS74ADB	SOT337-1

PIN CONFIGURATION

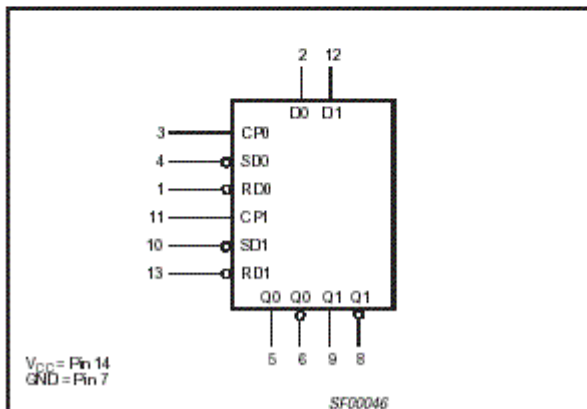


INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

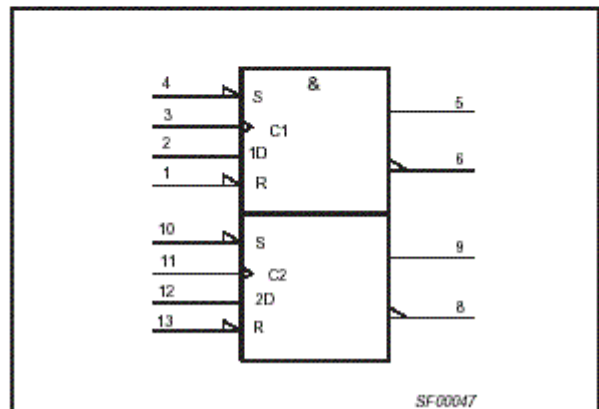
PINS	DESCRIPTION	74ALS (U.L.) HIGH/LOW	LOAD VALUE HIGH/LOW
D0, D1	Data inputs	1.0/2.0	20 μ A/0.2mA
CP0, CP1	Clock inputs (active rising edge)	1.0/2.0	20 μ A/0.2mA
$\overline{SD}$ 0, $\overline{SD}$ 1	Set inputs (active-Low)	2.0/4.0	40 μ A/0.4mA
$\overline{RD}$ 0, $\overline{RD}$ 1	Reset inputs (active-Low)	2.0/4.0	40 μ A/0.4mA
Q0, Q1, $\overline{Q}$ 0, $\overline{Q}$ 1	Data outputs	20/80	0.4mA/8mA

NOTE: One (1.0) ALS unit load is defined as: 20 μ A in the High state and 0.1mA in the Low state.

LOGIC SYMBOL



IEC/IEEE SYMBOL



74HCT75 DÖRTLÜ TUTUCU

Quad bistable transparent latch

74HC/HCT75

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1, 14, 11, 8	$1\bar{Q}$ to $4\bar{Q}$	complementary latch outputs
2, 3, 6, 7	1D to 4D	data inputs
4	$LE_{3,4}$	latch enable input, latches 3 and 4 (active HIGH)
5	V_{CC}	positive supply voltage
12	GND	ground (0 V)
13	$LE_{1,2}$	latch enable input, latches 1 and 2 (active HIGH)
16, 15, 10, 9	1Q to 4Q	latch outputs

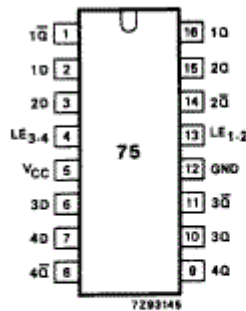


Fig.1 Pin configuration.

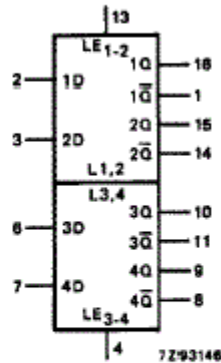


Fig.2 Logic symbol.

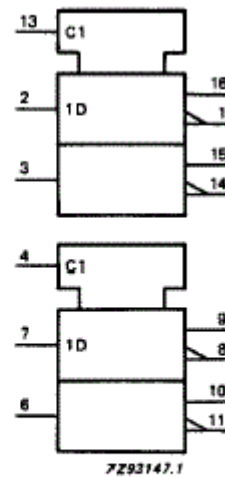


Fig.3 IEC logic symbol.

Octal buffer/line driver; 3-state

74AHC244; 74AHCT244

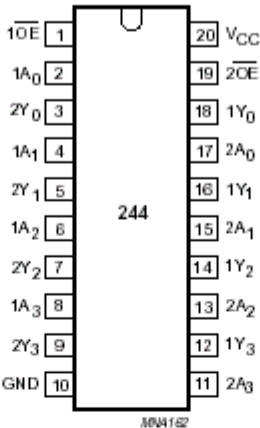


Fig.1 Pin configuration.

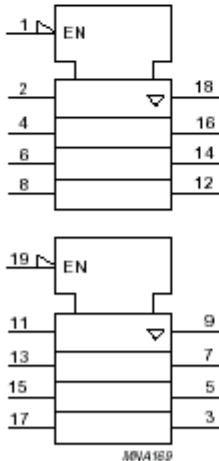


Fig.2 IEEE/IEC logic symbol.

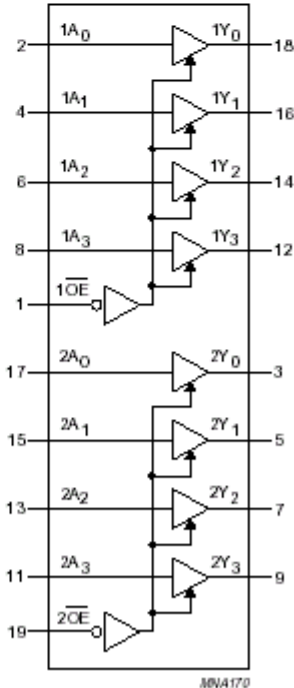
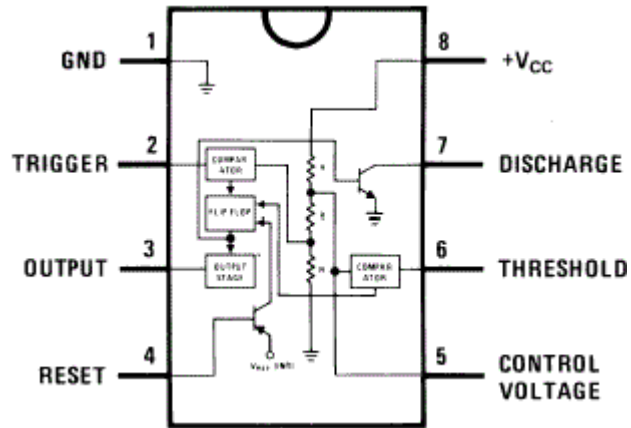


Fig.3 Logic diagram.

LM555 Timer



aat Vurusu	SL SER	$V_{Q_1}^+$	$YZ_{Q_0}^+$	$U V^+$	$\bar{U} Y$
0		0	0		
1		0	1		
2		0	1	0	
3		0	1	1	
4		1	0	0	
5		1	0	1	
6		1	1	0	
7		1	1	1	